



REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
Ministère de l'Enseignement Supérieur et de la Recherche Scientifique
UNIVERSITE Larbi Tébessi-Tébessa-
Faculté des Sciences Exactes Et Sciences de la Nature et de La Vie
Département Sciences de la Matière



Mémoire Master



domaine : Sciences de la Matière
Filière : Physique
Option : Physique de la matière condensée

Thème

Étude par Simulation et Extraction des Paramètres à Partir de la Caractéristique Capacité-Tension (C-V)

Présenté Par :
Zoghlami Samir
et
Djeddi Karim

Devant le jury :

Président :	Boukhalfa Radhia	M.C.A	Université Larbi Tébessi-Tébessa
Rapporteur :	Rouag Nouari	M.C.A	Université Larbi Tébessi-Tébessa
Examineurs :	Tag Mohamed Amin	M.C.B	Université Larbi Tébessi-Tébessa

Date de soutenance : 26/06/2019



Déclaration sur l'honneur de non-Plagiat
(À joindre obligatoirement au mémoire; Remplie et signée)

Nous soussignons

Nom, prénom:

Zoghbi Samir & Djeddi Karim

N° de carte d'étudiant:

(1) 13/34021504/2013 (2) 34 02 9171 / 2013

Régulièrement inscrits (es) en Master au Département Sciences de la Matière

Année universitaire: 2018/2019

Domaine: Sciences de la matière

Filière: Physique

Spécialité:

physique de la matière condensée

Intitulé du mémoire:

Etude par simulation et extraction
des paramètres à partir de la caractéristique
capacité-tension (C-V)



Attestons que notre mémoire est un travail original et que toutes les sources utilisées ont été indiquées dans leur totalité. Nous certifions également que nous n'avons ni recopié ni utilisé des idées ou des formulations tirées d'un ouvrage, article, ou mémoire, en version imprimée ou électronique, sans mentionner précisément leur origine et que les citations intégrales sont signalées entre guillemets.

Sanctions en cas de plagiat prouvé:

Les étudiants seront convoqués devant le conseil de discipline, les sanctions prévues selon la gravité du plagiat sont:

- L'annulation du mémoire avec possibilité de le refaire sur un sujet différent.
- L'exclusion d'une année du master.
- L'exclusions définitive.



Fait à Tébessa, le:

Signature des étudiants (es):

(1):

(2):

ملخص

تعتبر دراسة المركبات (معدن - أكسيد - شبه ناقل) في الإلكترونيك وبالأخص الميزة الكهربائية سعة-توتر (C-V) الحقيقية وسيلة هامة في فهم الظواهر الفيزيائية التي تحدد نقل الشحنة داخل هذه المركبات.

كما سمحت لنا المحاكاة التحليلية من خلال استعمال المعادلات المختلفة التي تتحكم في الكهربائية سعة-توتر (C-V) وهذا باستخدام برامج سهلة والتي تتضمن وظائف واجهة رسم المنحنيات البيانية مثل برنامج MATHCAD ، بتفسير انحراف المنحنيات الذاتية الحقيقية عن الحالة المثالية للميزة الكهربائية (C-V)

ABSTRACT

The study of metal-oxide-semiconductor (MOS) components in electronics and mostly the practical Capacitance Voltage (C-V) characteristics is an important tool for understanding the physical phenomena of charge transport in these components. The analytical simulation by the different equations governing the capacitance-voltage (C-V) characteristic by easy programming software's which includes graphical interface functions such as MATHCAD programming software, allowed us to interpret the deviation of the real capacitance-voltage (C-V) curves from the ideal case.

RÉSUMÉ

L'étude des composants métal-oxyde-Semiconducteurs (MOS) en électronique et surtout la caractéristique capacité-tension-(C-V) pratique (réelle) est un outil important permettant de comprendre les phénomènes physique de transport de charge dans ces composant. La simulation analytique par les différentes équations régissant la caractéristique capacité-tension par des logicielles de programmation faciles et qui inclut les fonctions d'interface graphique tel que le logiciel de programmation MATHCAD, nous a permet d'interpréter la déviation des courbes (C-V) réelles du cas idéale.

REMERCIEMENTS

Avant tout, je remercie DIEU qui ma aidé à terminer ce modeste travail.

J'exprime mes chaleureux remerciements à Monsieur NOUARI ROUAG , maître conférences à l'université de Tébessa , de m'avoir accueilli et encadré tout au long de ce travail, et je lui exprime toute ma reconnaissance pour ses encouragements, ses qualités humaines et sa disponibilité.

Je remercie sincèrement Madame BOUKHALFA RADHIA , maître conférences à l'université de tébessa, pour l'honneur qu'il m'a accordé en acceptant de présider le jury de soutenance.

Je tiens à exprimer ma respectueuse gratitude à Monsieur TAG MOHAMED AMIN, maître assistant à l'université de Tébessa, de me faire l'honneur d'examiner mon travail.

DÉDICACE

Tous les mots ne sauraient exprimer la gratitude, le respect, la reconnaissance, c'est tous simplement que : Je dédie cette mémoire de mastér à :

A Mon très cher Père : Aucune dédicace ne saurait exprimer l'estime, le dévouement et le respect que j'ai toujours pour vous. Rien au monde ne vaut les efforts fournis jour et nuit pour mon éducation et mon bien être. Ce travail et le fruit de tes sacrifices que tu as consentis pour mon éducation et ma formation le long de ces années.

A Ma tendre Mère : Tu représente pour moi la source de tendresse et l'exemple de dévouement qui n'a pas cessé de m'encourager. Tu as fait plus qu'une mère puisse faire pour que ses enfants suivent le bon chemin dans leur vie et leurs études.

À tous mes frères et mes chéries (BOUHOUS.N, Z.FADI,Z.ABDELKADER).

À toute la famille de ZOGHLAMI .

À tous mes amis et collègues.

À tous les étudiants de la promotion 2018/2019.

À tous ceux qui, par un mot, m'ont donné la force de continuer

Zoghlami Samir

DÉDICACE

Tous les mots ne sauraient exprimer la gratitude, le respect, la reconnaissance, c'est tous simplement que : Je dédie cette mémoire de mastér à :

A Mon très cher Père : Aucune dédicace ne saurait exprimer l'estime, le dévouement et le respect que j'ai toujours pour vous. Rien au monde ne vaut les efforts fournis jour et nuit pour mon éducation et mon bien être. Ce travail et le fruit de tes sacrifices que tu as consentis pour mon éducation et ma formation le long de ces années.

A Ma tendre Mère : Tu représente pour moi la source de tendresse et l'exemple de dévouement qui n'a pas cessé de m'encourager. Tu as fait plus qu'une mère puisse faire pour que ses enfants suivent le bon chemin dans leur vie et leurs études.

À tous mes frères et sœurs, ainsi que leurs enfants.

À toute la famille de DJEDDI .

À tous mes amis et collègues.

À tous les étudiants de la promotion 2018/2019.

À tous ceux qui, par un mot, m'ont donné la force de continuer

Djeddi Karim

LISTE DES SYMBOLES

Symbols	Significations	Unités
C	capacité de la condensateur	pF
AC	courant alternative	A
DC	courant directe	A
C_O	capacité d'oxyde	pF
C_o	capacité d'oxyde par unité de surface	pF/cm^2
C_S	capacité du semi-conducteur	pF
D_O	déplacement diélectrique d'oxyde	μm
D_S	déplacement diélectrique d'oxyde	μm
E	énergie	eV
ζ	champ électrique	N/C
ζ_{ox}	champ électrique dans l'oxyde	N/C
ζ_S	champ électrique de surface, champ électrique dans le semi-conducteur à l'interface oxyde-semi-conducteur	
E_0	niveau de vide, minimum d'énergie qu'un électron doit posséder pour se libérer complètement d'un matériau	eV
E_c	énergie minimale dans la bande de conduction	eV
E_F	Énergie de Fermi ou Niveau de Fermi	eV
E_{FM}	niveau de Fermi dans le métal	eV
E_{FS}	niveau de Fermi dans le semi-conducteur	eV
E_V	énergie maximale de la bande de valence	eV
G	grille	/
g_m	transconductance	/

K_b	constante de boltzmann	$1.380649 \times 10^{-23} J/K$
K_O	constante diélectrique de l'oxyde	/
K_S	constante diélectrique du semi-conducteur	/
n^+	matériau de type n fortement dopé	/
N_B	la concentration de dopage soit N_A ou N_D	cm^{-3}
n_i	la concentration de dopage intrinséc	cm^{-3}
Q	désignation générale pour une charge	C
q	charge électronique	$1.6 \times 10^{-19} C$
Q_F	charge d'oxyde fixe par unité de surface à l'interface oxyde-semi-conducteur	C/cm^2
Q_{IT}	charge nette par unité de surface associés aux pièges interfaciaux	C/cm^2
Q_M	charge totale en ions mobiles dans l'oxyde par unité de surface de la grille MOS	C/cm^2
T	température absolue	K
t	temps	s
V	tension, potentiel électrostatique	V
V_{bi}	tension de jonction «intégrée»	V
V_{BS}	tension de retour à la source	V
V_G	tension de grille	V
V'_G	tension de grille appliquée à un appareil idéal	V
V'_{GB}	tension de grille à l'arrière appliquée à un appareil idéal	V
W	largeur de déplétion	μm
W_T	Largeur de déplétion du MOS lorsque le semi-conducteur est polarisé à l'inversion - point de transition de déplétion	μm
d_{ox}	épaisseur d'oxyde	μm
χ	affinité électronique du semi-conducteur	eV
χ'	affinité électronique du semi-conducteur efficace dans une structure MOS.	eV
χ_i	affinité électronique d'oxyde	eV
χ_{Si}	affinité électronique du silicium	eV
$\Delta\phi_{ox}$	chute de tension sur l'oxyde	V
$\Delta\phi_{semi}$	chute de tension sur le semi-conducteur	V

ΔV_G	différence entre la tension de grille du dispositif réel et idéale pour obtenir un potentiel de surface de semi-conducteur donné	V
ε	permittivité	F/cm
ε_s	permittivité de la semiconducteur	F/cm
ε_0	permittivité de l'espace libre	8.85×10^{-14} F/cm
ϕ	potentiel électrostatique à l'intérieur du composant semi-conducteur d'un dispositif MOS	V
ϕ_F	tension de référence liée à la concentration de dopage du semi-conducteur	V
Φ_M	Travail de sortie du métal	eV
Φ'_M	travail de sortie du métal efficace dans une structure MOS	eV
ϕ_{MS}	différence de travail de sortie entre le métal et le semi-conducteur	V
ϕ_{ox}	potentiel à l'intérieur de l'oxyde	V
Φ_S	travail de sortie du semi-conducteur	eV
ϕ_S	potentiel de surface du semi-conducteur	V
γ_M	centroïde normalisé de la charge des ions mobiles dans l'oxyde	
ρ_{ion}	densité de charge ionique à l'intérieur de l'oxyde	cm^3
ρ_{ox}	densité de charge dans l'oxyde	cm^3

TABLE DES FIGURES

I.1	Le condensateur métal-oxyde-semiconducteur	4
I.2	Diagrammes individuels des bandes d'énergie des composants métalliques, isolants et semiconducteurs de la structure MOS.[5].	6
I.3	Diagramme de la bande d'énergie d'équilibre pour une structure MOS idéal[6].	7
I.4	Exemple de diagramme de charge par bloc.	8
I.5	Diagrammes de bande d'énergie et diagrammes de charge correspondants décrivant l'état statique dans un condensateur MOS de type n idéal. . .	10
I.6	Diagrammes de bande d'énergie et de charge pour un dispositif de type p sous bande plate en régimes d'accumulation, de déplétion et d'inversion.	11
I.7	Paramètres électrostatiques : (a) Définition graphique de ϕ et de ϕ_S . (b) Relation entre $\phi(x)$ et la courbure de la bande : définition graphique de ϕ_F .	13
I.8	Solution exacte pour la densité de charge et du potentiel à l'intérieur du composant semiconducteur d'un C-MOS.	15
I.9	Dépendance au dopage de la largeur maximale de déplétion à l'équilibre dans des dispositifs en silicium à $300K$	18
I.10	Corrélation typique entre la tension appliquée de porte et le potentiel de surface de semiconducteur : $\rightarrow\rightarrow\rightarrow\rightarrow$ solution de delta-déplétion _____ solution exacte ($x_0 = 0.1 \mu\text{m}$, $N_A = 10^{15}/\text{cm}^3$, $T = 300K$)	20
I.11	Caractéristiques capacité-tension haute et basse fréquence C-MOS. Le composant a été réalisé à $N_D = 9.1 \times 10^{14}/\text{cm}^3$ (100) Si : $x_0 = 0.119\mu\text{m}$. .	21

I.12	AC .Variations de charge à l'intérieur d'un MOS-condensateur de type n sous DC condition de polarisation correspondant à (a) l'accumulation, (b) déplétion, (c) inversion : lorsque $\omega \rightarrow 0$. et (d) l'inversion : lorsque $\omega \rightarrow \infty$. Des modèles de circuit équivalents appropriés pour l'accumulation et de la polarisation par épuisement sont également présentés sous les diagrammes de charge des blocs dans les parties (a) et (b), respectivement.	22
II.1	(a) Pour mettre à l'échelle des diagrammes de bande d'énergie pour les composants isolés du système $Al - SiO_2 - Si$ (b) Diagramme de bande d'énergie ($V_G = 0$) d'équilibre typique des structures MOS réelles.	27
II.2	Effet de $\phi_{MS} \neq 0$ sur la caractéristique (C-V) haute fréquence C-MOS.	29
II.3	Différence de travail de sortie en fonction de la concentration de dopage (types n et p) dans les structures $Si - SiO_2$ à grille n^+ -poly- Si et à grille Al . ($T = 300K$. $\Phi'_M - \chi' = -0.18 eV$ pour la structure à grille n^+ poly- Si ; $\Phi'_M - \chi' = -0.03 eV$ pour la structure à grille Al .)	29
II.4	Nature et emplacement des centres de charge dans les structures $SiO_2 - Si$ thermiquement développées.	30
II.5	Distribution arbitraire des charges d'oxydes.	30
II.6	Illustration du décalage de la courbe (C-V) et de l'instabilité température-polarisation, observés avec les premiers dispositifs MOS. Toutes les courbes (C-V) ont été prises à la température ambiante; $d_{ox} = 0.68\mu m$. Les flèches adjacentes aux courbes après + BT indiquent la direction du balayage de tension.	32
II.7	(a) Deux distributions de charges ioniques induisant le même nombre total d'ions situées à proximité du métal (Distribution-a) et du semi-conducteur (Distribution-b). (b) : Mouvement attendu des ions mobiles positifs au sein de l'oxyde sous contrainte (+) et (-) polarisation-température.	33
II.8	Description graphique des procédures de stabilisation MOS : (a) stabilisation du phosphore; (b) la neutralisation du chlore.	34
II.9	Effet de la température d'oxydation et du recuit sur la charge fixe dans les structures MOS. (a) Caractéristiques (C-V) mesurées après oxydation à l'état sec pour différentes températures.	37
II.10	Les caractéristiques (C-V) des dérivées du même C-MOS avant (- - -) et après (—) minimisent le nombre de pièges $Si - SiO_2$ à l'intérieur de la structure.	38
II.11	Pièges d'interface de modélisation électrique selon les niveaux électroniques autorisés localisés dans l'espace à l'interface oxyde-semiconducteur.	38

II.12 Remplissage des niveaux d'interface sous (a) Inversion, (b) Déplétion et (c) Accumulation dans un dispositif MOS de type n . L'état de charge présenté par les états d'interfaces de type donneur ["+" (plus) ou "0" (neutre)] est indiqué à la gauche des diagrammes respectifs.	39
II.13 Modèle physique pour les états d'interfaces. (a) Les "liaisons pendantes" qui se produisent lorsque le réseau Si est brusquement terminé le long d'un plan donné pour former une surface. (a) Des liaisons pendantes qui deviennent des états d'interfaces.	40
II.14 Distribution en énergie des états d'interface dans la bande interdite. Forme générale et grandeur approximative de la densité de piège interfaciale observée avant et après un recuit à l'état d'interface.	41
III.1 Largeur de déplétion en fonction de dopage pour différentes valeurs de température.	45
III.2 Effet de la température et la concentration de dopage sur le potentiel de surface	46
III.3 Effet de la température et la concentration de dopage sur la tension de grille	47
III.4 La caractéristique C-V d'un structure MOS idéal de type p pour différentes valeurs de température dans le cas :(a) haute fréquence et (b) basse fréquences	49
III.5 La caractéristique C-V d'un structure MOS idéal de type p pour différentes valeurs de dopage dans le cas : (a) haute fréquence et (b) basse fréquences	49
III.6 La caractéristique C-V d'un structure MOS idéal de type p pour différentes valeurs d'épaisseurs d'oxydes dans le cas : (a) haute fréquence et (b) basse fréquences	50
III.7 La travail de sortie d'un structure MOS réel de type n et p pour différentes type de matériaux	52
III.8 la caractéristique (C-V) des structure MOS réelle type p par rapport aux (C-V) idéales est dû aux chute de tension dans le cas : (a) haute fréquence et (b) basse fréquences	54

TABLE DES MATIÈRES

Table des figures	i
I La Caractéristique Capacité-Tension (C-V) de la structure MOS idéale	3
I.1. Introduction	3
I.2. Définition	4
I.3. Étude statique et qualitative	5
I.3.1. Diagramme de bande d'énergie	5
I.3.2. Diagramme de charges	7
I.4. Effet de la polarisation	8
I.4.1. Différentes régimes de polarisations	9
I.5. Étude quantitative des paramètres électrostatique de la structure MOS .	12
I.5.1. Densité de charges (ρ) et champ électrique(ζ) dans le semiconducteur	12
I.5.1.1. Solution de delta-déplétion	14
I.5.2. Expression de la la tension de grille V_G	17
I.6. CARACTÉRISTIQUE Capacité-Tension(C-V)	21
II La Caractéristique Capacité-Tension (C-V) de la structure MOS Non-idéale	25
II.1. Introduction	25
II.2. Chute de tension dû à la différence des travaux de sorties entre métal et semiconducteur	26
II.3. Chute de tension dû aux charges fixes dans l'oxyde	30
II.4. Chute de tension dû aux charges des ions mobiles	32
II.5. Chute de tension dû aux La charge fixe	35
II.6. Chute de tension dû aux états d'interfaces	37
II.7. conclusion	41

III Résultats de simulation de la Caractéristique (C-V) de la structure MOS	42
III.1. Introduction	42
III.2. Le logiciel de simulation	43
III.3. Résultats obtenus par simulation	43
III.3.1. Variation de largeur de région de déplétion avec le dopage	44
III.3.2. Potentiel de surface et Tension de la grille en fonction du paramètre R	45
III.3.3. Variation de la capacité normalisé en fonction de V_g	47
III.3.4. Effet de la différence des travaux de sorties des deux matériaux d'une structure MOS réel	50
III.3.5. Capacité en fonction de la tension de la tension dans le cas réel structure MOS réel	52
Bibliographie	56

INTRODUCTION GÉNÉRALE

Les débuts de la micro-électronique moderne sont liés à la mise au point de la technologie Métal-autre avec Oxyde-Semi-conducteur (MOS), dans les années 1970. Cette technologie a permis la fabrication de transistors sans cesse gagnant en dimensions (la taille est de plus en plus petite) et plus rapides[1].

Aujourd'hui, les logiciels de simulations jouent un rôle très important dans tous les domaines de l'électronique générale. En effet, avant la fabrication d'un composant électronique, on procède à une simulation. Cette simulation est définie dans le cas général comme une technique permettant de reproduire de façon virtuelle le comportement d'un phénomène réel préalablement décrit par un ensemble de modèles, et dans ce cas, les résultats obtenus sont très satisfaisants, car la simulation gagne en terme de coût et de temps par rapport à la fabrication. Ces logiciels de simulation sont utilisés pour résoudre numériquement les systèmes d'équations obtenues par les lois de la physique qui sont difficiles à résoudre analytiquement[2].

Notre travail consiste à simuler les caractéristiques (C-V) dans la structure MOS, tout d'abord en comprenant la physique de la structure puis étudiant son comportement sous différentes conditions (pour différentes valeurs des paramètres influençant sur une telle structure comme le dopage de silicium, le type de métal, l'épaisseur de l'oxyde...etc).

Ce travail est constitué de trois chapitres : Dans le premier chapitre, on expose un rappel général sur la physique de la structure MOS idéale, ses différents régimes de fonctionnement (accumulation, déplétion et régime d'inversion), sa charge, sa capacité,

et la variation de potentiel de surface de cette structure.

Le deuxième chapitre est consacré à l'étude de la structure MOS réelle, on présente les défauts existants dans la couche d'oxyde et l'influence de ces défauts sur le fonctionnement de la structure. On donne tout d'abord les origines du tension de grille.

Le troisième chapitre a pour objectif de présenter les résultats de simulation des différents expressions détaillés dans le premier et le second chapitre. Nous commencerons par la présentation des caractéristiques (C-V) d'un capacité MOS idéale. Ensuite, nous discutons les différents effets de l'épaisseur d'oxyde, de la température et l'effet de le dopage sur les caractéristiques C-V.

Enfin, nous terminerons par une conclusion et des perspectives pour donner suite à ce travail.

CHAPITRE I

LA CARACTÉRISTIQUE CAPACITÉ-TENSION (C-V) DE LA STRUCTURE MOS IDÉALE

I.1. Introduction

La structure Métal-Semiconducteur est le dispositif unipolaire qui est la base d'un grand nombre de structures électroniques. Un dispositif unipolaire signifie un seul type de porteurs (électrons ou trous) qui participe de façon importante à la conduction du courant et détermine les conditions de fonctionnement du dispositif. Souvent, l'application d'une tension sur une structure métal-Semiconducteur (MS) produit une caractéristique courant-tension (I-V) non symétrique, la structure peut se comporter comme un redresseur (diode Schottky [3]). La diode Schottky réelle n'est qu'une structure MIS, dont l'isolant ne dépasse pas les 50 Å est un autre exemple d'hétérostructure, les caractéristiques essentielles d'une telle structure sont présentés.

Ce chapitre est destiné à servir d'introduction aux principes de base des dispositifs MOS plus précisément le condensateur MOS à deux bornes ou C-MOS qui est le plus simple dispositifs MOS et le coeur de tous les dispositifs.

I.2. Définition

La capacité est un paramètre électrique que présente un condensateur MOS. Les caractéristiques capacité-tension (C-V) C-MOS sont importantes non seulement du point de vue fondamental, mais également du point de vue pratique.

Comme illustré sur la figure. I.1, le condensateur-MOS est un simple dispositif à deux bornes composé d'une couche mince ($0,01 \mu\text{m}$ à $1,0 \mu\text{m}$) SiO_2 prise en sandwich entre un substrat de silicium et une plaque métallique. Les matériaux des plaques métalliques les plus courants sont l'aluminium et le silicium poly-cristallin fortement dopé*. Une seconde couche métallique en arrière du semiconducteur fournit un contact électrique au substrat de silicium. La borne connectée à la plaque métallique est appelé la grille. Coté silicium la borne est appelée contact arrière ou contact de substrat[4].

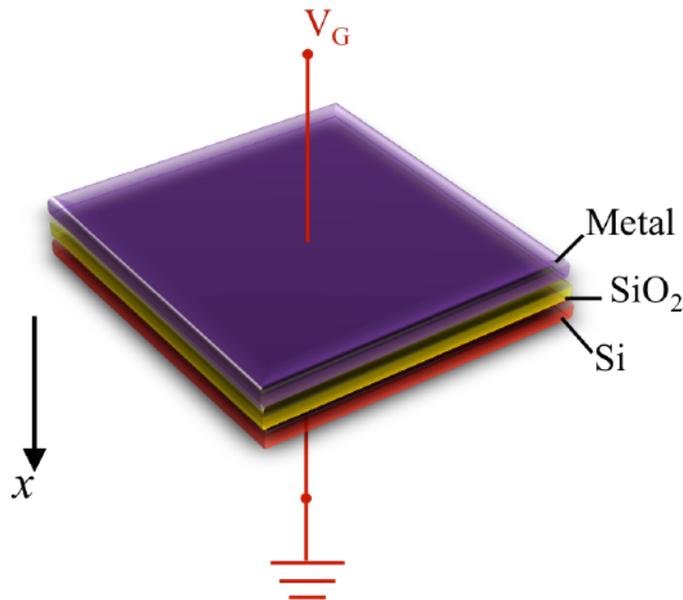


Figure I.1 – Le condensateur métal-oxyde-semiconducteur

*Si fortement dopé est de nature métallique. Les grilles en silicium poly-cristallin, largement utilisées dans les structures de dispositifs MOS, sont déposées par un processus de vapeur chimique PECVD

On dit qu'une structure MOS est idéale si les conditions suivantes sont réalisées :

1. la grille métallique est suffisamment épaisse pour pouvoir être considérée comme une région équipotentielle sous (AC) et (DC) conditions de polarisation.
2. l'oxyde est un isolant parfait avec un courant nul traversant la couche d'oxyde dans toutes les conditions de polarisation statique.
3. il n'y a pas de centres de charge situés dans l'oxyde ou à l'interface oxyde-semiconducteur.
4. le semiconducteur est uniformément dopé.
5. le semiconducteur est suffisamment épais pour que le potentiel de grille appliqué, une région sans champ (appelée "volume" de Si) se rencontre avant d'atteindre le contact arrière.
6. un contact ohmique a été établi entre le semiconducteur et le métal à l'arrière du composant.
7. le C-MOS est une structure unidimensionnelle dans laquelle toutes les variables sont considérées comme étant uniquement fonction de la coordonnée x (voir Figure.I.1); et $\Phi_M = \Phi_S = \chi + (E_C - E_F)_{FB}$.

Toutes les simplifications énumérées peuvent être abordées dans la pratique pour une structure MOS réelle.

I.3. Étude statique et qualitative

I.3.1. Diagramme de bande d'énergie

Le diagramme de bande d'énergie est un outil indispensable pour visualiser l'état interne de la structure MOS dans des conditions de polarisation statique. On construit le diagramme de bande d'énergie pour la structure MOS idéale dans des conditions d'équilibre ($V_G = 0$). La Figure.I.2 montre les diagrammes de bande d'énergie pour les différents composants de la structure MOS. Dans chaque cas :

- la fin abrupte du diagramme sur une ligne verticale désigne une surface.

- Le sommet de la ligne verticale, appelé niveau de vide, désigne l'énergie minimale (E_0) qu'un électron doit posséder pour se libérer complètement du matériau.
- La différence d'énergie entre le niveau de vide et l'énergie de Fermi dans un métal est connue sous le nom de travail de sortie du métal Φ_M .
- Dans le semiconducteur, la hauteur de la barrière d'énergie de surface est spécifiée en termes d'affinité électronique pour les électrons, χ différence d'énergie entre le niveau de vide et le bas de la bande de conduction à la surface, χ est utilisé à la place de $E_0 - E_F$ car cette dernière quantité n'est pas une constante dans les semiconducteurs puisqu'elle varie en fonction du dopage et de la courbure de la bande au voisinage de la surface.

La formation conceptuelle du diagramme de bande d'énergie de la structure MOS non polarisé à partir des différents composants individuels implique un processus en deux étapes. Tout d'abord, le métal et le semiconducteur sont rapproché d'une distance d_i et un état d'équilibre du système est établi. Dans ce cas, les niveaux de Fermi pour le métal et les semiconducteur s'alignent.

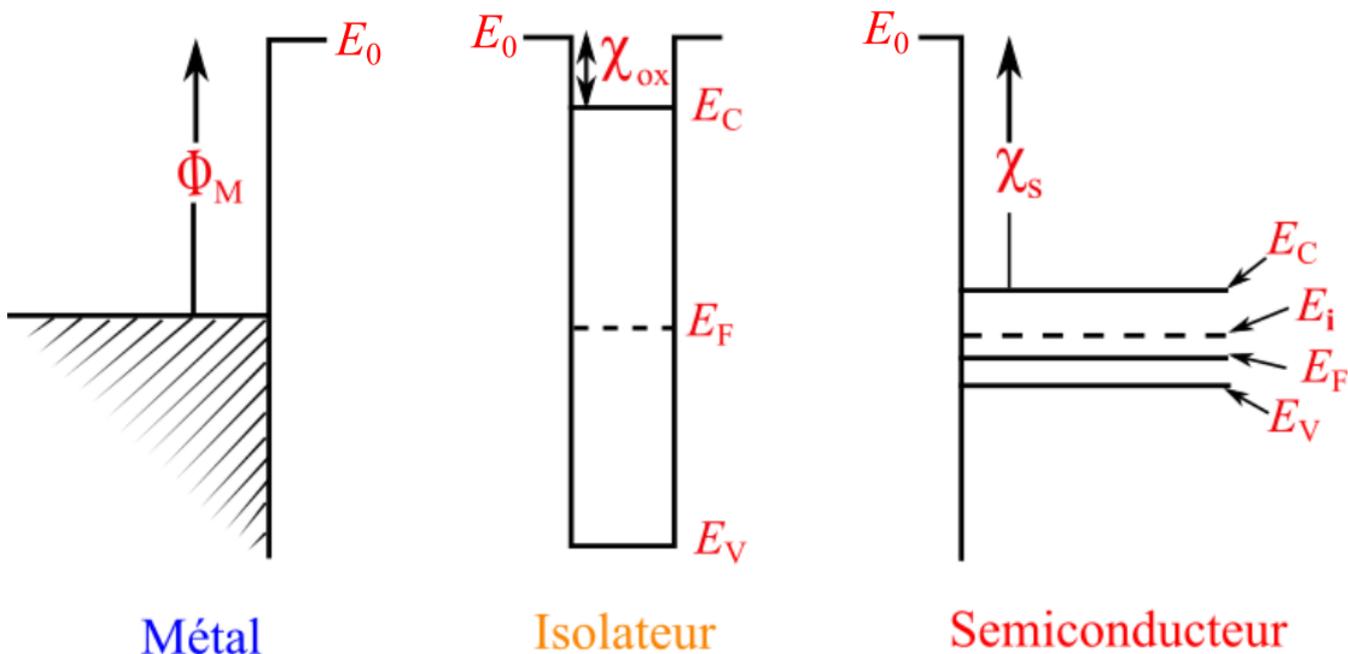


Figure I.2 – Diagrammes individuels des bandes d'énergie des composants métalliques, isolants et semiconducteurs de la structure MOS.[5].

Ensuite, l'isolant d'épaisseur d_i est inséré dans l'espace vide entre le métal et le semiconducteur. Compte tenu du champ électrique nul dans le gap, le seul effet de l'insertion de l'isolant est d'abaisser légèrement la barrière entre les deux matériaux de Φ_M vers Φ'_M . Ainsi, on conclut que le diagramme de la bande d'énergie à l'équilibre thermodynamique pour la structure MOS idéale est de la forme illustrée à la Fig.I.3.

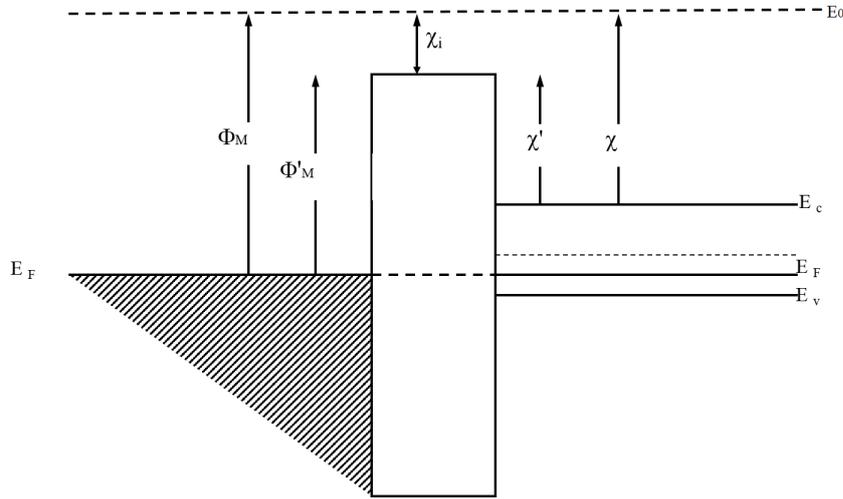


Figure I.3 – Diagramme de la bande d'énergie d'équilibre pour une structure MOS idéal[6].

I.3.2. Diagramme de charges

le diagramme complémentaire de bande d'énergie fournit des informations sur la répartition approximative de la charge à l'intérieur de la structure MOS. Dans les conditions d'équilibre thermodynamique, Il n'y a pas de charge dans la structure MOS idéale. Cependant, lorsqu'on polarise la structure, une charge apparaît dans le métal et le semiconducteur à proximité des interfaces métal-oxyde et oxyde-semiconducteur. Un exemple de diagramme de charge est présenté à la Fig.I.4.

Lorsque de la construction de diagrammes de charge, la surface représentant les charges positives est toujours égale à la surface représentant des charges négatives[5].

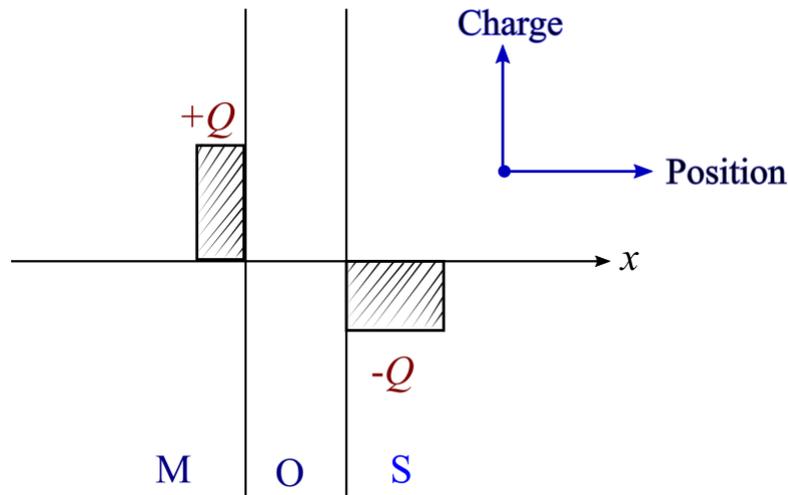


Figure I.4 – Exemple de diagramme de charge par bloc.

I.4. Effet de la polarisation

On suppose que dans les conditions de fonctionnement normales la face arrière du C-MOS est mise à la terre et appliquons une tension V_G continu à la grille.

Sous $V_G \neq 0$, l'énergie de Fermi est invariant (niveau constant sur le diagramme) en fonction de la position. Deuxièmement, comme dans une jonction pn , la tension appliqué sépare les énergies de Fermi aux deux extrémités de la structure d'un montant égal à qV_G , c'est-à-dire :

$$E_F(\text{métal}) - E_F(\text{semiconducteur}) = -qV_G \quad (\text{I.1})$$

Contrairement, les niveaux de Fermi du métal coté métal est déplacée vers le bas si $V_G > 0$ et vers le haut si $V_G < 0$. Comme les hauteurs de barrière sont des quantités fixes, le mouvement du niveau de Fermi en métal entraîne évidemment une déformation des autres caractéristiques du diagramme de bande. La situation est semblable à la courbure des bandes d'énergie dans le semiconducteur. Bien entendu, il n'y a pas de courbure dans la bande coté métal car il s'agit d'une région équipotentielle. Toutefois, dans l'oxyde, les bandes d'énergie présente une pente croissante[7].

I.4.1. Différentes régimes de polarisations

Compte tenu des principes généraux qui viennent d'être examinés, il est maintenant relativement simple de décrire l'état interne de la structure MOS idéale dans diverses conditions de polarisation statique. Considérant que le substrat en silicium est de type n , considérons d'abord l'application d'une tension positif. L'application de $V_G > 0$ réduit E_F dans le métal par rapport à E_F dans le semiconducteur et provoque une pente positive des bandes d'énergie dans l'isolant et le semiconducteur[8]. Le diagramme de bande d'énergie obtenu est présenté à la figure(I.5).

- Régime d'accumulation** : Coté semiconducteur ; la concentration en électrons à l'intérieur du semiconducteur, $n = n_i e^{[(E_F - E_i)/kT]}$, augmente. Cette situation particulière où lorsque la concentration de porteurs majoritaires est plus grande près de l'interface oxyde-semiconducteur que dans le volume du semiconducteur est appelé *régime d'accumulation*. Du point de vue de la charge, l'application de $V_G > 0$ une charge positif apparait sur la grille C-MOS. Pour maintenir un équilibre de charge, les électrons chargés négativement doivent être attirés vers l'interface semiconducteur-isolant. Ainsi, la charge à l'intérieur du dispositif en fonction de la position peut être approchée comme indiqué sur la figure(I.5(b)).
- Régime de déplétion** : Considérons ensuite l'application d'un petit potentiel négatif $V_G < 0$ à la grille. Une augmentation faible de E_F dans le métal par rapport à E_F dans le semiconducteur et provoque une légère courbure négative des bandes d'énergie dans l'isolant et le semiconducteur, comme illustré à la figure(I.5(c)). Le diagramme montre clairement que la concentration en électrons porteurs majoritaires a été réduite, épuisée. au voisinage de l'interface oxyde-semiconducteur. Une conclusion similaire résulte de considérations relatives aux charges. la tension $V_G < 0$ fait apparaitre une charge négative sur la grille, qui à son tour repousse les électrons de l'interface oxyde-semiconducteur et expose les ions donneurs chargés positivement. La répartition approximative de la charge est donc celle illustrée à la figure(I.5(c)). Cette situation est connue pour *régime de déplétion*.
- Régime d'inversion** : Enfin, supposons une tension négatif élevé soit appliqué à la grille C-MOS. Lorsque V_G augmente négativement par rapport à la situation

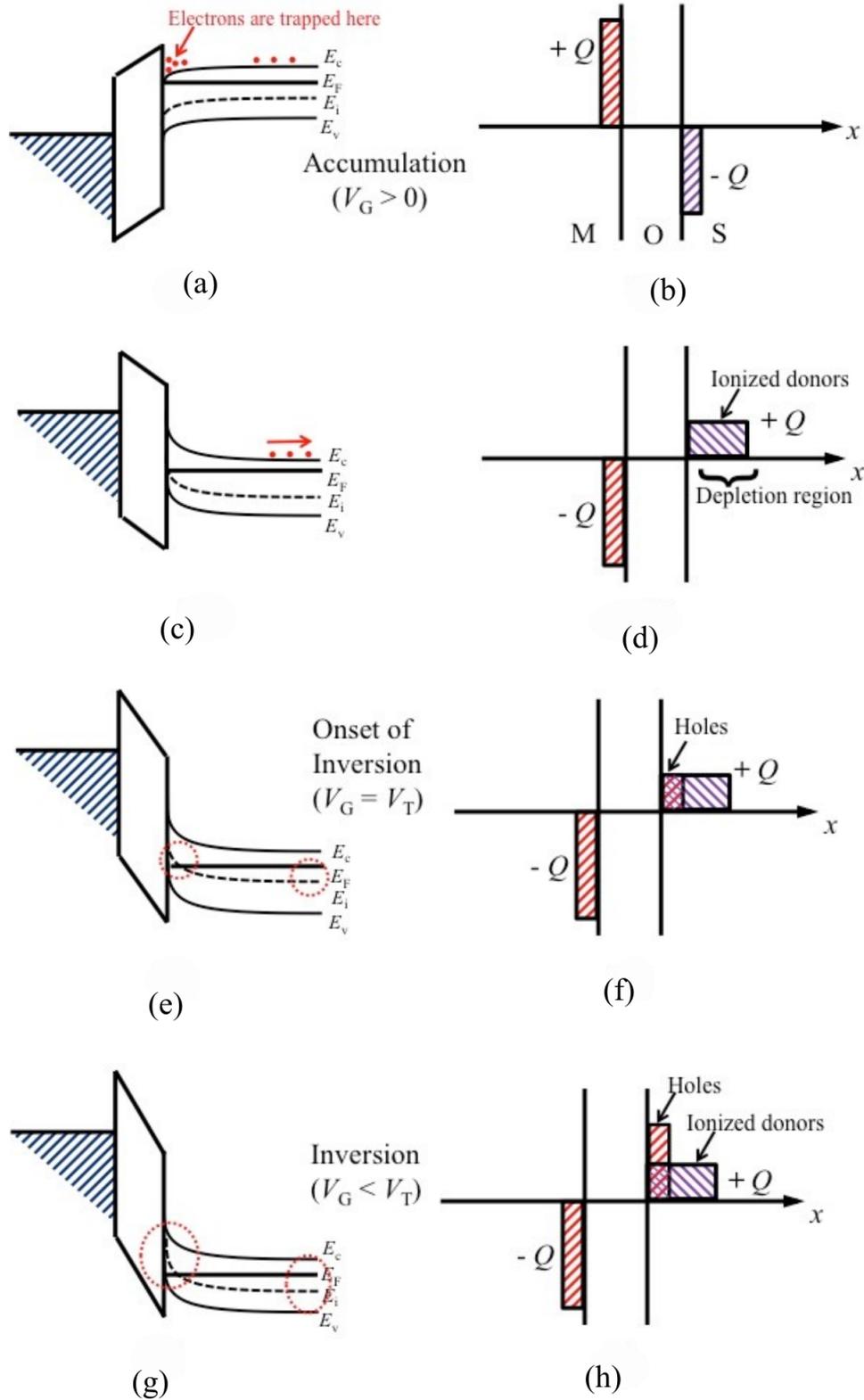


Figure I.5 – Diagrammes de bande d'énergie et diagrammes de charge correspondants décrivant l'état statique dans un condensateur MOS de type n idéal.

illustrée à la figure(I.5(c)), les courbures de bandes situées à la surface du semiconducteur augmentent encore. De même, la concentration en trous à la surface (P_S)

augmentera systématiquement de moins que n_i lorsque E_i (surface) $< E_F$, à ni lorsque E_i (surface) = E_F , à supérieure à n_i lorsque E_i (surface) dépasse E_F . Cette situation est connue sous le nom *régime inversion*[9]. Les diagrammes de bande d'énergie de charge illustrant la condition d'inversion sont illustrés aux Fig. I.5 (g) et (h).

Finalement, la concentration en trous augmente jusqu'au point indiqué à la figure(I.5(e) et (f)), où

$$E_i \text{ (surface)} - E_i \text{ (volume)} = 2 [E_F - E_i \text{ (volume)}] \tag{I.2}$$

$$p_s = n_i e^{[(E_i \text{ (surface)} - E_F)/kT]} = n_i e^{[(E_F - E_i \text{ (volume)})/kT]} = n_{\text{volume}} = N_D \tag{I.3}$$

si les mêmes conditions de polarisation pour un dispositif de type p idéal, les résultats seront ceux illustrés à la figure(I.6). Il est important de noter sur cette figure que les régions de polarisation dans un dispositif de type p sont inversées en polarité par rapport aux régions de tension dans un dispositif de type n , c'est-à-dire que l'accumulation dans un dispositif de type p se produit lorsque $V_G < 0$, et etc.

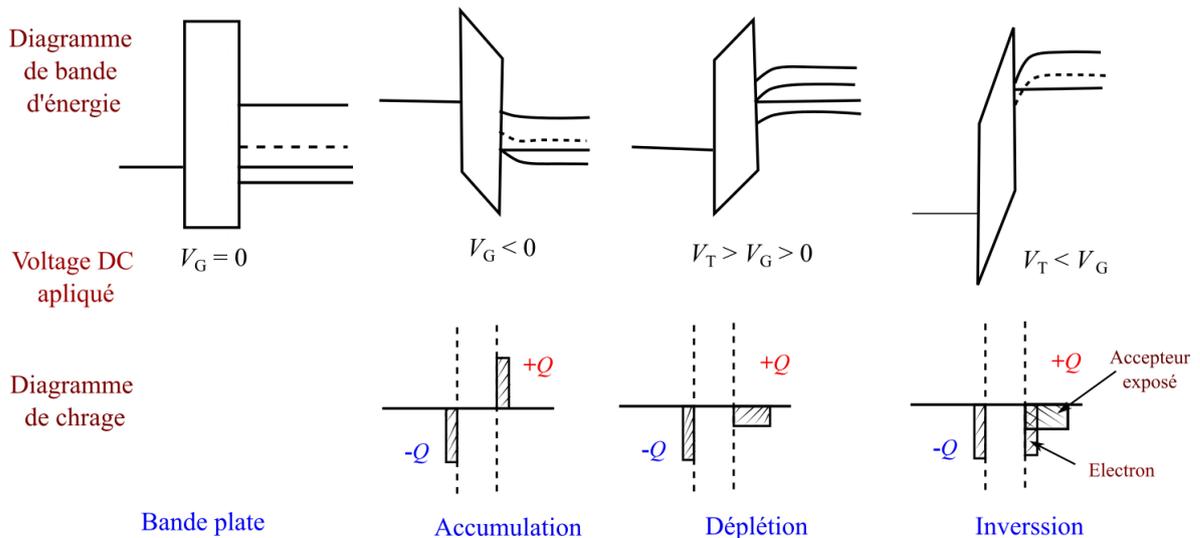


Figure I.6 – Diagrammes de bande d'énergie et de charge pour un dispositif de type p sous bande plate en régimes d'accumulation, de déplétion et d'inversion.

I.5. Étude quantitative des paramètres électrostatique de la structure MOS

I.5.1. Densité de charges (ρ) et champ électrique(ζ) dans le semi-conducteur

Afin d'établir des relations analytiques entre la densité de charge (ρ), le champ électrique (ζ) et le potentiel électrostatique existant dans un C-MOS idéal dans des conditions de polarisation statique. On suppose que la charge apparaissant près de l'interface métal-oxyde réside sur une région de (1 Angström = $10^{-8}cm$) coté métal. On peut la modélisée sous la forme d'une fonction δ de la charge à l'interface M-O. Puisque, par hypothèse, il n'y a pas de charge dans l'oxyde **3ème condition**, la valeur de la charge dans le métal est simplement égale à la somme des charges à l'intérieur du semiconducteur. De plus, comme indiqué précédemment, en l'absence de charges dans l'oxyde, il s'ensuit que le champ électrique est constant dans l'oxyde et que le potentiel est une fonction linéaire de la position. En d'autres termes, la résolution des variables électrostatiques à l'intérieur d'un C-MOS idéal se réduit essentiellement à la résolution des variables électrostatiques à l'intérieur du composant semiconducteur du C-MOS.

La description mathématique de l'électrostatique à l'intérieur du semiconducteur s'établit de manière relativement simple en commençant par l'équation de Poisson. On suppose, Dans le cas du régime de déplétion, la solution exacte découle de simplifications liées au fait que le semiconducteur dans un C-MOS idéal est toujours en équilibre quel que soit le la tension appliqué. Pour le calcul de $\phi(x)$; potentiel à l'intérieur du semiconducteur en un point x donné ; où x est la profondeur dans le semiconducteur mesurée à partir de l'interface oxyde-semiconducteur [voir la figure I.7 (a) Le symbole ϕ , au lieu de V , est utilisé dans le travail C-MOS pour éviter toute confusion possible avec des potentiels appliqués de l'extérieur. Conformément à **5ème condition**. Le champ électrique ($\zeta = -d\phi/dx$) est supposé nul dans le volume du semiconducteur. La figure(I.7 (b)) indique la relation entre la courbure de bande et le diagramme de bande d'énergie[10] :

$$\phi(x) = \frac{1}{q} [E_i(\text{volume}) - E_i(x)] \quad (\text{I.4})$$

et

$$\phi_S = \frac{1}{q} [E_i(\text{volume}) - E_i(\text{surface})] \quad (\text{I.5})$$

La figure(I.7 (b)) introduit également un paramètre important à savoir.

$$\phi_F = \frac{1}{q} [E_i(\text{volume}) - E_F] \quad (\text{I.6})$$

ϕ_F est clairement lié au dopage des semiconducteurs. D'une part, le signe de ϕ_F indique le type de dopage, directement à partir de la définition on conclut $\phi_F > 0$ si le semiconducteur est de type p et $\phi_F < 0$ si le semiconducteur est de type n. La valeur de ϕ_F est liée à la concentration de dopage. Étant donné un substrat en silicium non dégénéré à la température ambiante.

$$p_{\text{volume}} = n_i e^{[E_i(\text{volume}) - E_F]/kT} = N_A \quad \dots \text{if } N_A \gg N_D \quad (\text{I.7a})$$

$$n_{\text{volume}} = n_i e^{[E_F - E_i(\text{volume})]/kT} = N_D \quad \dots \text{if } N_D \gg N_A \quad (\text{I.7b})$$

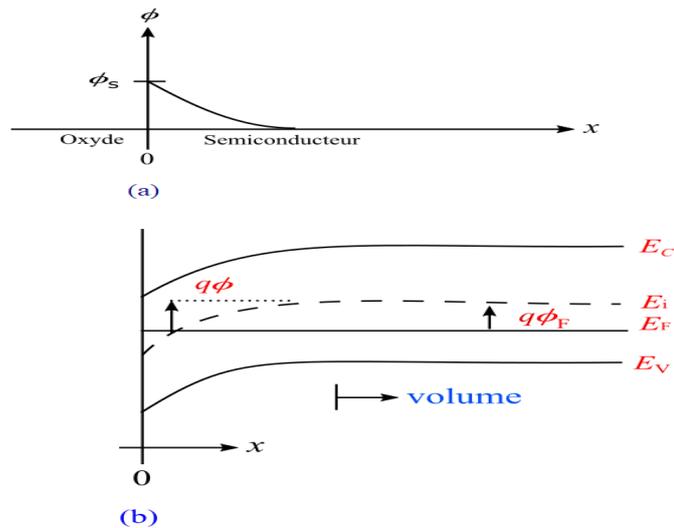


Figure I.7 – Paramètres électrostatiques : (a) Définition graphique de ϕ et de ϕ_S . (b) Relation entre $\phi(x)$ et la courbure de la bande : définition graphique de ϕ_F .

Ainsi, la combinaison des équations (I.6) et (I.7) conduit :

$$\phi_F = \begin{cases} \frac{kT}{q} \ln(N_A/n_i) & \dots \text{type p semiconducteur} \quad (a) \\ -\frac{kT}{q} \ln(N_D/n_i) & \dots \text{type n semiconducteur} \quad (b) \end{cases} \quad (I.8)$$

Les paramètres ϕ_S et ϕ_F seront largement utilisés tout au long de la discussion sur le MOS. Ces paramètres sont utilisés pour étudier l'état de polarisation à l'intérieur du semiconducteur. Dans des conditions de bande plate $\phi_S = 0$. Substituant les équations (I.5) et (I.6) en équations (I.2) conduit :

$$\phi_S = 2\phi_F \quad \text{au point de transition déplétion – inversion} \quad (I.9)$$

Avec $\phi_F > 0$ dans un semiconducteur de type p , il s'ensuit que :

- $\phi_S < 0$ si le semiconducteur est accumulé,
- $0 < \phi_S < 2\phi_F$ si le semiconducteur est épuisé,
- $\phi_S > 2\phi_F$ si le semiconducteur est inversé.

Pour un semiconducteur de type n , les inégalités sont simplement inversées.

I.5.1.1. Solution de delta-déplétion

La solution approximative des variables électrostatiques (Champs électrique et charges) sont basée en partie sur l'approximation de déplétion est commodément divisée en trois régimes correspondant aux régimes d'accumulation, de déplétion et d'inversion.

Considérons d'abord le régime d'accumulation. La figure (I.8) présente la densité de charge et le potentiel électrique calculés à partir de la solution exacte indiquée dans l'annexe. Après avoir vérifié la corrélation générale entre les courbes de la figure (I.8) et la partie semi-conductrice des diagrammes de la figure (I.6), il est important de noter que *la charge liée à l'accumulation des porteurs majoritaires réside dans une partie extrêmement étroite du semiconducteur immédiatement à côté de l'interface d'oxyde-semiconducteur figure (I.8(a)).*

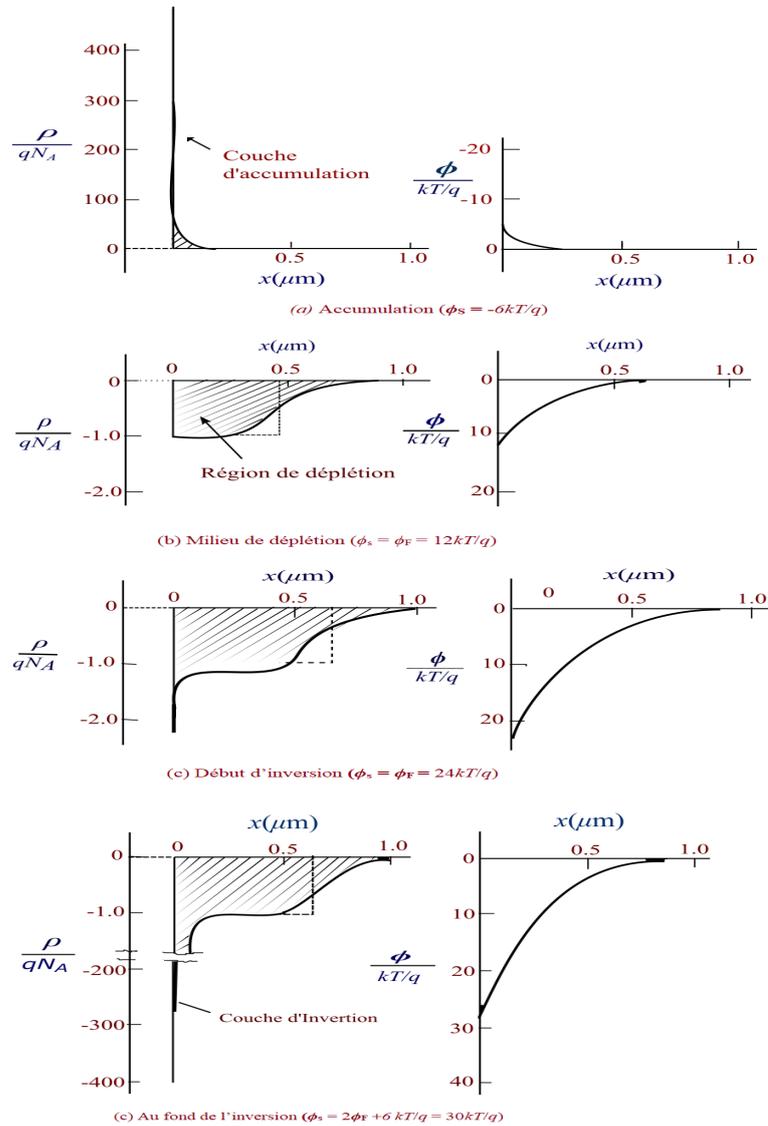


Figure I.8 – Solution exacte pour la densité de charge et du potentiel à l’intérieur du composant semiconducteur d’un C-MOS.

Par comparaison, la partie appauvrie du semiconducteur sous polarisation de déplétion modéré représentée sur la figure(I.8(b)) s’étend profondément dans le semiconducteur. Par comparaison, la partie appauvrie du semiconducteur sous polarisation d’appauvrissement modéré représentée sur la figure(I.8(b)) s’étend s profondément dans le semiconducteur. Étant donné l’étendue étroite de la couche d’accumulation, il semblerait raisonnable, en tant qu’approximation de premier ordre, de remplacer la charge d’accumulation par une fonction δ de charge égale placée à l’interface de l’oxyde semiconducteur. En effet, nous venons de décrire la solution d’accumulation de delta-déplétion[11].

Passant maintenant à l’inversion, la figure(I.8(d)) montre que tout comme la charge

de la couche d'accumulation, la charge associée à l'inversion de la porteuse minoritaire réside dans une partie extrêmement étroite du semiconducteur immédiatement adjacente à l'interface oxyde-semiconducteur. De plus, en comparant les régions semi-conductrices épuisées lorsque $\phi_s = \phi_F$ (milieu de déplétion), $\phi_s = 2\phi_F$ (début de l'inversion) et $\phi_s = 2\phi_F + 6kT/q$ (inversion), nous constatons que la largeur d'épuisement augmente considérablement avec l'épuisement croissant polarisation, mais augmente seulement une fois que le semiconducteur est inversé.

En conséquence, dans la solution d'appauvrissement delta pour les tensions d'inversion, la charge de la région d'appauvrissement, le champ électrique $x > 0$ et le potentiel électrostatique $x > 0$ restent fixés à leurs valeurs $\phi_s = 2\phi_F$. En d'autres termes, la solution de tension d'inversion est établie en ajoutant simplement une fonction δ de la charge de surface à la solution existant à la fin de l'épuisement.

La région de polarisation restante à considérer est l'épuisement. Dans cette approximation standard, la charge d'épuisement réelle est remplacée par une distribution carrée terminée brusquement d'une distance $x = W$ dans le semiconducteur. En supposant un semiconducteur de type p et en considérant l'approximation de la déplétion, on peut écrire :

$$\rho = q(p - n + N_D - N_A) = -qN_A \quad (0 \leq x \leq W) \quad (\text{I.10})$$

L'équation de Poisson se réduit alors à [12]

$$\frac{d\zeta}{dx} = \frac{\rho}{K_S \varepsilon_0} = -\frac{qN_A}{K_S \varepsilon_0} \quad (0 \leq x \leq W) \quad (\text{I.11})$$

L'intégration simple de l'équation (I.11) employant la condition aux limites $\zeta = 0$ à $x = W$ donne

$$\zeta(x) = -\frac{d\phi}{dx} = \frac{qN_A}{K_S \varepsilon_0} (W - x) \quad (0 \leq x \leq W) \quad (\text{I.12})$$

Une seconde intégration avec $\phi = 0$ à $x = W$ donne

$$\phi(x) = \frac{qN_A}{2K_S \varepsilon_0} (W - x)^2 \quad (0 \leq x \leq W) \quad (\text{I.13})$$

La dernière inconnue dans les relations électrostatiques, la largeur d'épuisement W , est déterminée à partir de l'équation. (I.13) en appliquant la condition aux limites $\phi = \phi_S$ à $x = 0$. On obtient :

$$\phi_S = \frac{qN_A}{2K_S\epsilon_0}W^2 \quad (\text{I.14})$$

et donc

$$W = \left[\frac{2K_S\epsilon_0}{qN_A} \phi_S \right]^{1/2} \quad (\text{I.15})$$

Les équations (I.10), (I.12), (I.13), et (I.15) constituent la solution de polarisation d'appauvrissement souhaitée. Pour un dispositif de type n, on remplace N_A dans les équations précédentes par $-N_D$.

Avant de conclure, il convient de noter spécialement la largeur de déplétion, W_T existant au point de transition déplétion-inversion. Dans la formulation delta-déplétion, W_T est bien entendu la largeur d'épuisement d'équilibre maximum [13] pouvant être atteinte. Puisque $W = W_T$ lorsque $\phi_S = 2\phi_F$, substitution simple dans Eq. (I.15) rendements

$$W_T = \left[\frac{2K_S\epsilon_0}{qN_A} (2\phi_F) \right]^{1/2} \quad (\text{I.16})$$

La Figure I.9 présente un graphique du rapport W_T en fonction du dopage couvrant la plage typique des concentrations de dopage MOS.

I.5.2. Expression de la la tension de grille V_G

Dans la sous-section I.5.1., l'état de polarisation est décrit en termes de potentiel de surface du semiconducteur, ϕ_S . Les résultats formulés de cette manière ne dépendent que des propriétés du semiconducteur. ϕ_S est le potentiel de grille appliqué interne soumis au contrôle externe de V_G . Ainsi, si les résultats de la sous-section I.5.1. doivent être utilisés dans des problèmes pratiques. Une expression reliant V_G et ϕ_S doit être établie. .

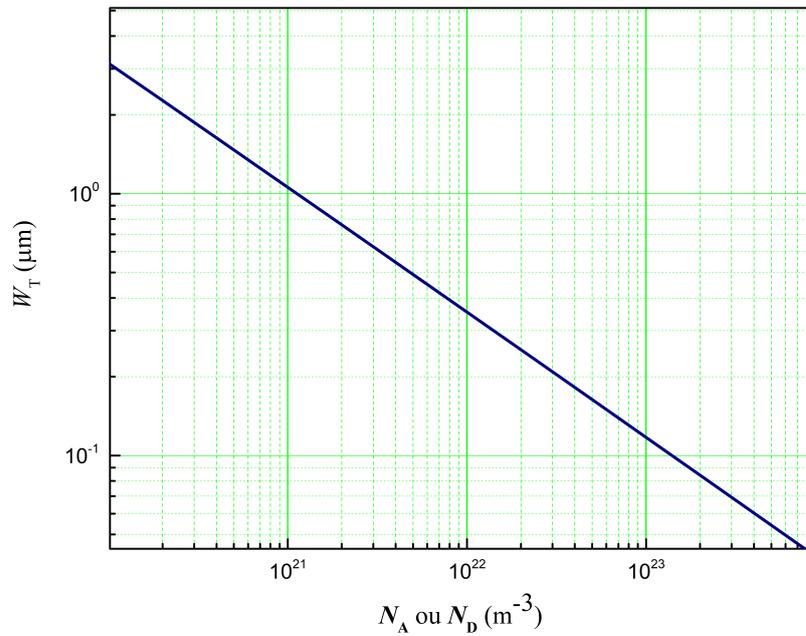


Figure I.9 – Dépendance au dopage de la largeur maximale de déplétion à l'équilibre dans des dispositifs en silicium à 300K.

Nous commençons par remarquer que V_G , dans la structure idéale est constitué de la chute de tension sur l'oxyde et de la chute de tension dans le semiconducteur[14] :

$$V_G = \Delta\phi_{semi} + \Delta\phi_{ox} \quad (\text{I.17})$$

Puisque $\phi = 0$ dans le volume du semiconducteurs, la chute de tension à travers le semiconducteur est tout simplement

$$\Delta\phi_{semi} = \phi(x=0) = \phi_S \quad (\text{I.18})$$

Une relation entre V_G et ϕ_S est donc réduite au problème de l'expression de $\Delta\phi_{ox}$ en termes de ϕ_S .

Comme indiqué précédemment, dans un isolateur idéal sans porteurs *ni* centres de charge

$$\frac{d\zeta_{ox}}{dx} = 0 \quad (\text{I.19})$$

et

$$\zeta_{ox} = -\frac{d\phi_{ox}}{dx} = \text{constatant} \quad (\text{I.20})$$

Donc

$$\Delta\phi_{ox} = \int_{-x}^0 \zeta_{ox} dx = d_{ox}\zeta_{ox} \quad (\text{I.21})$$

où d_{ox} est l'épaisseur de l'oxyde. La condition aux limites bien connue sur les champs, normale à une interface entre deux matériaux différents, nécessite :

$$(D_{semi} - D_{ox})|_{O-S \text{ interface}} = Q_{O-S} \quad (\text{I.22})$$

où $D = \varepsilon\zeta$ est le déplacement diélectrique et la zone de charge/unité Q_{O-S} située à l'interface. Puisque $Q_{O-S} = 0$ dans la structure idéale (condition 3)*

$$D_{ox} = D_{semi}|_{x=0} \quad (\text{I.23})$$

$$\zeta_{ox} = \frac{K_S}{K_O}\zeta_S \quad (\text{I.24})$$

et

$$\Delta\phi_{ox} = \frac{K_S}{K_O}d_{ox}\zeta_S \quad (\text{I.25})$$

K_S est la constante diélectrique du semiconducteur ; K_O , la constante diélectrique de l'oxyde. Le champ électrique dans le semiconducteur à l'interface oxyde-semiconducteur**. Enfin, en remplaçant les équations (I.18) et (I.25) dans l'équation(I.17). Connaissant les expressions de ζ_S et de ϕ_S , on obtient :

$$V_G = \phi_S + \frac{K_S}{K_O}d_{ox}\zeta_S \quad (\text{I.26})$$

Si les résultats de la solution d'appauvrissement en delta sont utilisés en combinaison des équations (I.12) et (I.15) ce qui donne :

$$\zeta_S = \left[\frac{2qN_A}{K_S}\phi_S \right]^{1/2} \quad (\text{I.27})$$

et

$$V_G = \phi_S + \frac{K_S}{K_O} d_{ox} \sqrt{\frac{2qN_A}{K_S \epsilon_0} \phi_S} \quad (0 \leq \phi_S \leq 2\phi_F) \quad (I.28)$$

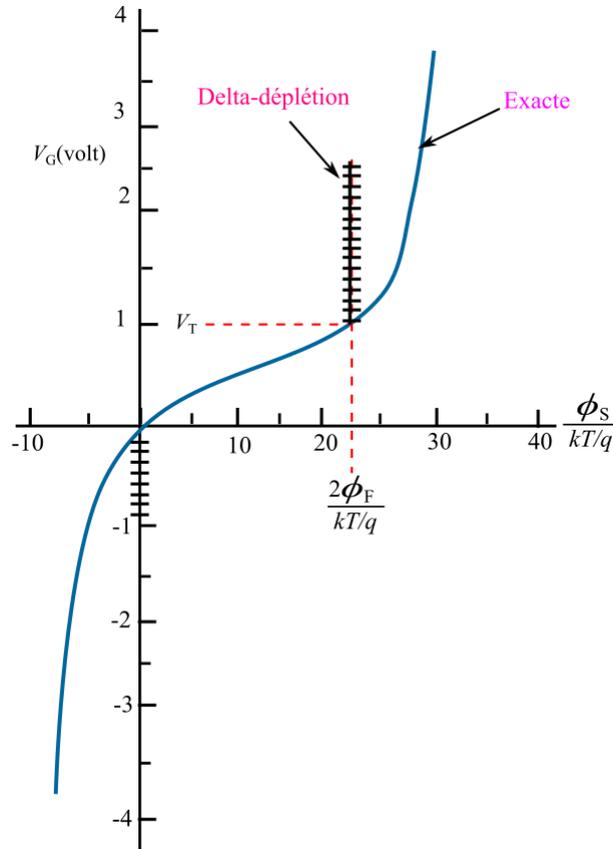


Figure I.10 – Corrélation typique entre la tension appliquée de porte et le potentiel de surface de semiconducteur :+++++ solution de delta-déplétion _____ solution exacte ($x_0 = 0.1 \mu\text{m}$, $N_A = 10^{15}/\text{cm}^3$, $T = 300\text{K}$)

*Si on suppose l'approximation de déplétion, la variation de charge δ à l'interface $O - S$ contribueraient à une accumulation de Q_{O-S} et à des conditions d'inversion. Cependant, $\phi_S = 0$ pour le cas de régime d'accumulation et $\phi_S = 2\phi_F$ pour le cas de régime d'inversion. Par conséquent, la relation $V_G - \phi_S$ serait utilisée que pour calculer la tension de déplétion.

**Puisque $K_S = 11.8$ pour le silicium et $K_O = 3.9$ pour SiO_2 , nous concluons de l'équation (I.24) qu'un $\zeta_{ox} = 2\zeta_S$ dans un système MOS est sans charge à l'interface $\text{Si} - \text{SiO}_2$.

I.6. CARACTÉRISTIQUE Capacité-Tension(C-V)

La capacité varie en fonction de la tension appliquée à la grille et de la capacité-tension mesurée (caractéristique de (C-V)) est d'importance pratique considérable. Cette caractéristique C-V sert comme outil puissant pour identifier des déviations de l'idéal dans l'oxyde et dans le semiconducteur.

Dans la plupart des laboratoires de fabrication des composants MOS, des mesures (C-V) sont effectuées avec un équipement automatisé. L'équipement commercial la plus sophistiqué associant un compteur (C-V) haute fréquence (1 MHz) à des capacités de mesure en basse fréquence. On se limite pour modéliser la caractéristique C-V au cas de la structure idéale et en imposant des considérations de mesures pratiques. La figure(I.11) montre la caractéristique (C-V) mesurés en haute et basse fréquences d'une condensateur n C-MOS[15].

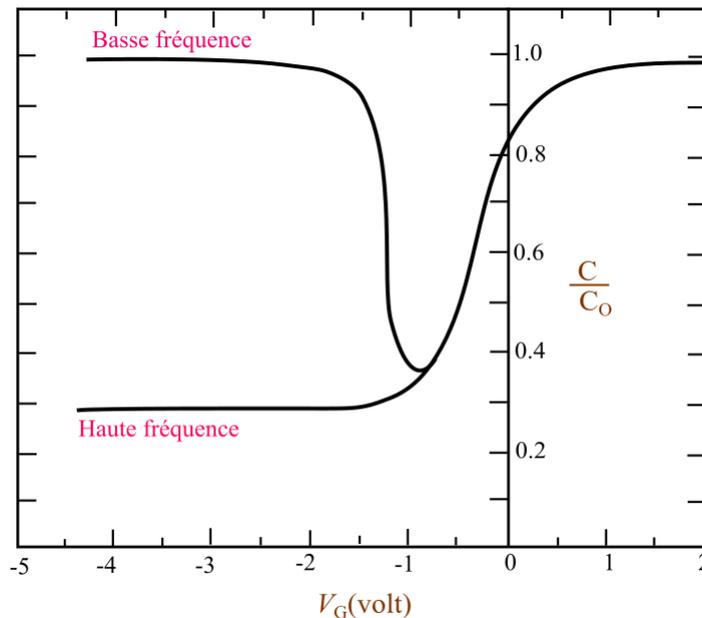


Figure I.11 – Caractéristiques capacité-tension haute et basse fréquence C-MOS. Le composant a été réalisé à $N_D = 9.1 \times 10^{14}/\text{cm}^3$ (100) Si : $x_0 = 0.119\mu\text{m}$.

Nous commençons par discuté l'accumulation. Dans ce régime, l'état de DC est caractérisé par la collision des porteurs majoritaires juste à l'interface d'oxyde-semiconducteur. En outre, ce régime de fonctionnement change très rapidement. Pour un semiconducteur typique, les porteurs majoritaires sont les seuls porteurs responsable du courant et peuvent s'équilibrer après un temps de l'ordre de 10^{-10} à 10^{-13} sec après les collisions.

En conséquence, aux fréquences de mesure standard de l'ordre 1 MHz , il est raisonnable de supposer que le dispositif peut suivre le signal appliqué (AC). A ce petit signal (AC) , on ajoute ou on soustraie un petit ΔQ des deux côtés de l'oxyde suivant les indications de la figure(I.12(a)). la configuration de charge à l'intérieur du C-MOS accumulé est essentiellement celle d'un condensateur ordinaire de parallèle-plat.

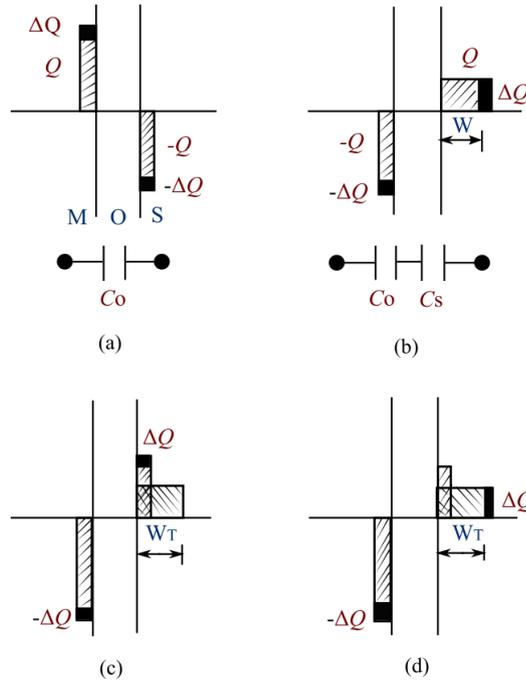


Figure I.12 – AC Variations de charge à l'intérieur d'un MOS-condensateur de type n sous DC condition de polarisation correspondant à (a) l'accumulation, (b) déplétion, (c) inversion : lorsque $\omega \rightarrow 0$, et (d) l'inversion : lorsque $\omega \rightarrow \infty$. Des modèles de circuit équivalents appropriés pour l'accumulation et de la polarisation par épuisement sont également présentés sous les diagrammes de charge des blocs dans les parties (a) et (b), respectivement.

on Conclu

$$C(\text{acc}) \simeq C_O = \frac{K_O \epsilon_0 A_G}{d_{ox}} \tag{I.29}$$

où A_G est la zone de la porte C-MOS.

Pour les basses ou hautes fréquences de mesure et dans le cas de polarisation conduisant à un régime de déplétion d'une structure de MOS de type n. Il apparait une charge -Q près de la grille et une charge +Q dans la région de déplétion du semiconducteur. La zone de déplétion est de largeur W à côté de l'interface d'oxyde-semiconducteur. Ainsi, seulement des porteurs de majoritaires sont responsable à la conduction comme le montre la figure(I.12(b)). Quand le signal AC place une charge négative en plus sur la

grille, la zone de charge d'espace figure(I.12(b)). Pour toutes les fréquences de mesures, cette situation est clairement analogue à deux condensateurs plat mis en parallèle (C_o et C_s) en série.

$$C_o = \frac{K_o \epsilon_0 A_G}{d_{ox}} \quad (\text{capacité d'oxyde}) \quad (\text{I.30a})$$

$$C_s = \frac{K_s \epsilon_0 A_G}{W} \quad (\text{capacité de semiconducteur}) \quad (\text{I.30b})$$

On remarque de l'équation(I.31) que W augmente avec ul'augmentation de la tension de polarisation et ce qui fait diminuer C (dépl).

$$C (\text{dépl}) = \frac{C_o C_s}{C_o + C_s} = \frac{C_o}{1 + \frac{K_o W}{K_s d_{ox}}} \quad (\text{I.31})$$

Une fois le régime d'inversion est établis, les porteurs de minoritaires s'empilent vers le haut près de l'interface de l'oxyde-semiconducteur. la largeur W_T augmente. La réponse de charge au signal AC est très lents. La charge de couche d'inversion pourrait varier en réponse du signal comme décrit dans figure(I.12(d)). La variation de charge observée dépend de la fréquence du signal AC utilisé dans la mesure de la capacité. Comme dans l'accumulation, une situation (figure(I.12 (c))) où une charge est ajoutée ou soustraite près des bords de l'isolant. On peut écrire donc

$$C (\text{inv}) = C_o \quad \text{for } \omega \rightarrow 0 \quad (\text{I.32})$$

Si la fréquence de mesure est très haute ($\omega \rightarrow \infty$), le procédé relativement lent de génération-recombinaison ne pourra pas fournir ou éliminer des porteurs minoritaires en réponse du signal AC appliqué. Le nombre de porteurs minoritaires dans la zone d'inversion reste donc fixe à sa valeur et la largeur de déplétion varie simplement autour de la valeur W qui ressemble au régime de déplétion (figure()I.12 (d)) est équivalente à deux condensateurs de parallèle-plat en série.

$$C (\text{inv}) = \frac{C_o C_s}{C_o + C_s} = \frac{C_o}{1 + \frac{K_o W_T}{K_s d_{ox}}} \quad \text{for } \omega \rightarrow \infty \quad (\text{I.33})$$

W_T étant constant indépendant de la polarisation d'inversion et $C(\text{inv})_{\omega \rightarrow \infty} = C(\text{dépl})_{\text{minimum}} = \text{cst}$ constante pour toutes les polarisations d'inversion.

Analyse de Delta-déplétion

Dans le cadre de la formulation de delta-déplétion, on peut écrire[16] :

$$C \begin{cases} C_O & \text{acc} & \text{(a)} \\ \frac{C_O}{1 + \frac{K_O W}{K_S d_{ox}}} & \text{dépl} & \text{(b)} \\ C_O & \text{inv} (\omega \rightarrow 0) & \text{(c)} \\ \frac{C_O}{1 + \frac{K_O W_T}{K_S d_{ox}}} & \text{inv} (\omega \rightarrow \infty) & \text{(d)} \end{cases} \quad (\text{I.34})$$

CHAPITRE II

LA CARACTÉRISTIQUE CAPACITÉ-TENSION (C-V) DE LA STRUCTURE MOS NON-IDÉALE

II.1. Introduction

La structure idéale fournit un moyen pratique pour établir les principes de base de la théorie MOS de manière claire et simple. Cependant, ces structures ne sont jamais parfaitement idéales. Cette déviation du cas idéal pour ces structures MOS est d'origine physique. En raison de la facilité de fabrication des condensateurs MOS, ces composants fournissent un outil de test du cas idéal. Il est donc compréhensible que la grande majorité des effets non idéaux sont illustrés à l'aide des caractéristiques capacité-Tension(C-V) [17].

La déviation de la caractéristique idéale (C-V) des structures MOS réelles par rapport aux (C-V) idéales est due à la chute de tension appelée ΔV_G : donnée par l'équation suivante :

$$\Delta V_G = (V_G - V'_G) = \phi_{MS} - \frac{Q_F}{C_o} - \frac{Q_M \gamma_M}{C_o} - \frac{Q_{IT}(\phi_S)}{C_o}$$

où

$$\gamma_M = \frac{\int_0^{d_{ox}} x \rho_{ion}(x) dx}{d_{ox} \int_0^{d_{ox}} \rho_{ion}(x) dx}$$

- ϕ_{MS} : Différence des travaux de sorties entre métal et semiconducteur.
- Q_F/C_o : Terme exprime la charge fixe.
- $Q_M \gamma_M/C_o$: Terme exprime les ions mobiles.
- $Q_{IT}(\phi_S)/C_o$: Les pièges à l'interface.

Il est important d'indiquer que ΔV_G est dû à plusieurs effets d'origine physique [18] :

II.2. Chute de tension dû à la différence des travaux de sorties entre métal et semiconducteur

Selon la figure (II.2(a)), la différence des travail de sortie du métal est différent de celui du semiconducteur $\Phi_M \neq \Phi_S = \chi + (E_c - E_F)_{FB}$. Ainsi, pour décrire correctement le fonctionnement réelle de la structure MOS, la théorie de la structure MOS idéale donné au premier chapitre doit être modifiée [19].

Construisons d'abord le diagramme de bande d'énergie d'équilibre ($V_G = 0$) approprié pour le système d'échantillon de la figure (II.1(a)).

On commence par connecter un fil entre les extrémités extérieures du métal et du semi-conducteur. Les deux matériaux sont rassemblés dans le vide jusqu'à une distance de d_{ox} . Le fil de connexion facilite le transfert de charge entre le métal et le semi conducteur et contribue à maintenir le système dans un état d'équilibre ou les niveaux de Fermi respectifs s'alignent lors du rapprochement des matériaux [20]. Avec le métal E_F et le semi-conducteur E_F à la même énergie, et $\Phi_M \neq \chi + (E_c - E_F)_{FB}$, les niveaux de vide dans les deux matériaux doivent être à des énergies différentes. Ainsi, un champ électrique, ζ_{vac} se développe entre les composants, le niveau de vide de Si étant supérieur au niveau de vide Al étant donné la situation illustrée sur la figure (II.1(a)).

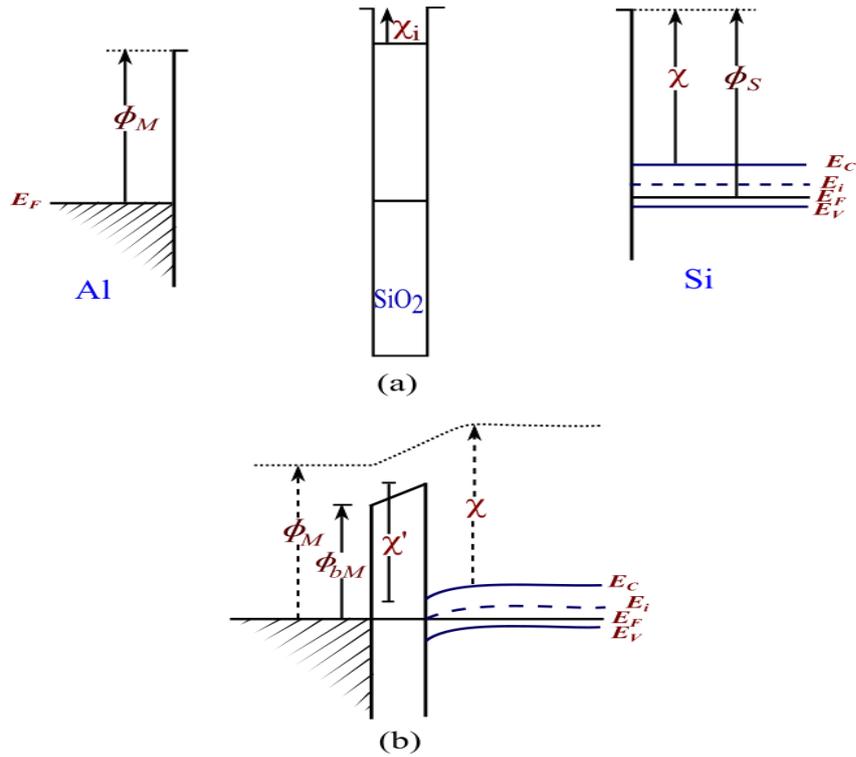


Figure II.1 – (a) Pour mettre à l'échelle des diagrammes de bande d'énergie pour les composants isolés du système $Al - SiO_2 - Si$ (b) Diagramme de bande d'énergie ($V_G = 0$) d'équilibre typique des structures MOS réelles.

Où $K_S \zeta_S$ égale à ζ_{vac} , la courbure de bande se produit à l'intérieur du semi-conducteur, et lorsque les composants sont rapprochés cette courbure augmente. Une fois que le métal et le semi-conducteur sont placés à une distance de d_{ox} , l'isolant est ensuite inséré dans l'espace vide entre les deux autres composants. L'ajout de l'isolant abaisse simplement les barrières de surface effectives ($\Phi_M \rightarrow \Phi_M - \chi_i = \Phi'_M$ et $\chi \rightarrow \chi - \chi_i = \chi'$) et réduit le champ électrique dans la région ($K_O > 1$).

On conclut que la différence du travail de sortie modifie la relation entre le potentiel de surface de semi-conducteur et la tension de grille appliquée. Spécifiquement, le réglage $V_G = 0$ ne crée pas de conditions de bande plate à l'intérieur du semi-conducteur, donc il existe un potentiel intégré. La valeur précise du potentiel intégré, V_{bi} , peut être déterminée en comparant les énergies du niveau de Fermi au sommet du diagramme de bande, vues des deux côtés de l'isolateur sur la figure (II.1(b)). On obtient :

$$\underbrace{\Phi'_M + q\Delta\phi_{ox}}_{\text{coté métal}} = \underbrace{(E_C - E_F)_{FB} - q\phi_s + \chi'}_{\text{coté semiconducteur}} \quad (II.1)$$

Ainsi, en prenant le métal comme point de référence à potentiel zéro (la procédure

habituelle pour définir les potentiels intégrés), nous trouvons :

$$V_{bi} = -(\phi_S + \Delta\phi_{ox}) = \Phi_{MS} \quad (\text{II.2})$$

où :

$$\Phi_{MS} = \frac{1}{q} (\Phi_M - \Phi_S) = \frac{1}{q} [\Phi'_M - \chi' - (E_c - E_F)_{FB}] \quad (\text{II.3})$$

Pour le cas idéal, le potentiel à l'intérieur d'un $\Phi_M \neq \Phi_S$, alors que la structure MOS est simplement la différence du travail de sortie entre le métal et le semi-conducteur exprimée en volts.

En cas réel, l'un des problèmes majeurs est l'effet de l'état réel sur les caractéristiques du dispositif. Pour déterminer l'effet d'une $\phi_{MS} \neq 0$, on suppose que la figure (II.1(b)) est le diagramme de bande d'énergie pour un C-MOS et la courbe en trait interrompu de la figure (II.2) soit la forme attendue de la caractéristique (C-V) haute fréquence présentée par une version idéale de ce C-MOS à volume p. La bande plate pour le dispositif idéal se produit bien entendu avec une polarisation de grille de zéro volt. D'autre part, à partir d'une inspection superficielle de la figure (II.1(b)). On en déduit qu'une tension négative doit être appliquée au dispositif réel pour obtenir des conditions de bande plate. En fait, une tension de grille $V_G = \phi_{MS}$ (où $\phi_{MS} < 0$ pour le dispositif donné) doit être appliquée pour compenser la tension intégrée et atteindre $\phi_S = 0$. Étant donné que les deux dispositifs présenteront la même capacité dans des conditions de bande plate, nous concluons que le point de la bande plate pour le dispositif réel sera déplacé latéralement en volts ϕ_{MS} le long de l'axe des tensions. En fin de compte, il existe une correspondance biunivoque entre le degré de courbure de la bande ou ϕ_S et la capacité observée [21].

Ainsi, quel que soit le point de référence le long de la caractéristique (C-V) du dispositif idéal, il faut toujours appliquer une tension ϕ_{MS} ajoutée à la grille du dispositif réel pour obtenir le même degré de courbure de bande et observer la même capacité. En d'autres termes, la caractéristique (C-V) du dispositif réel sera décalé de ϕ_{MS} volts le long de l'axe de tension, de manière à refléter la caractéristique du dispositif idéal. On peut générer une expression mathématique pour le décalage de tension ΔV_G , entre les courbes (C-V) idéale et réelle [17]. Si V'_G est la tension appliquée à la grille du dispositif

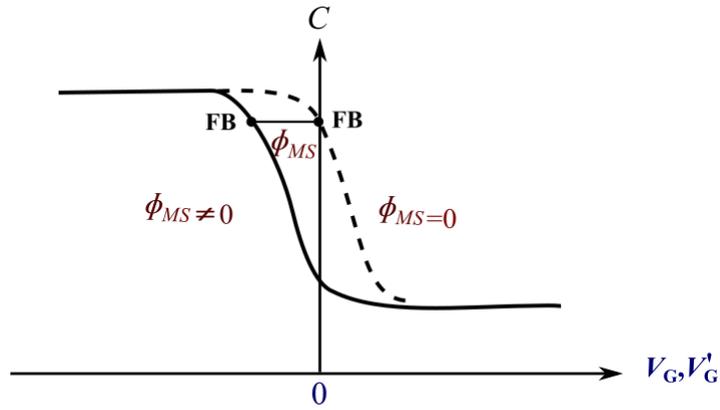


Figure II.2 – Effet de $\phi_{MS} \neq 0$ sur la caractéristique (C-V) haute fréquence C-MOS.

idéal pour atteindre une capacité donnée et V_G la tension de grille du dispositif réel nécessaire pour obtenir la même capacité, on obtient :

$$\Delta V_G = (V_G - V'_G) = \phi_{MS} \tag{II.4}$$

La valeur $\Delta V_G = \phi_{MS}$ réelle pour une structure MOS donnée est calculée à partir de l'équation (II.3) en utilisant le $\Phi'_M - \chi'$ approprié pour le système et $(E_c - E_F)_{FB}$ déduits de la concentration de dopage à l'intérieur du semi-conducteur. Les ϕ_{MS} ($T = 300K$) des systèmes à grille n^+ poly-Si et à grille Al, importants sur le plan commercial, sont représentés graphiquement en fonction du dopage sur la figure (II.3).

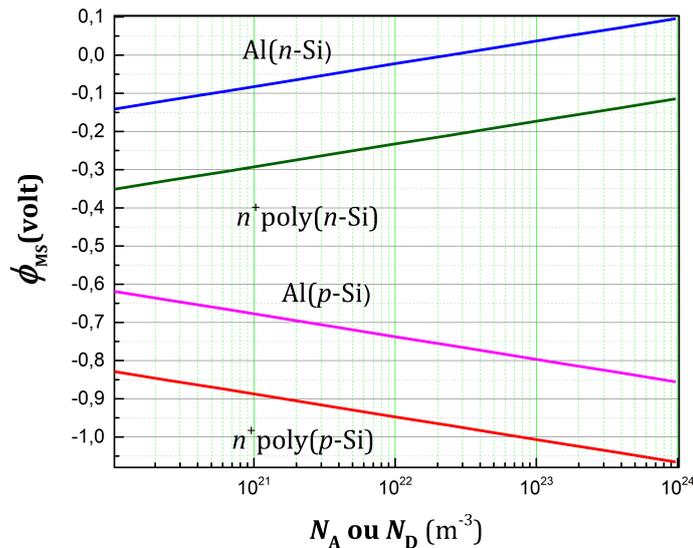


Figure II.3 – Différence de travail de sortie en fonction de la concentration de dopage (types n et p) dans les structures Si – SiO₂ à grille n^+ -poly-Si et à grille Al. ($T = 300K$. $\Phi'_M - \chi' = -0.18$ eV pour la structure à grille n^+ poly-Si; $\Phi'_M - \chi' = -0.03$ eV pour la structure à grille Al.)

II.3. Chute de tension dû aux charges fixes dans l'oxyde

Le décalage de tension associé à un $\phi_{MS} \neq 0$ est petit, totalement prévisible et incapable de provoquer des instabilités de dispositif. La charge en oxyde, peut avoir des effets beaucoup plus importants, notamment des variations de tension importantes et des instabilités. Des recherches approfondies ont permis d'identifier un certain nombre de centres de charge distincts dans l'oxyde ou à l'interface $Si - SiO_2$. La nature et la position des charges d'oxydes [22] est montrée sur la figure(II.4).

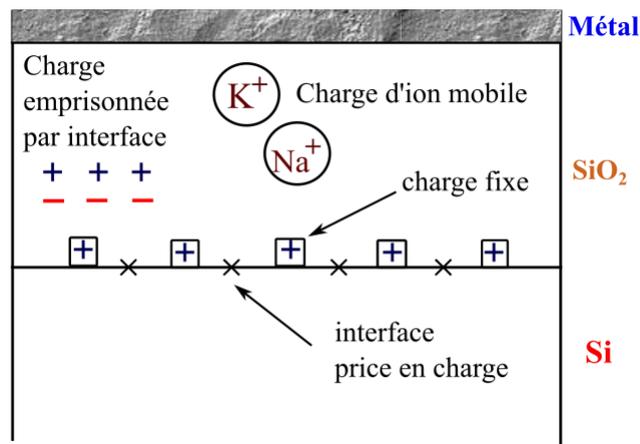


Figure II.4 – Nature et emplacement des centres de charge dans les structures $SiO_2 - Si$ thermiquement développées.

Pour établir l'effet général des charges d'oxydes, postulons l'existence d'une distribution de charges, $\rho_{ox}(x)$, qui varie de manière arbitraire sur la largeur de la couche d'oxyde. L'origine de la coordonnée x a été déplacée à l'interface métal-oxyde. Avec l'ajout des centres de charge, une partie de la dérivation $V_G - \phi_S$ est donnée aux équations(I.19) aux équations(I.21), on a respectivement [23] :

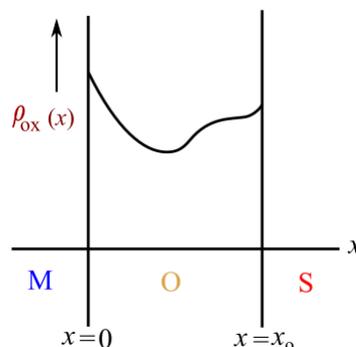


Figure II.5 – Distribution arbitraire des charges d'oxydes.

$$\frac{d\zeta_{ox}}{dx} = \frac{\rho_{ox}(x)}{K_O \varepsilon_0} \quad (\text{II.5})$$

$$\zeta_{ox}(x) = -\frac{d\phi_{ox}}{dx} = \zeta_{ox}(d_{ox}) - \frac{1}{K_O \varepsilon_0} \int_x^{d_{ox}} \rho_{ox}(x') dx' \quad (\text{II.6})$$

et :

$$\Delta\phi_{ox} = d_{ox}\zeta_{ox}(d_{ox}) - \frac{1}{K_O \varepsilon_0} \int_0^{d_{ox}} \int_x^{d_{ox}} \rho_{ox}(x') dx' dx \quad (\text{II.7})$$

Le double intégrale dans l'équation (II.7) peut être réduit à une seule intégrale en utilisant une intégration par parties. De plus, $\zeta_{ox}(d_{ox}) = K_S \zeta_S / K_O$ si la charge $\rho_{ox}(x)$ est exclu de l'interface oxyde-semi-conducteur. ce qui donne :

$$\Delta\phi_{ox} = \frac{K_S}{K_O} d_{ox} \zeta_S - \frac{1}{K_O \varepsilon_0} \int_0^{d_{ox}} x \rho_{ox}(x) dx \quad (\text{II.8})$$

A partir de $V_G = \phi_S + \Delta\phi_{ox}$ pour une structure qui a des centres de charge dans l'oxyde et qui est idéale, on obtient :

$$V_G = \phi_S + \frac{K_S}{K_O} d_{ox} \zeta_S - \frac{1}{K_O \varepsilon_0} \int_0^{d_{ox}} x \rho_{ox}(x) dx \quad (\text{II.9})$$

Cependant, pour un dispositif idéal

$$V'_G = \phi_S + \frac{K_S}{K_O} d_{ox} \zeta_S \quad (\text{II.10})$$

Aussi :

$$\Delta V_G \left(\begin{array}{c} \text{charges} \\ \text{d'oxyde} \end{array} \right) = (V_G - V'_G) = -\frac{1}{K_O \varepsilon_0} \int_0^{d_{ox}} x \rho_{ox}(x) dx \quad (\text{II.11})$$

La transformation de tension spécifiée par l'équation (II.11) est valable pour une distribution de charge arbitraire. Remplaçant dans l'équation (II.4) et transformant la tension dû à ϕ_{MS} .

II.4. Chute de tension dû aux charges des ions mobiles

Du point de vue pratique, l'état réelle causant l'instabilité des caractéristiques du dispositif MOS devraient être identifiées et éliminées. On peut dire que le déplacement important dû à l'instabilité peut être attribué aux présence des ions mobiles [24] à l'intérieur de l'oxyde, principalement les Na^+ .

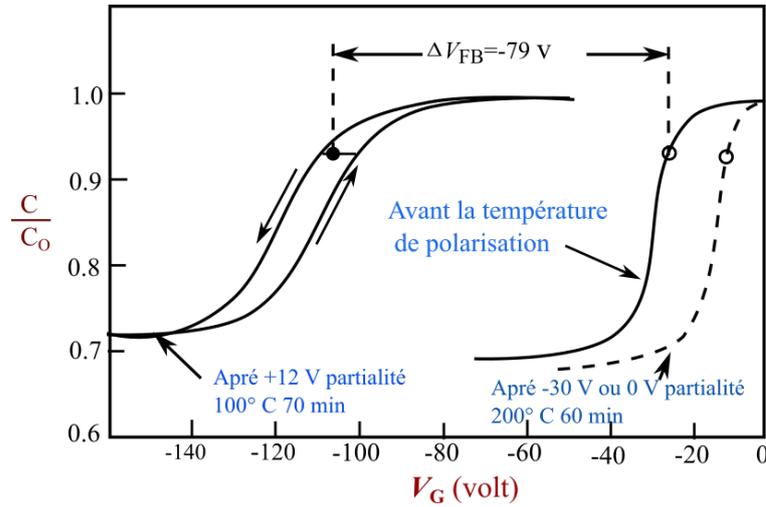


Figure II.6 – Illustration du décalage de la courbe (C-V) et de l'instabilité température-polarisation, observés avec les premiers dispositifs MOS. Toutes les courbes (C-V) ont été prises à la température ambiante; $d_{ox} = 0.68\mu m$. Les flèches adjacentes aux courbes après + BT indiquent la direction du balayage de tension.

Si $\rho_{ion}(x)$ est considéré comme la distribution de charge ionique avec

$$Q_M = \int_0^{d_{ox}} \rho_{ion}(x) dx \quad (II.12)$$

La charge ionique totale dans l'oxyde par unité de surface et de la grille résulte de l'équation (II.11)

$$\Delta V_G \begin{pmatrix} ions \\ mobiles \end{pmatrix} = -\frac{1}{K_O \epsilon_0} \int_0^{d_{ox}} x \rho_{ion}(x) dx \quad (II.13)$$

Selon l'équation (II.13), les ions positifs constitués par l'oxyde entraînerait un décalage négatif des caractéristiques (C-V) observées expérimentalement, tandis que les ions négatifs entraîneraient un décalage positif contrairement aux observations expérimentales. Or, l'intégrale dans l'équation (II.13) varie car $x\rho_{ion}(x)$, ΔV_G est sensible à la position exacte des ions dans l'oxyde, par exemple, la même charge Q_M

par unité de surface de grille est positionnée (a) près du métal et (b) près du semi-conducteur, comme le montre la figure II.7(a), on calcule $\Delta V_G(a) = -(0.05) Q_M/C_o$ et $\Delta V_G(b) = -(0.95) Q_M/C_o$, où $C_o = K_O \epsilon_0/d_{ox}$.

Ici, le décalage devrait être 19 fois plus important lorsque les ions sont situés près de l'interface oxyde-semi-conducteur. En effet, il est raisonnable de supposer qu'un important décalage négatif des caractéristiques (C-V) mesurées donne une instabilité causés par des ions positifs dans l'oxyde qui se déplacent ou se redistribuent sous une contrainte de température et tension. Le mouvement requis des ions, loin du métal pour les contraintes $+BT$ et vers le métal pour les contraintes $-BT$, est en fait compatible avec la direction du mouvement des ions généralement attendue de l'action répulsive / attractive des autres charges dans la structure (voir figure(II.7 (b))).

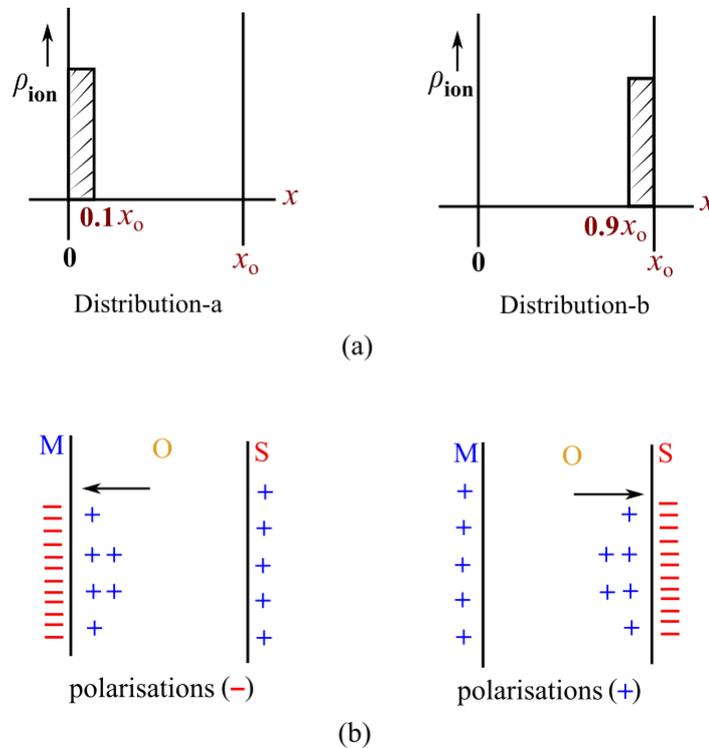


Figure II.7 – (a) Deux distributions de charges ioniques induisant le même nombre total d'ions situées à proximité du métal (Distribution-a) et du semi-conducteur (Distribution-b). (b) : Mouvement attendu des ions mobiles positifs au sein de l'oxyde sous contrainte (+) et (-) polarisation-température.

Des efforts de réduction des ions alcalins, des procédures de fabrication spéciales ont été développées et mises en oeuvre afin de minimiser les effets de la contamination résiduelle par les ions alcalins. Deux procédures différentes ont été largement utilisées : la stabilisation du phosphore et la neutralisation du chlore.

Dans la stabilisation du phosphore, la plaquette de *Si* oxydé est simplement placée dans un four à diffusion de phosphore pendant une courte période. Comme illustré sur la figure II.8(a), le phosphore pénètre dans la partie extérieure du film SiO_2 puis il est incorporé dans la structure, formant ainsi une nouvelle couche mince appelée verre au phosphosilicate. À la température de diffusion, les ions sodium sont extrêmement mobiles. Une fois dans le verre phosphosilicaté, les ions sont piégés et restent piégés lorsque le système refroidi à la température ambiante. De cette façon, les ions alcalins sont «absorbés» ou retirés de la majeure partie de l'oxyde, sont positionnés près de l'interface extérieure de façon à provoquer un faible décalage de la courbe (C-V) [25].

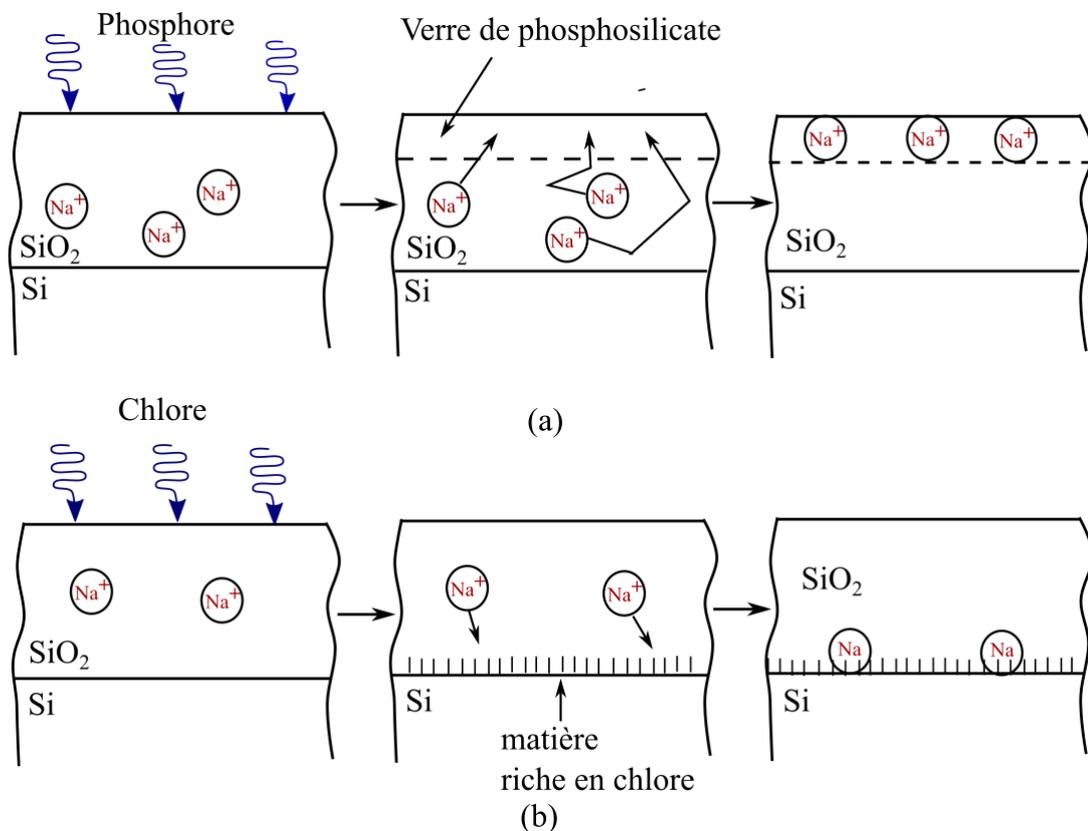


Figure II.8 – Description graphique des procédures de stabilisation MOS : (a) stabilisation du phosphore ; (b) la neutralisation du chlore.

La neutralisation du chlore implique une approche totalement différente. Une petite quantité de chlore sous la forme d'un composé contenant du chlore est introduite dans la température ambiante du four pendant la croissance de la couche de SiO_2 . Comme indiqué sur la figure (II.8 (b)), le chlore entre dans l'oxyde et réagit pour former un nouveau matériau, supposé être un **chlorosiloxane**, situé à l'interface oxyde-silicium. La stabilisation se produit lorsque le sodium ionique migre au voisinage de l'interface

oxyde-silicium, devient piégé et neutralisé. Une fois la neutralisation est assurée, le sodium n'a aucun effet sur les caractéristiques du dispositif MOS [26].

La petite taille du dispositif MOS, nécessitant des épaisseurs d'oxyde de grille de l'ordre de 100 \AA , ce qui limite l'utilisation de la procédure de stabilisation au phosphore dans les structures actuelles. En raison d'un problème potentiel de polarisation, le verre phosphosilicate ne peut représenter qu'une petite fraction de l'épaisseur totale de l'oxyde. Avec $d_{ox} \sim 100 \text{ \AA}$, le volume de grille devient difficile à contrôler. La neutralisation du chlore continue à être utilisée, avec un contrôle minutieux de la concentration en chlore pour éviter une variation d'épaisseur d'oxyde pouvant accompagner le processus. Le chlore est devenu un procédé largement utilisé dans le nettoyage pré-oxydant des tubes du four. De plus, une couche de verre phosphosilicate est déposée via des techniques de vapeur chimique pour former un revêtement protecteur sur du *ICs*. La couche aide à minimiser la contamination ionique après la fabrication du dispositif [27].

II.5. Chute de tension dû aux La charge fixe

Avec l'élimination réussie du problème des ions mobiles, il est devenu possible de procéder à un examen des caractéristiques du dispositif. Les résultats étaient plutôt intrigants. Même dans les structures dépourvues d'ions mobiles et après correction pour un $\phi_{MS} \neq 0$, les caractéristiques (C-V) observées étaient toujours traduites jusqu'à quelques volts en tension négatifs par rapport aux caractéristiques théoriques, la possibilité de contamination par les ions mobiles avait été éliminée car les structures étaient stables sous contrainte de température de polarisation. Des tests ultérieurs (par gravure de l'oxyde par petites étapes et par des mesures photométriques) ont révélé que le décalage inexplicable de ΔV_G était dû à une charge résidant dans l'oxyde très près de l'interface oxyde-semi-conducteur. Parce que cette charge résultante dans la structure est déterminé en fonction de la position et de la température. la non-idéalité est devenue connue sous le nom de charge d'oxyde «fixe» [17].

Dans la modélisation de l'effet quantitatif de la charge fixe sur les caractéristiques (C-V), il est généralement supposé que la charge est située juste à côté de l'interface

oxyde-semiconducteur. Sous cette hypothèse, on peut écrire :

$$\rho_{ox}(x) = Q_F \delta(d_{ox}) \quad (\text{II.14})$$

où $\delta(d_{ox})$ varie en fonction de l'épaisseur de l'interface oxyde-semiconducteur, Q_F est la charge d'oxyde fixe par unité de surface de la grille. En substituant l'équation (II.14) de la distribution de charge dans l'équation (II.11) ce qui donne :

$$\Delta V_G \left(\begin{array}{c} \text{charge} \\ \text{fixe} \end{array} \right) = -\frac{Q_F}{C_o} \quad (\text{II.15})$$

À partir de l'équation (II.15) il est évident que, comme la charge des ions mobiles et la charge des ions fixes doit être positive pour tenir compte du ΔV_G négatif observé expérimentalement. Il est important de noter que pour les charges d'oxyde fixe sont :

1. Indépendante de l'épaisseur de l'oxyde, de la concentration de dopage du semi-conducteur et du type de dopage du semi-conducteur (n ou p).
2. dépendante de l'orientation du surface Si ; Q_F est le plus grand selon l'orientation [111] et le plus petit selon [100].
3. Q_F fonction des conditions d'oxydation telles que la température ambiante et la température du four d'oxydation. Comme le montre la figure (II.9), la charge fixe diminue plus ou moins linéairement avec l'augmentation des températures d'oxydation. Il convient toutefois de souligner que seules les conditions d'oxydation limites sont importantes.
4. Le recuit (c'est-à-dire le chauffage) d'une plaquette de Si oxydée dans une atmosphère de Ar ou de N_2 pendant une durée suffisante pour atteindre un état d'équilibre ramène Q_F à la valeur observée pour les oxydations sèches à $1200^\circ C$. En d'autres termes, quelles que soient les conditions d'oxydation, la charge fixe peut toujours être réduite au minimum par recuit sous atmosphère inerte.

Les faits expérimentaux précédents fournissent tous des indices sur l'origine physique de la charge d'oxyde fixe. D'une part, bien que les impuretés dopantes du semi-conducteur se diffusent dans l'oxyde pendant le processus d'oxydation à haute température. L'exis-

tence d'impuretés de dopage ionisées au sein de l'oxyde peut donc être éliminée en tant que source possible de Q_F . De telles considérations expérimentales, on explique que la charge d'oxyde fixe est dû à l'excès de silicium ionique qui s'est séparé du silicium proprement dit et attend de réagir au voisinage de l'interface $Si - SiO_2$ lorsque le processus d'oxydation est brusquement interrompu [27].

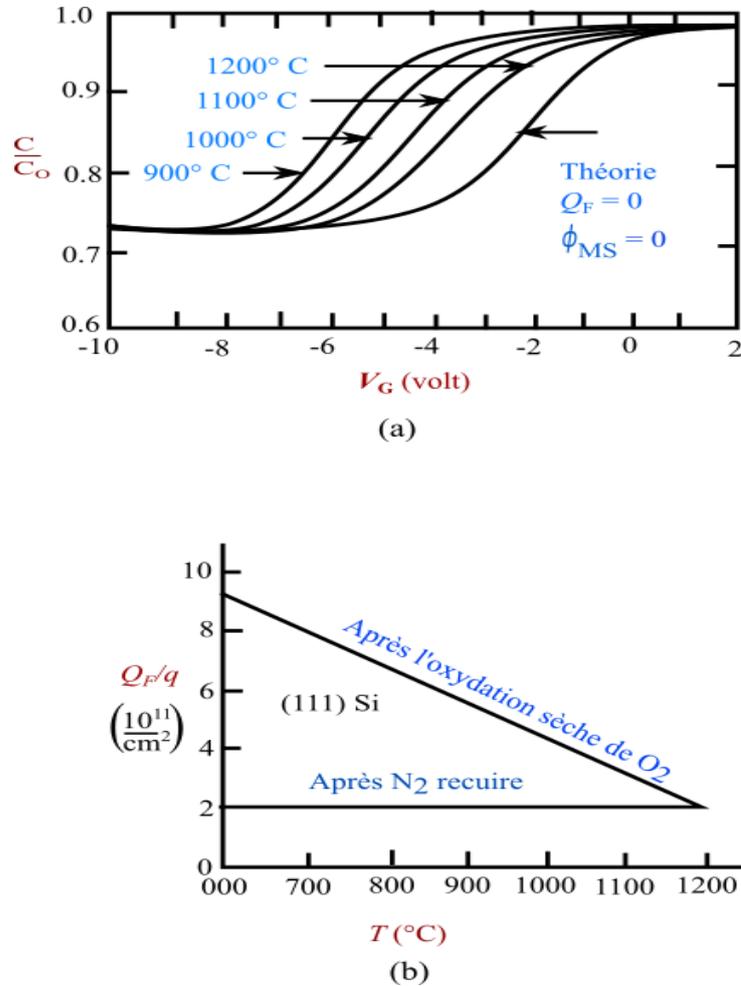


Figure II.9 – Effet de la température d'oxydation et du recuit sur la charge fixe dans les structures MOS. (a) Caractéristiques (C-V) mesurées après oxydation à l'état sec pour différentes températures.

II.6. Chute de tension dû aux états d'interfaces

Les pièges à l'interface causent une non-idéalité de la structure MOS. Ceci est bien illustré sur la figure (II.10), qui montre deux courbes (C-V) dérivées du même dispositif avant et après la réduction du nombre des états d'interfaces à l'intérieur de la structure [17].

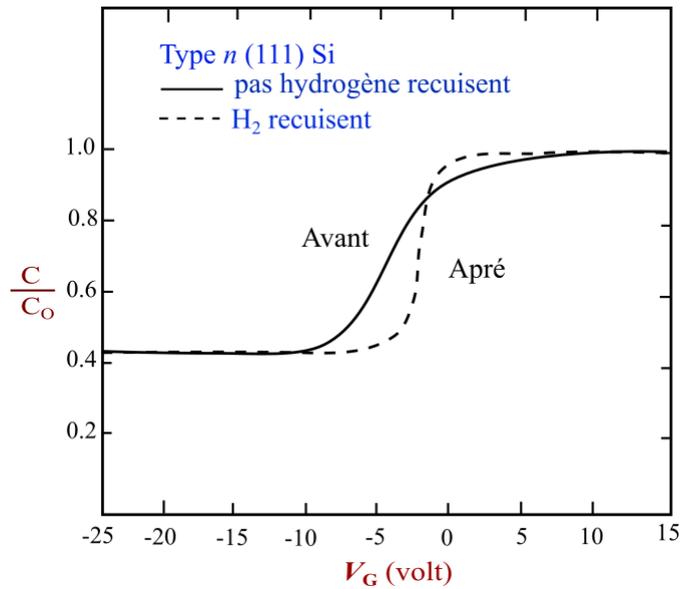


Figure II.10 – Les caractéristiques (C-V) des dérivées du même C-MOS avant (---) et après (—) minimisent le nombre de pièges $Si - SiO_2$ à l'intérieur de la structure.

Les états d'interfaces sont des états d'énergie autorisés dans lesquels les électrons sont localisés au voisinage de la surface d'un matériau. Tous les centres (pièges) en volume ajoutent des niveaux au diagramme de bande d'énergie dans la bande interdite. Les états donneurs, accepteurs et les centres génération recombinaison (G-R) introduisent respectivement des niveaux massifs près de E_V et E_i . De manière analogue, comme modélisé à la figure(II.11), les états d'interface introduisent des niveaux d'énergie dans la bande interdite à l'interface $Si - SiO_2$. Cependant, les états d'interface peuvent introduire des niveaux répartis dans toute la bande interdite. Les niveaux d'interface peuvent également apparaître à des énergies supérieures à E_c ou inférieures à E_V , mais ces niveaux sont généralement masqués par la densité beaucoup plus grande d'états de conduction ou de bandes de valence [28].

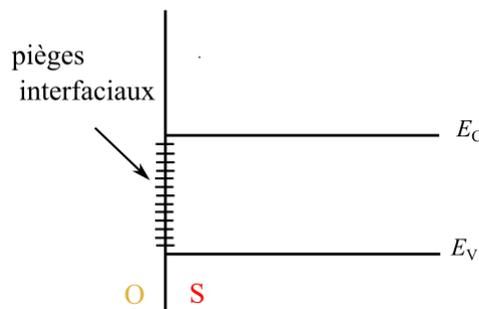


Figure II.11 – Pièges d'interface de modélisation électrique selon les niveaux électroniques autorisés localisés dans l'espace à l'interface oxyde-semiconducteur.

Lorsqu'une capacité MOS de type n est polarisé en inverse comme le montre la figure(II.12(a)), le niveau de Fermi à la surface est proche de E_V . Pour la situation donnée, pratiquement tous les états d'interfaces seront vides car à une approximation de premier ordre, tous les niveaux d'énergie supérieurs à E_F sont vides et tous les niveaux d'énergie inférieurs à E_F sont remplis. De plus, si les états sont supposés être du type donneur dans la nature (c'est-à-dire, chargés positivement quand ils sont vides et neutres quand ils sont remplis d'un électron), la charge nette par unité de surface associée aux états d'interfaces, Q_{IT} , sera positive.

En Variant la tension de la grille afin d'atteindre la condition de déplétion voir figure(II.12(b)). Le niveau de Fermi se positionne à peu près au milieu de la bande interdite près de la surface. Comme les niveaux d'interface restent toujours fixes en énergie par rapport aux E_c et au E_V à la surface; la polarisation à une tension de déplétion entraîne les électrons dans les niveaux inférieurs de l'interface. Ainsi, Q_{IT} reflète la charge négative ajoutée : Q_{IT} (déplétion) < Q_{IT} (inversion). Aussi, l'application d'une tension donnant un régime d'accumulation de C-MOS (figure II.12(c)), les électrons remplissent la plupart des états d'interfaces et Q_{IT} se rapproche de sa valeur minimale. Cet effet est que les états d'interfaces se chargent et se déchargent en fonction du tension appliquée, ce qui affecte la répartition des charges à l'intérieur du dispositif, la relation $V_G - \phi_s$ et les caractéristiques du dispositif de manière compréhensible mais quelque peu complexe [29].

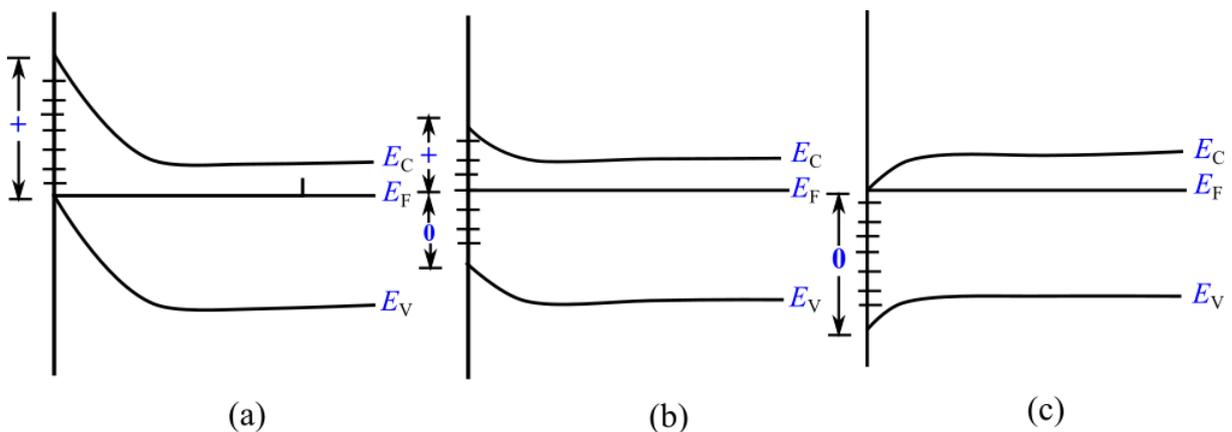


Figure II.12 – Remplissage des niveaux d'interface sous (a) Inversion, (b) Déplétion et (c) Accumulation dans un dispositif MOS de type n . L'état de charge présenté par les états d'interfaces de type donneur ["+" (plus) ou "0" (neutre)] est indiqué à la gauche des diagrammes respectifs.

Du moment où les charges Q_{IT} et Q_F sont situées juste à l'interface $Si - SiO_2$, nous

pouvons ainsi écrire :

$$\Delta V_G \left(\begin{array}{c} \text{piéges} \\ \text{interfaciaux} \end{array} \right) = -\frac{Q_{IT}(\phi_S)}{C_o} \quad \text{(II.16)}$$

L'équation (II.16) montre un résultat différent de celui obtenu pour les charges fixes car Q_{IT} varie avec ϕ_S , alors que Q_F est une constante indépendante de ϕ_S .

L'origine physique des états d'interfaces proviennent principalement de liaisons chimiques non satisfaites ou de «liaisons pendantes» à la surface du semi-conducteur. Lorsque le réseau de silicium est brusquement terminé le long d'un plan donné pour former une surface, l'une des quatre liaisons pendantes des atome en surface, comme le montre la figure (II.13(a)). Logiquement, la formation thermique de la couche SiO_2 lie certaines des liaisons de surface Si mais pas toutes. Ce sont les liaisons restantes qui deviennent les états d'interfaces [17] (voir figure (II.13(b))).

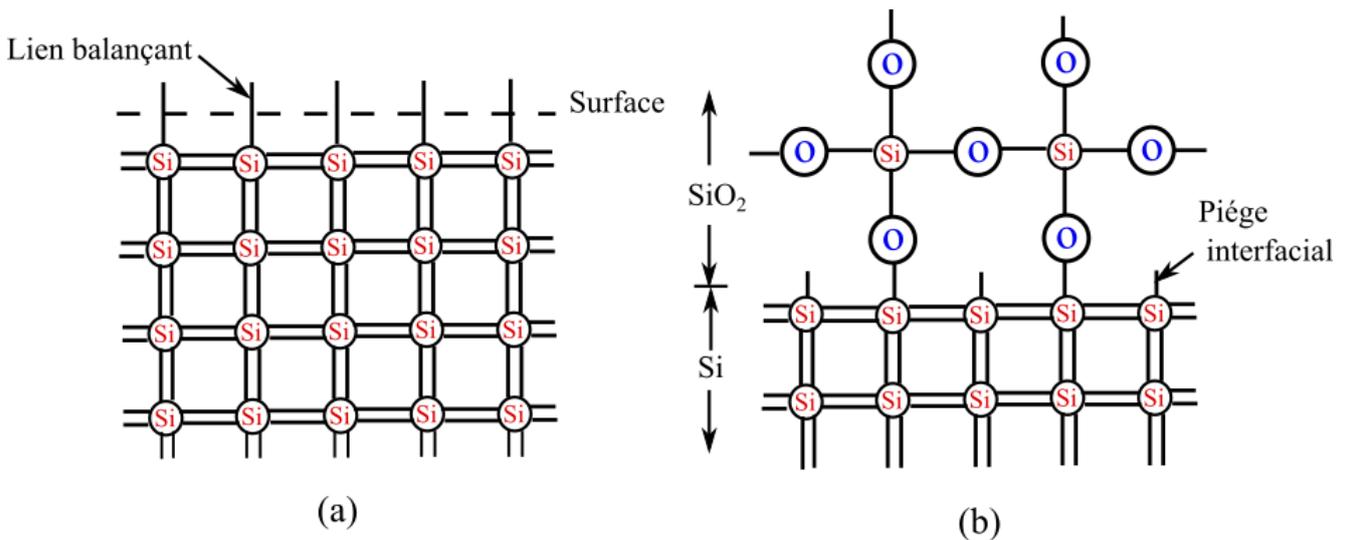


Figure II.13 – Modèle physique pour les états d'interfaces. (a) Les "liaisons pendantes" qui se produisent lorsque le réseau Si est brusquement terminé le long d'un plan donné pour former une surface. (b) Des liaisons pendantes qui deviennent des états d'interfaces.

La concentration globale des états d'interfaces et la distribution de la densité d'états d'interfaces en fonction de l'énergie dans la bande interdite sont extrêmement sensibles aux détails de fabrication. la figure (II.14) montre la densité des états d'interfaces est plus ou moins constante dans au milieu du gap et augmente rapidement à l'approche des bords de la bande. Enfin, les états proches des deux bords de la bande ont généralement un nombre à peu près égal et leur caractère de charge est opposé ; c'est-à-dire que

l'on pense que les états proches des bandes de conduction et de valence sont de type accepteur et de type donneur, respectivement.

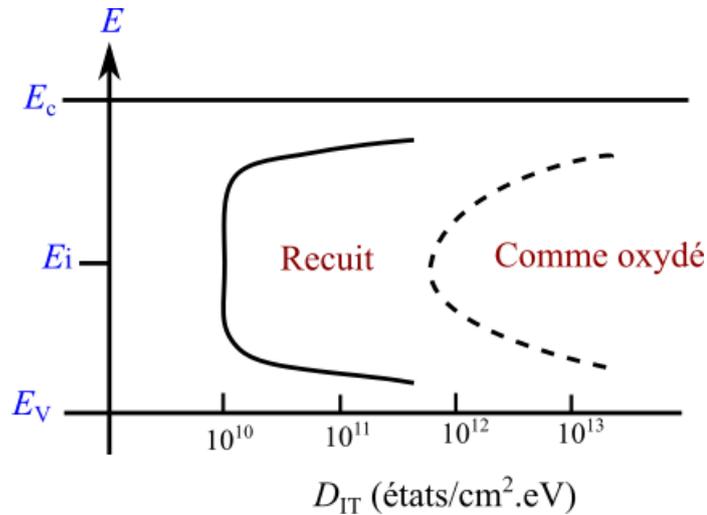


Figure II.14 – Distribution en énergie des états d'interface dans la bande interdite. Forme générale et grandeur approximative de la densité de piège interfaciale observée avant et après un recuit à l'état d'interface.

Le recuit est très important pour les structures MOS pour minimiser la concentration de piège interfaciale. Malgré que le problème des états d'interfaces était d'une importance primordiale, il est difficile de faire comprendre la véritable signification du problème [30].

II.7. conclusion

Dans ce chapitre, nous avons étudiés les quatre raisons de déviation les plus courantes du cas l'idéal. spécifiquement, la différence des travaux de sortie des deux matériaux, la présences des ions mobiles dans l'oxyde, des charge fixe dans l'oxyde et des états d'interfaces. De même, nous avons présenté les méthodes de réduction des différentes types de charges.

CHAPITRE III

RÉSULTATS DE SIMULATION DE LA CARACTÉRISTIQUE (C-V) DE LA STRUCTURE MOS

III.1. Introduction

Dans ce chapitre, on présente les résultats de simulation analytique des différents modèles caractérisant la caractéristique capacité-tension(C-V). Le logiciel MATHCAD est utilisé pour effectuer cette modélisation. La discussion des résultats obtenues nous a permis d'une part ; de bien comprendre les phénomènes de transport dans la structure MOS (métal-oxyde-semiconducteur) idéale (potentiel de surface, caractéristique capacité-tension) et d'autre part, d'étudier l'influence du travail de sortie, de la concentration de dopage, de l'épaisseur de l'oxyde, des charge fixe, des charge mobile, des charge des états d'interface et de la température sur les caractéristiques électriques capacité-tension (C-V)[31] dans le cas d'une condensateur MOS pratique.

III.2. Le logiciel de simulation

Description

Le logiciel MATHCAD est l'outil de simulation utilisé pour simuler les expressions établies dans le chapitre 1, 2 et d'étudier les différents paramètres influençant les données du matériau en se basant sur des algorithmes d'analyse numérique.

MATHCAD permet un travail interactif en mode commande ou en mode programmation, tandis qu'il est toujours possible de formuler des équations dans MATHCAD permettant de simuler des phénomènes. Il présente les caractéristiques suivantes par rapport à ce logiciel :

- la programmation facile,
- la continuité parmi les valeurs entières, réelles et complexes,
- la gamme étendue des nombres et leurs précisions,
- la bibliothèque mathématique très compréhensive,
- l'outil graphique qui inclut les fonctions d'interface graphique et les utilitaires.

Dans MATHCAD, aucune déclaration existe pas de distinction entre les nombres entiers, les nombres réels, les nombres complexes et la simple ou double précision. Cette caractéristique rend le mode de programmation très facile et très rapide. Dans MATHCAD, aucune nécessité n'est demandée pour la séparation de ces variables[32].

III.3. Résultats obtenus par simulation

Nous avant étudier les effets suivants de :

- ▶ La température
- ▶ L'épaisseur de l'oxyde
- ▶ Dopage
- ▶ Type matériau
- ▶ Charges (fixe, mobile et d'interface)

sur la caractéristique capacité-tension(C-V).

III.3.1. Variation de largeur de région de déplétion avec le dopage

Le programme écrit en langage MATHCAD simule l'expression de l'équation(I.15)

PROGRAMME QUI SIMULE L'EQUATION (I.15)

```

WT (Temp) :=
    q ← 1.60217653 · 10-19
    "Permittivité du vide"
    ε0 ← 8.854187817 · 10-12
    "Concentration intrinsèque du semiconducteur"
    ni ← 2.25 · 1012
    KS ← 11.8
    Kb ← 1.3806505 · 10-23
    "Concentration de dopage NA ou ND"
    NB ← 1020
    i ← 0
    while    NB ≤ 1024
        "Calcul de WT en micromètre"
        φF ←  $\left( \frac{Kb \cdot Temp}{q} \right) \cdot \ln \left( \frac{NB}{ni} \right)$ 
        WT ← 106 ·  $\sqrt{\frac{4 \cdot KS \cdot \epsilon0 \cdot \phi F}{q \cdot NB}}$ 
        Mi,0 ← NB
        Mi,1 ← WT
        i ← i + 1
        NB ← NB · 2
    return M
    
```

- La figure(III.1) représente l'effet de variation de la température sur la largeur de déplétion d'une structure MOS idéale.

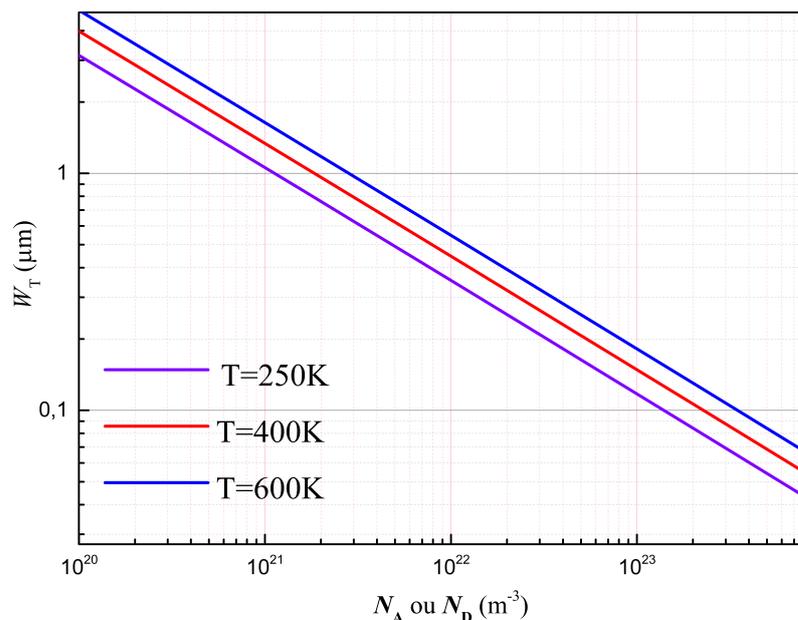


Figure III.1 – Largeur de déplétion en fonction de dopage pour différentes valeurs de température.

Selon la figure(III.1) on constate que la largeur de région de déplétion croit avec l'augmentation de la température et décroît avec sa diminution de la concentration du dopage.

III.3.2. Potentiel de surface et Tension de la grille en fonction du paramètre R

On note que le paramètre $R = \frac{\phi_S}{2\phi_F}$ est un paramètre important et qui indique les différentes régimes (Accumulation, Déplétion, Inversion) :

On présente le programme écrite en langage Mathcad et qui simule l'expression de l'équation (III.1)

$$\begin{cases} U_S = \frac{qN_B W_0}{K_S \epsilon_0} \\ V_g = \phi_S + \frac{K_S d_{ox} U_S}{K_O} \end{cases} \quad (\text{III.1})$$

PROGRAMME QUI SIMULE L'EQUATION (III.1)

```

VG_US(Temp, dox, NB) := "dox parametre de l'epaisseur de l'oxyde"
                        "NB parametre dedopage soit NA ou ND"
                        "R parametre Rapport de  $\phi_s/2*\phi_F$ "
dox ← dox · 10-6
q ← 1.60217653 · 10-19
"Permittivité du vide"
ε0 ← 8.854187817 · 10-12
"Concentration intrinsèque du semiconducteur"
ni ← 1 · 1016
KS ← 11.8
KO ← 3.9
Kb ← 1.3806505 · 10-23
φF ← sign(NB) ·  $\left[ \left( \frac{Kb \cdot Temp}{q} \right) \cdot \ln \left( \frac{NB}{ni} \right) \right]$ 
i ← 0
for R ∈ -10, -9 .. 10
    φs ← R · 2 · φF
    W0 ←  $\sqrt{\frac{(2 \cdot KS \cdot \epsilon_0 \cdot |\phi_s|)}{q \cdot NB}}$ 
    W ← 106 · W0
    "Calcul du champs électrique"
    Es ←  $\frac{q \cdot NB \cdot W_0}{KS \cdot \epsilon_0}$ 
    Vg ←  $\phi_s + \frac{KS \cdot dox \cdot Es}{KO}$ 
    Mi, 0 ← R
    Mi, 1 ← Vg
    Mi, 2 ← Es
    i ← i + 1
return M
    
```

■ Les deux figures(III.2 (a), III.2 (b)) représente l'effet de variation de la potentiel normalisé en fonction de paramètre R d'une structure MOS idéale en variant la température et la concentration de dopage.

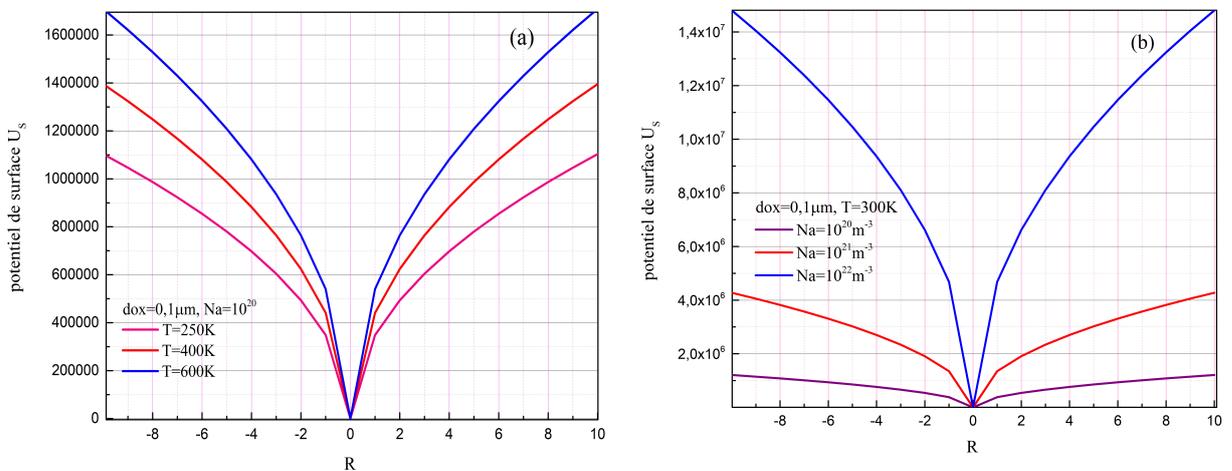


Figure III.2 – Effet de la température et la concentration de dopage sur le potentiel de surface

On remarque qu'il y a une augmentation du potentiel de surface normalisé avec ce soit la température ou le dopage. L'effet de cette augmentation est considérable lorsqu'on s'éloigne de la région de déplétion. De plus cette augmentation est très considérable lors du dopage.

- Les deux figures(III.3 (a), III.3 (b)) représente l'effet de variation de la tension de grille en fonction du paramètre R d'une structure MOS idéale en variant la température et la concentration de dopage.

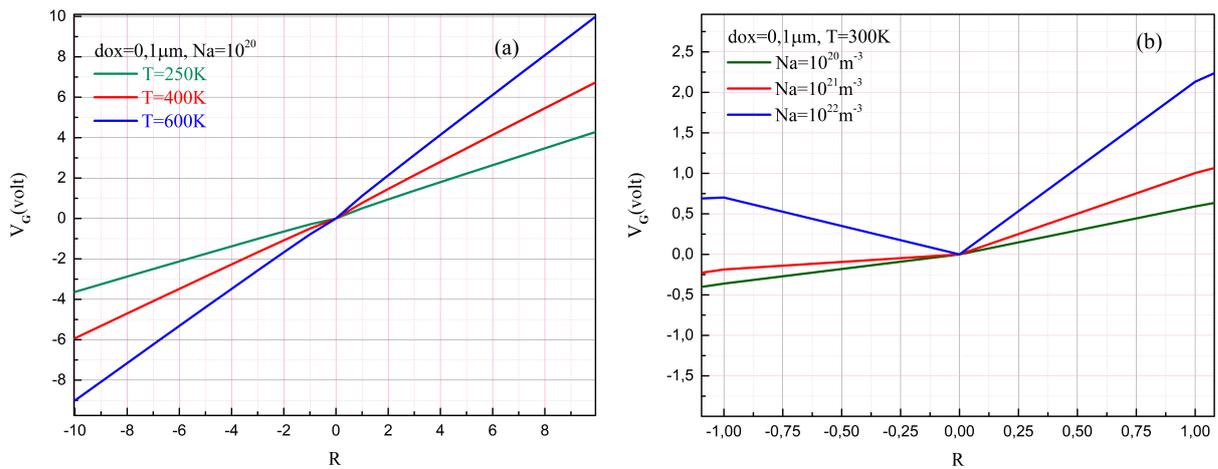


Figure III.3 – Effet de la température et la concentration de dopage sur la tension de grille

On remarque pour V_g croît linéairement en en fonction de R. Cependant on remarque que la pente augmente avec la température. Toutes les droites ont un point commun d'intersection et qui est le point de début d'inversion. Or, on constate que le dopage à le même effet que l'effet de l'augmentation de tempe rature dans la région d'inversion. Alors que l'effet est inverse dans la région d'accumulation.

III.3.3. Variation de la capacité normalisé en fonction de V_g

Le programme écrite en langage MATHCAD simule l'expression de l'équationIII.2

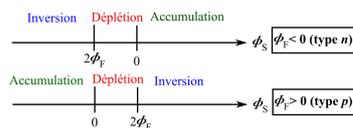
$$\begin{cases} C_H = \frac{1}{1 + \frac{K_O W_H}{K_S d_{ox}}} & \text{Si haute fréquence} \\ C_L = \frac{1}{1 + \frac{K_O W_L}{K_S d_{ox}}} & \text{Si basse fréquence} \end{cases} \quad \text{(III.2)}$$

PROGRAMME QUI SIMULE L'EQUATION (III.2)

```

CV_H_B(H_L, Temp, dox, NB) :=
dox ← dox · 10-6
q ← 1.60217653 · 10-19
ε0 ← 8.854187817 · 10-12
KS ← 11.8
KO ← 3.9
Kb ← 1.3806505 · 10-23
ni ← 1 · 1016
UF ← ln( $\frac{NB}{ni}$ )
LD ←  $\sqrt{\frac{KS \cdot \epsilon_0 \cdot Kb \cdot Temp}{2q^2 \cdot ni}}$ 
i ← 0
for US ∈ UF - 21, UF - 20.5 .. UF + 21
  F ←  $\sqrt{e^{UF}(e^{-US} + US - 1) + e^{-UF}(e^{US} - US - 1)}$ 
  Vg ←  $\frac{Kb \cdot Temp}{q} \left[ US + \text{sign}(US) \cdot \left( \frac{KS \cdot dox}{KO \cdot LD} \right) \cdot F \right]$ 
  " _____HIGHFREQUENCY_____choix=1"
  if H_L = 1
    WI ←  $\frac{\text{sign}(US) \cdot LD \cdot 2 \cdot F}{\left[ e^{UF}(1 - e^{-US}) + e^{-UF}(e^{US} - 1) \right]}$ 
    WH ← WI
    if US > UF
      "C-V calcul pou US>UF ou (VI<Vg<5*VT)"
      FI ←  $\sqrt{e^{UF}(e^{-UF} + UF - 1) + e^{-UF}(e^{UF} - UF - 1)}$ 
      VI ←  $\left( \frac{Kb \cdot Temp}{q} \right) \cdot \left( UF + \text{sign}(US) \cdot \frac{KS \cdot dox}{KO \cdot LD} \cdot FI \right)$ 
      for x ∈ 0, 0.1 .. WI
        φ(x) ←  $\frac{q \cdot NB}{2KS \cdot \epsilon_0} (WI - x)^2$ 
        U ←  $\frac{\phi(x)}{\left( \frac{Kb \cdot Temp}{q} \right)}$ 
        Δ ←  $\frac{(e^{US-UF-1})}{\sqrt{e^{UF}(e^{-US} + US - 1) + e^{-UF}(e^{US} - US - 1)}}$ 
         $\int_0^{US} \frac{e^{UF}(1 - e^{-U}) \cdot (e^U - U - 1)}{2 \left[ \sqrt{e^{UF}(e^{-U} + U - 1) + e^{-UF}(e^U - U - 1)} \right]^3} dU$ 
        WH ←  $\frac{US}{|US|} \cdot \frac{LD \cdot 2 \cdot \sqrt{e^{UF}(e^{-US} + US - 1) + e^{-UF}(e^{US} - US - 1)}}{e^{UF}(1 - e^{-US}) + \frac{e^{-UF}(e^{US} - 1)}{1 + \Delta}}$ 
      CH ←  $\frac{1}{1 + \frac{KO \cdot WH}{KS \cdot dox}}$ 
      Mi,1 ← CH
    otherwise
      " _____BASSE FREQUENCY_____Choix<>1"
      WL ←  $\frac{US}{|US|} \cdot \frac{LD \cdot 2 \cdot \sqrt{e^{UF}(e^{-US} + US - 1) + e^{-UF}(e^{US} - US - 1)}}{e^{UF}(1 - e^{-US}) + e^{-UF}(e^{US} - 1)}$ 
      CL ←  $\frac{1}{1 + \frac{KO \cdot WL}{KS \cdot dox}}$ 
      Mi,1 ← CL
  Mi,0 ← Vg
  i ← i + 1
return M

```



■ Les figures(III.4,III.5,III.6) représente l'effet de variation de (la température ,la concentration de dopage,l'épaisseur d'oxyde) sur la caractéristique (C-V) dans cas haute et basse fréquence d'une structure MOS idéale.

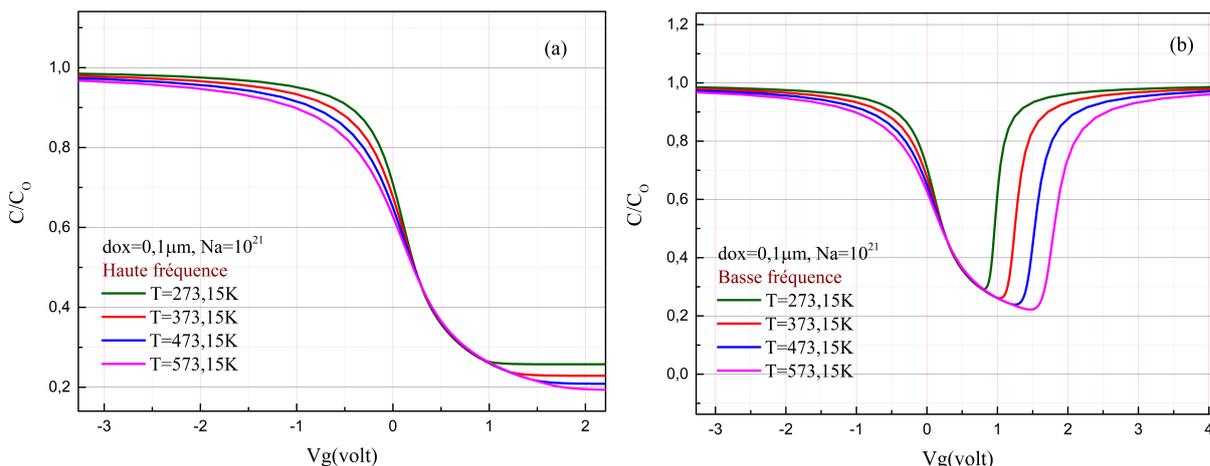


Figure III.4 – La caractéristique C-V d'un structure MOS idéal de type *p* pour différentes valeurs de température dans le cas : (a) haute fréquence et (b)basse fréquences

Dans la figure (III.4) on remarque que l'augmentation de la température n'a aucun effet au début d'inversion proche de 0 Volt. La Largeur de déplétion augmente avec la température. Cet effet apparait clairement aux basse fréquences figure (III.4 (b)). La valeur de la capacité diminue en augmentant la température

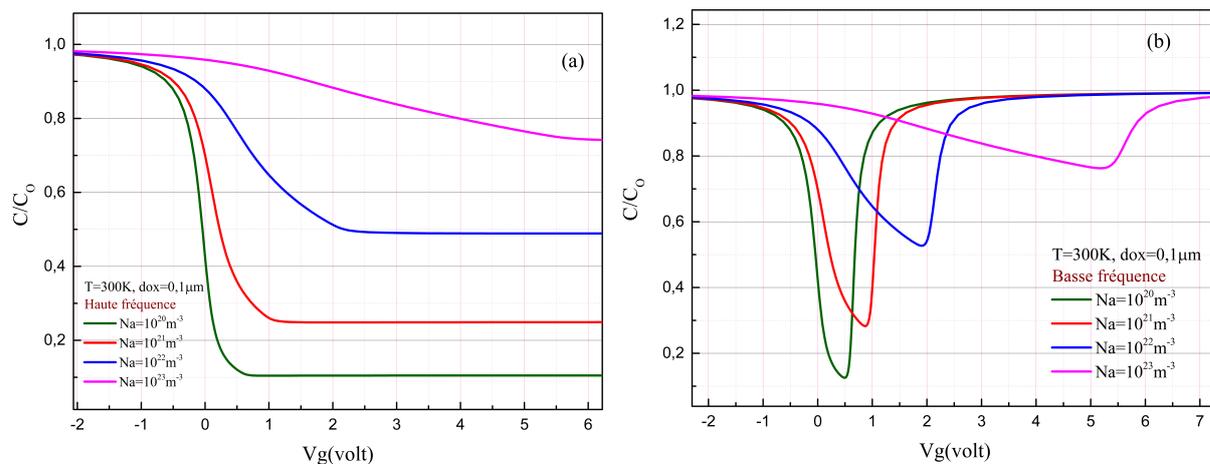


Figure III.5 – La caractéristique C-V d'un structure MOS idéal de type *p* pour différentes valeurs de dopage dans le cas : (a) haute fréquence et (b)basse fréquences

On remarque que l'augmentation de dopage à un effet considérable dans la région de déplétion et par rapport à l'effet de température. La Largeur de déplétion augmente avec la température. L'effet est négligeable dans les deux régions. Cet effet apparait clairement aux basse fréquences figure (III.5 (b)). La valeur de la capacité augmente en augmentant le dopage.

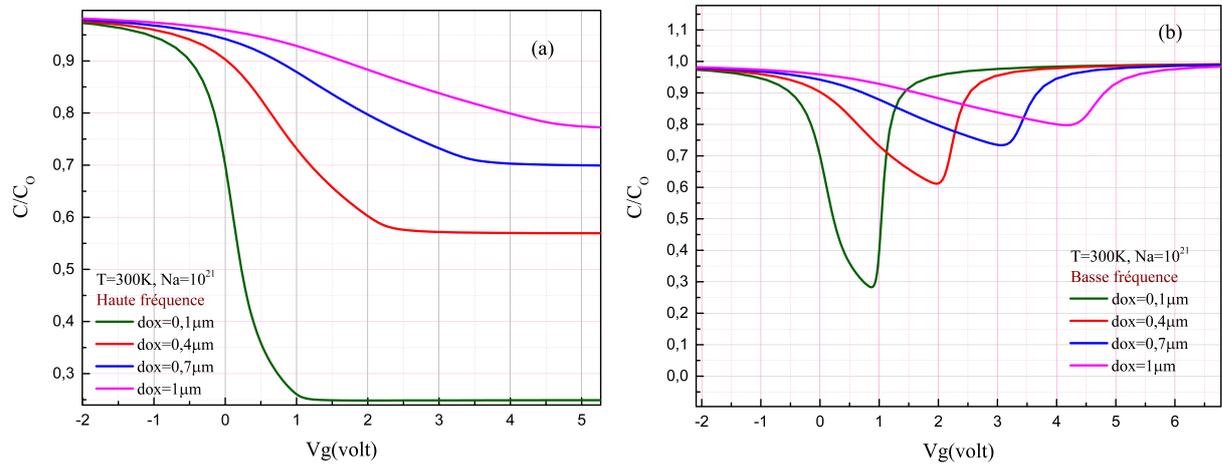


Figure III.6 – La caractéristique C-V d'un structure MOS idéal de type p pour différentes valeurs d'épaisseurs d'oxydes dans le cas : (a) haute fréquence et (b) basse fréquences

On constate que l'augmentation de l'épaisseur de l'oxyde à un effet considérable dans la région de déplétion vis à vis aux valeurs de largeur de déplétion . Cependant, La capacité augmente en fonction de l'augmentation de l'épaisseur de l'oxyde dans la zone d'accumulation. Cet effet est inversé dans la région d'inversion.

III.3.4. Effet de la différence des travaux de sorties des deux matériaux d'une structure MOS réel

Le programme écrite en langage MATHCAD simule l'expression de l'équation suivante :

$$\phi_{MS} = A - \left(\frac{E_g}{2} \right) - \left(\frac{K_b T}{q} \right) \ln \left(\frac{N_D(N_A)}{n_i} \right) \quad (\text{III.3})$$

tel que la valeur de A dépend du type matériaux.

PROGRAMME QUI SIMULE L'EQUATION (III.3)

```

Travaux_sortie (s , Temp) :=
ni ← 1 · 1016
Eg ← 1.12
"s=1: Materiaux est l'aluminium   A=-0.03"
"s=2: Materiaux est n+polly     A=_0.18"
"s=3: Materiaux est p+polly     A=Eg"
A ← -0.03   if   s = 1
A ← 0.18   if   s = 2
A ← Eg   if   s = 3
q ← 1.60217653 · 10-19
"Permittivité du vide"
ε0 ← 8.854187817 · 10-12
Kb ← 1.3806505 · 10-23
"NB concentration de dopage Na ou Nb"
"Calculons la difference des travaux de sortie"
NB ← 1020
i ← 0
while   NB ≤ 1024
    EcFFn ←  $\left(\frac{Eg}{2}\right) - \left(\frac{Kb \cdot Temp}{q}\right) \cdot \ln\left(\frac{NB}{ni}\right)$ 
    EcFFp ←  $\frac{Eg}{2} + \left(\frac{Kb \cdot Temp}{q}\right) \cdot \ln\left(\frac{NB}{ni}\right)$ 
    φMSn ← A - EcFFn
    φMSp ← A - EcFFp
    Mi , 0 ← NB
    Mi , 1 ← φMSn
    Mi , 2 ← φMSp
    NB ← NB · 2.5
    i ← i + 1
return M

```

- La figure(III.7) représente l'effet de variation les travaux de sortie en fonction de dopage en variant le type de matériaux de la grille d'une structure MOS réelle.

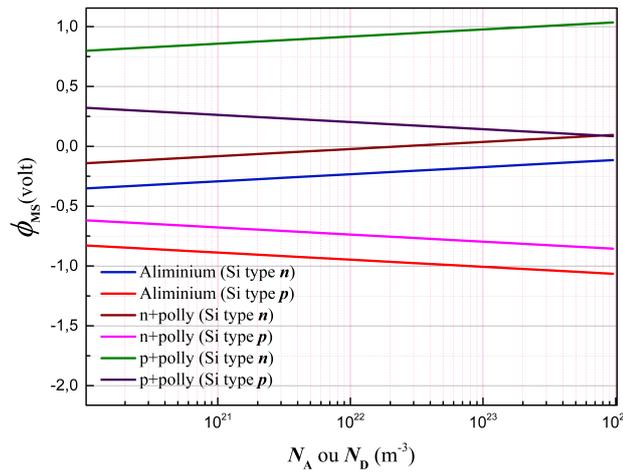


Figure III.7 – La travail de sortie d’un structure MOS réel de type n et p pour différentes type de matériaux

On remarque que la différence des travaux de sortie est fonction du dopage et du type du matériaux.

III.3.5. Capacité en fonction de la tension de la tension dans le cas réel structure MOS réel

On rappelle que La déviation de la caractéristique (C-V) des structure MOS réelle par rapport aux (C-V) idéales est dû aux chute de tension appelé ΔV_G : donnée par l’équation suivante :

$$\Delta V_G = (V_G - V'_G) = \phi_{MS} - \frac{Q_F}{C_o} - \frac{Q_M \gamma_M}{C_o} - \frac{Q_{IT}(\phi_S)}{C_o}$$

où

$$\gamma_M = \frac{\int_0^{d_{ox}} x \rho_{ion}(x) dx}{d_{ox} \int_0^{d_{ox}} \rho_{ion}(x) dx}$$

- ▶ ϕ_{MS} : Différence des travaux de sorties entre métal et semiconducteur.
- ▶ Q_F/C_o : Terme exprime la charge fixe.
- ▶ $Q_M \gamma_M/C_o$: Terme exprime les ions mobiles.
- ▶ $Q_{IT}(\phi_S)/C_o$: Les pièges à l’interface.

Le programme écrit en langage MATHCAD simule l’expression de dernière équation

PROGRAMME QUI SIMULE L'EQUATION

```

CV_NId (Nbre , H_L) :=
    φms ← -0.9
    Qf ← 6.67 · 1014
    Qm ← 2 · 1015
    Dit ← 2 · 1014
    Eg ← 1.12
    Temp ← 300.0
    dox ← 0.1
    NB ← 1021
    dox ← dox · 10-6
    q ← 1.60217653 · 10-19
    ε0 ← 8.854187817 · 10-12
    KS ← 11.8
    KO ← 3.9
    Kb ← 1.3806505 · 10-23
    ni ← 1 · 1016
    UF ← ln(NB/ni)
    LD ← √(KS · ε0 · Kb · Temp / (2q2 · ni))
    i ← 0
    for US ∈ UF - 21 , UF - 20.5 .. UF + 21
        F ← √(eUF(e-US + US - 1) + e-UF(eUS - US - 1))
        Vg ← (Kb · Temp / q) [US + sign(US) · (KS · dox / (KO · LD)) · F]
        "-----HIGHFREQUENCY-----choix=1"
        if H_L = 1
            WI ← (sign(US) · LD · 2 · F) / (eUF(1 - e-US) + e-UF(eUS - 1))
            WH ← WI
            if US > UF
                "C-V calcul pou US>UF ou (VI<Vg<5*VT)"
                FI ← √(eUF(e-UF + UF - 1) + e-UF(eUF - UF - 1))
                VI ← (Kb · Temp / q) · (UF + sign(US) · (KS · dox / (KO · LD)) · FI)
                for x ∈ 0 , 0.1 .. WI
                    φ(x) ← (q · NB / (2KS · ε0)) (WI - x)2
                    U ← (φ(x) / (Kb · Temp / q))
                    Δ ← (eUS-US-1) / (√(eUF(e-US+US-1) + e-UF(eUS-US-1)))
                    ∫0US (eUF(1 - e-U) · (eU - U - 1)) / (2 · [√(eUF(e-U+U-1) + e-UF(eU-U-1))]3) dU
                    WH ← (US / |US|) · (LD · 2 · √(eUF(e-US + US - 1) + e-UF(eUS - US - 1))) / (eUF(1 - e-US) + e-UF(eUS - 1) / (1 + Δ))
                CH ← 1 / (KO · WH + 1 + KS · dox)
                Mi,1 ← CH
            otherwise
                "-----BASSE FREQUENCY-----Choix<>1"
                WL ← (US / |US|) · (LD · 2 · √(eUF(e-US + US - 1) + e-UF(eUS - US - 1))) / (eUF(1 - e-US) + e-UF(eUS - 1))
                CL ← 1 / (KO · WL + 1 + KS · dox)
                Mi,1 ← CL
            CO ← (KO · ε0) / dox
            Δ_ChargesFixe ← (q · Qf) / CO
            γm ← 0.05
            Δ_ChargesMobile ← (q · Qm · γm) / CO
            ΔE ← (Eg / 2) - (Kb · Temp / q) · ln(NB/ni)
            Δ_ChargesInter ← (-q · Dit) / CO
            Mi,0 ← Vg if Nbre = 0
            Mi,0 ← Vg + φms if Nbre = 1
            Mi,0 ← Vg - Δ_ChargesFixe if Nbre = 2
            Mi,0 ← Vg - Δ_ChargesMobile if Nbre = 3
            Mi,0 ← Vg - Δ_ChargesInter if Nbre = 4
            Vfb ← φms - Δ_ChargesFixe - Δ_ChargesMobile - Δ_ChargesInter
            Mi,0 ← Vg + Vfb if Nbre = 5
            i ← i + 1
    return M
    
```

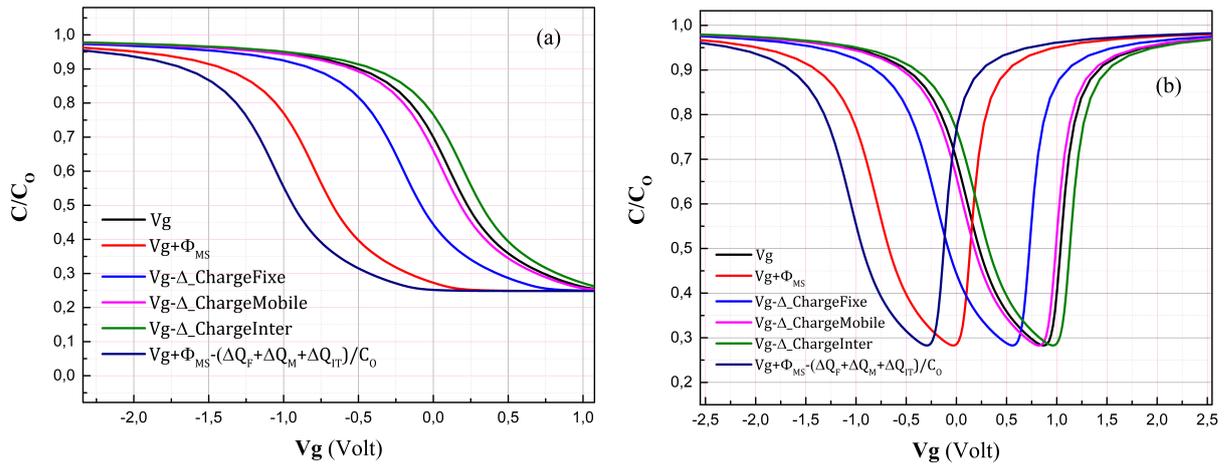


Figure III.8 – la caractéristique (C-V) des structure MOS réelle type p par rapport aux (C-V) idéales est dû aux chute de tension dans le cas : (a) haute fréquence et (b) basse fréquences

Dans le cas générale on constate d’après la figure (III.8) pour une capacité pratique (réelle) la tension applique est perdu sous déferlantes causes indiqués précédemment. L’effet de chaque cause se reflète par un décalage à partir du cas idéal de la courbe $C=f(Vg)$ vers les tensions négatives pour le semiconducteur de type p .

CONCLUSION GÉNÉRALE

Le travail réalisé dans ce mémoire est basé sur l'étude de l'effet des paramètres : températures, concentration de dopage, épaisseur de la couche d'oxyde et le type de matériau, pouvant influencer le fonctionnement d'une structure MOS. L'étude est réalisée par le biais de l'établissement des courbes $C/C_O = f(V_g)$ où C/C_O représenté la charge totale du semiconducteur, et V_g la tension appliqué à la grille et autre courbe.

Une étude systématique de l'influence de chaque paramètre a été réalisée grâce à une simulation numérique, basée sur le programme MATHCAD ; le recours ou calcul numérique s'est imposé car l'obtention d'une formule analytique liant la capacité de structure MOS à la tension de grille s'est difficile.

Les résultats obtenus s'avèrent importants et nous ont permis de conclure que La déviation de la caractéristique (C-Vg) du cas idéale est dû à la présence des différents effets tel que La présence :

- ▶ De la différence des valeurs des travaux de sorties des deux matériaux.
- ▶ Des charges fixes près de l'interface semiconducteur-oxyde.
- ▶ Des ions mobile
- ▶ Des états d'interfaces.

Aussi nous avons montrés que les mesure expérimentales de la capacité est influencée par la valeur de la fréquence sous laquelle est soumis le composant.

BIBLIOGRAPHIE

- [1] Olivier Fruchier. *Etude du comportement de la charge d'espace dans les structures MOS. Vers une analyse du champ électrique interne par la méthode de l'onde thermique*. PhD thesis, Université Montpellier II-Sciences et Techniques du Languedoc, 2006.
- [2] Ahmed Amine EL OUCHDI. *Caractérisation du phénomène de transport électronique dans les matériaux composés ternaires : Application au matériau $GaxIn_{1-x}Sb$* . PhD thesis, 2012.
- [3] Besar Asllani. *Caractérisation et modélisation de diodes Schottky et JBS SiC-4H pour des applications haute tension*. PhD thesis, Université de Lyon, 2016.
- [4] Sandrine Bernardini. *Modélisation des structures Metal-Oxyde-Semiconducteur (MOS) : Applications aux dispositifs mémoires*. PhD thesis, Université de Provence-Aix-Marseille I, 2004.
- [5] ABDELAZZIZ KEBIB. *Etude et simulations d'un transistor MOS vertical*. PhD thesis.
- [6] Abdelhakim Latreche. *Non-homogénéités dans les structures métal/semiconducteurs*. PhD thesis, 2018.
- [7] Hayat GUEDDA. *Etude des effets indésirables dans les transistors mosfets à canaux courts*.
- [8] Sandrine BERNARDINI. *Modeling of Metal-Oxide-Semiconductor (MOS) devices : Applications to memory devices*. Theses, Université de Provence - Aix-Marseille I, October 2004.

- [9] Clifton G Fonstad. *Microelectronic devices and circuits*. McGraw-Hill, Inc., 1994.
- [10] M Kuhn. A quasi-static technique for mos cv and surface state measurements. *Solid-State Electronics*, 13(6) :873–885, 1970.
- [11] Timothy J Drummond, William Ted Masselink, and Hadis Morkoc. Modulation-doped gaas/(al, ga) as heterojunction field-effect transistors : Modfets. *Proceedings of the IEEE*, 74(6) :773–822, 1986.
- [12] ZT Kuznicki. Une solution généralisée de l'équation de poisson. *Revue de physique appliquée*, 23(7) :1313–1316, 1988.
- [13] TI Kamins and RS Muller. Statistical considerations in mosfet calculations. *Solid-State Electronics*, 10(5) :423–431, 1967.
- [14] Damien Barakel, L Escoubas, F Flory, J Le Rouzo, L Ottaviani, D Duche, O Palais, M Pasquinelli, I Périchaud, J Simon, et al. *Caracterisations des matériaux et des dispositifs pour le photovoltaïque*. 2018.
- [15] Florent Rochette. *Etude et caractérisation de l'influence des contraintes mécaniques sur les propriétés du transport électronique dans les architectures MOS avancées*. PhD thesis, Institut National Polytechnique de Grenoble-INPG, 2008.
- [16] Olivier Fruchier. *Etude du comportement de la charge d'espace dans les structures MOS. Vers une analyse du champ électrique interne par la méthode de l'onde thermique*. PhD thesis, Université Montpellier II-Sciences et Techniques du Languedoc, 2006.
- [17] Robert F Pierret. *Semiconductor device fundamentals*. Pearson Education India, 1996.
- [18] Dieter K Schroder. *Semiconductor material and device characterization*. John Wiley & Sons, 2006.
- [19] S Kar. Determination of si-metal work function differences by mos capacitance technique. *Solid-State Electronics*, 18(2) :169–181, 1975.
- [20] Olivier Fruchier. *Etude du comportement de la charge d'espace dans les structures MOS. Vers une analyse du champ électrique interne par la méthode de l'onde thermique*. PhD thesis, Université Montpellier II-Sciences et Techniques du Languedoc, 2006.

- [21] Ming Shi. *Simulation monte carlo de MOSFET à base de matériaux III-V pour une électronique haute fréquence ultra basse consommation*. PhD thesis, 2012.
- [22] Sandrine Bernardini. *Modélisation des structures Metal-Oxyde-Semiconducteur (MOS) : Applications aux dispositifs mémoires*. PhD thesis, Université de Provence-Aix-Marseille I, 2004.
- [23] Bruce E Deal. Standardized terminology for oxide charges associated with thermally oxidized silicon. *IEEE Transactions on Electron Devices*, 27(3) :606–608, 1980.
- [24] M Kuhn and DJ Silversmith. Ionic contamination and transport of mobile ions in mos structures. *Journal of The Electrochemical Society*, 118(6) :966–970, 1971.
- [25] SR Hofstein. Stabilization of mos devices. *Solid-State Electronics*, 10(7) :657–670, 1967.
- [26] Taro Hino and Ken Yamashita. Neutralization of mobile ions in the sio₂ film of mos structures. *Journal of Applied Physics*, 50(7) :4879–4882, 1979.
- [27] Hamid Bentarzi. *Transport in Metal-Oxide-Semiconductor Structures : Mobile Ions Effects on the Oxide Properties*. Springer Science & Business Media, 2011.
- [28] P Viktorovitch. Passivation des semiconducteurs iii-v. *Revue de Physique Appliquée*, 25(9) :895–914, 1990.
- [29] Mickael Denais. *Etude des phénomènes de dégradation de type négative bias température instability (nbtj) dans les transistors mos submicroniques des filières cmos avancées*. PhD thesis, Université de Provence-Aix-Marseille I, 2005.
- [30] C Picard, C Brisset, O Quittard, F Joffre, A Hoffmann, and JP Charles. Radiation hardening of power mosfets using electrical stress. 2000.
- [31] Eliani Retzlaff, Rozelaine de Fatima Franzin, Rosangela Ferreira Prestes, and Antonio Vanderlei dos Santos. Acompanhamento pedagógico com o software mathcad prime como contribuição na perspectiva da aprendizagem significativa pedagogical follow-up with the mathcad prime software as a contribution to the perspective of meaningful learning. *Revista Brasileira de Educação em Ciências e Educação Matemática*, 2(2).

- [32] Farid Bourouba. *Modélisation des phénomènes de transport dans les structures MOS*.
PhD thesis, 2018.