



RÉPUBLIQUE ALGÉRIENNE DÉMOCRATIQUE ET POPULAIRE
UNIVERSITE LARBI TEBESSI DE TÉBESSA
FACULTÉ DES SCIENCES ET DE LA TECHNOLOGIE



DOMAINE DE FORMATION : SCIENCES ET TECHNOLOGIES (ST)

Support de Cours

Physique des semi-conducteurs

Matière : Physique des Semi-Conducteurs
Filière : Electronique
Spécialité : Electronique
Niveau : 3ème Année Licence

Réalisé par : *Dr. AOUCHE Abdelaziz*

Année universitaire : 2021/2022

AVANT-PROPOS

Ce présent document est dédié aux étudiants de la formation Licence option électronique dans le cadre du programme officiel. Même en étude supérieur, les étudiants qui désirent approfondir leurs connaissances ou avoir un document de base en matière physique de semi-conducteur.

Les éléments de base de la physique de de semi-conducteur sont très intéressant Puisque, d'une part, le cours s'adresse à des étudiants de formations électronique, d'autre part, la physique des semi-conducteurs fait appel la chimie solide, qui peut conduire l'électricité dans certaines conditions mais pas dans d'autres, ce qui en fait un bon moyen de contrôler un courant électrique. En effet, ses propriétés électriques lui permettent à la fois d'être conducteur (comme les métaux) et isolant. Le cours dans sa globalité est conçu de manière à développer une bonne compréhension des mécanismes physiques qui sont à la base des applications des semi-conducteurs. Une importance particulière est donc donnée au contenu physique des développements théoriques plutôt qu'à leur aspect mathématique. Pour cette raison, les développements théoriques sont, parfois au détriment de leur rigueur, fortement simplifiés par rapport à ceux rencontrés dans la plupart des livres traitant de notion des semi-conducteurs. Le cours est structuré selon un fil conducteur dont la logique permet de mettre en évidence l'énorme progrès réalisé par l'homme dans le domaine de la maîtrise de la physique de semi-conducteur. Ce support de cours passe, en effet, progressivement par quatre chapitres :

Le premier chapitre destiné à la description des semi-conducteurs les plus célèbres, le silicium **Si** et le germanium **Ge** de la colonne IV du tableau périodique. Ces deux semi-conducteurs sont composés d'atomes identiques.

Dans le deuxième chapitre en concentre sur la jonction PN qui désigne une zone du cristal où le dopage varie brusquement, passant d'un dopage P à un dopage N, ainsi que la jonction PN polarisée, effets d'une polarisation et les types des diodes.

Le troisième chapitre introduit la description de transistors bipolaires NPN, PNP, principe de fonctionnement, Caractéristique et valeurs limites des transistors en fin le schéma équivalent.

Le dernier chapitre peut imaginer d'autres dispositifs similaires aux celles de précédent chapitre, mais caractérisés par un mode d'attaque différent cet objet connu sous le nom (FET) répond à la définition précédente : ce sont des sources de courant commandées en tension.

Ce cours oral a été enseigné au département de génie électrique, à l'université Larbi Tébessa - TEBESSA - pour les étudiants en formation LMD. J'ai essayé d'en retirer les idées nécessaires, dans un but pédagogique avec des simples exemples comme des démonstrations, mais celles-ci sont également traitées en détail surtout lorsqu'elles sont essentielles à la bonne compréhension du résultat.

Dr. AOUCHE abdelaziz

Semestre: 5

Unité d'enseignement: UED 2.2

Matière 2: Physique des semi-conducteurs

VHS: 22h30 (Cours: 1h30)

Crédits: 1

Coefficient: 1

Objectifs de l'enseignement:

Faire acquérir à l'étudiant les notions de base permettant de comprendre la physique des semi-conducteurs et enfin le fonctionnement des composants à base de semi-conducteurs.

Connaissances préalables recommandées

Notions de base sur la physique de l'atome.

Contenu de la matière :

Le nombre de semaines affichées sont indiquées à titre indicatif. Le responsable du cours n'est pas tenu de respecter rigoureusement ce dimensionnement ou bien l'agencement des chapitres. Veiller autant que faire se peut d'aller à l'essentiel des phénomènes sans trop s'étendre sur les détails.

Chapitre 1. Notions de physique des semi-conducteurs (4 Semaines)

Définitions, conducteur, isolant et semi-conducteur par rapport à la conductivité (résistivité), définitions par rapport aux bandes d'énergies, les matériaux semi-conducteurs, structure cristalline des semi-conducteurs, semi-conducteur intrinsèque, conduction d'un semi-conducteur intrinsèque, notion de trou, recombinaison, concentration intrinsèque, semi-conducteur extrinsèque, semi-conducteur de type N, semi-conducteur de type P, position des niveaux E_d et E_a , Notion de Gap, gap direct, gap indirect, phénomènes de conduction et de diffusion dans les semi-conducteurs, conduction par électron ou par trou, mobilité des porteurs de charge, courant de conduction, conductivité, résistivité, courant de diffusion, relation d'Einstein.

Chapitre 2. Jonction PN (4 Semaines)

La jonction PN non polarisée (à l'équilibre), formation de la zone de charge d'espace, barrière de potentiel, caractéristiques de la zone de charge d'espace (répartition du champ électrique, répartition du potentiel, tension de diffusion, épaisseur de la zone de charge d'espace), la jonction PN polarisée, effets d'une polarisation positive, effets d'une polarisation négative, capacité de jonction, caractéristiques courant-tension d'une jonction PN, Exemples d'utilisation : diode redresseuse, diode tunnel, diode Zener, diode à capacité variable, diode Schottky.

Chapitre 3. Transistor bipolaire (3 Semaines)

Description, structure NPN, structure PNP, symboles, principe de fonctionnement d'un transistor bipolaire, effet transistor, conditions d'observation de l'effet transistor, régimes de fonctionnement d'un transistor bipolaire, régime normal direct, régime normal inverse, régime saturé, régime bloqué, Exemples d'utilisations : transistors bipolaires en régime d'amplification et en régime de commutation.

Chapitre 4. Transistors à effet de champ (4 Semaines)

- **Transistor JFET**, description, JFET canal N, JFET canal P, symboles, principe de fonctionnement d'un JFET, régimes de fonctionnement d'un JFET, régime linéaire (ohmique), régime non linéaire, régime saturé, Exemples d'utilisations : interrupteur analogique, résistance commandée par une tension.
- **Transistor MOSFET**, description, MOSFET à appauvrissement canal N et P, MOSFET à enrichissement canal N et P, symboles, structure MOS, régime d'accumulation, régime de déplétion, régime d'inversion, principe de fonctionnement d'un MOSFET, MOSFET à appauvrissement, MOSFET à enrichissement, régimes de fonctionnement d'un MOSFET, régime linéaire (ohmique), régime non linéaire, régime saturé, Exemples d'utilisations : inverseur logique CMOS, RAM dynamique.

- **Transistor MOS à grille flottante**, Description, Principe d'utilisation, Exemple d'application : Mémoires EPROM.

Mode d'évaluation :

Examen final : 100 %.

Références bibliographiques:

1. H. Mathieu, « Physique des semiconducteurs et des composants électroniques », 6^e édition, Dunod, 2009.
2. M. Mebarki, « Physique des semiconducteurs », OPU, Alger, 1993.
3. C. Ngô et H. Ngô, « Physique des semi-conducteurs », 4^e édition, Dunod.
4. J. Singh, "Semiconductors Devices: An Introduction", McGraw Hill, 1994.
5. D.A. Neamen, "Semiconductor Physics and Devices: Basic Principles", McGraw Hill, 2003.
6. McMurry and Fay, "Chemistry; Prentice Hall", 4th edition, 2003.

Table des Matières

Chapitre I : Notions de physique des semi-conducteurs

I.1. Introduction	1
I.2. Généralités	1
I.2.1. Notions de bandes	1
I.2.2. « Gap » direct ou indirect	2
I.3. Conduction par électron ou par trou.....	2
I.4. Isolant, semi-conducteur, conducteur	5
I. 5. Semi-conducteurs intrinsèques ;Semi-conducteurs extrinsèques	6
I.5.1. Semi-conducteur intrinsèque	6
I.5.2. Semi-conducteurs extrinsèques	8
I.5.3. Semi-conducteurs de type P	8
I.5.4. Semi-conducteurs de type N	10
I. 6. Conclusion	12

Chapitre II : Jonction PN

II.1. Introduction	13
II.2. Jonction abrupte à l'équilibre thermodynamique	13
II.3. Jonction abrupte alimentée en courant	16
II.3. 1.Densité de courant	16
II.3.2. Polarisation continue inverse	21
II.3.3. Polarisation continue directe	23

II.3.3.1. Caractéristique courant-tension	24
II.3.4. Polarisation alternative directe, capacité de diffusion	24
II.4. Conclusion	26

Chapitre III : Le Transistor bipolaire

III.1. Introduction	27
III. 2. Les transistors bipolaires	28
III. 2. 1.Généralités	28
III.2.2. Caractéristique et valeurs limites des transistors	29
III.2. 3. Le comportement en signaux faibles et les paramètres quadripôles ...	31
III.3. Point de repos ou point de fonctionnement	33
III.4. Le schéma équivalent	33
III.4.1. Montage émetteur commun	34
III.4.1.1. Schéma de base et schéma équivalent	34
III.4.1.2. Calcul de l'amplification dans le schéma de base	35
III.5. Conclusion	40

Chapitre IV : Le transistor FET à jonction (JFET) et Le transistor MOSFET

IV.1. Introduction	41
IV.2. Le Transistor FET à Jonction	41
IV.2.1. Principe De Fonctionnement.....	41
IV.2.1.1. Constitution d'un FET	41

IV.2.1.2. Phénomène de pincement	42
IV.2.2. Caractéristiques	45
IV.2.2.1. Caractéristique d'entrée	45
IV.2.2.2. Caractéristiques de sortie et de transfert	45
IV.3. Représentation de Schéma équivalent	49
IV.3.1. Symboles des FETs	49
IV.3.2. Schéma équivalent en petits signaux	49
IV.3.3. Montage Source Commune	50
IV.3.4. Polarisation	50
IV.3.5. Fonctionnement en petits signaux	52
IV.3.6. Utilisation En Résistance Commandée	54
IV.3.7. Source De Courant	56
IV.3.8. Domaine D'utilisation	57
IV.4. Le Transistor MOSFET	57
IV.4.1. Le MOSFET à Canal Induit	58
IV.4.1.1. Description	58
IV.4.1.2. Principe de fonctionnement	58
IV.4.1.3. Caractéristiques	60
IV.4.2. Le MOSFET à Canal Initial	61
IV.4.2.1. Description du principe de fonctionnement	61

IV.4.2.2. Caractéristiques	62
IV.4.3. Utilisation Des MOSFETS	62
IV.4.3.1. MOSFET de puissance	62
IV.4.3.2. Intégration dans les composants numériques	62
IV.5. Logique complémentaire	63
IV.6. Conclusion	64
Bibliographie.....	65

Chapitre I : Notions de physique des semi-conducteurs

I.1. Introduction

Un **semi-conducteur** est un corps non cristallin non **conducteur** à l'état pur, mais susceptible de conduire de l'électricité suite à un traitement spécifique. Parmi les plus connus et célèbres, nous avons le silicium **Si** et le germanium **Ge** de la colonne IV du tableau périodique. Ces deux semi-conducteurs sont composés d'atomes identiques, mais d'autres, comme l'arséniure de gallium **GaAs** (III-V) sont composés d'atome d'éléments différents : **Ga** (III) et **As** (V), cette composition permet d'accéder à des propriétés électriques et optiques que n'ont pas les semi-conducteurs purs.

Ce chapitre présente des notions de base sur les types de matériaux et les notions de bandes, la conduction, une brève explication pour les équations de densité, aussi que les électrons et les trous.

I.2. Généralités

I.2.1. Notions de bandes

Les électrons d'un atome isolé prennent des niveaux discrets d'énergies qui sont en fait constituées de sous-niveaux, mais lorsqu'on rapproche deux atomes ces niveaux vont se dédoubler. En étendant ce raisonnement à **N** atomes, cette « dégénérescence » fait apparaître des bandes d'énergies permises, qui peuvent s'interpénétrer et se séparer à nouveau lorsque la distance interatomique diminue, donnant des bandes d'énergie interdites, de largeur E_g (Gap).

Le tableau ci-dessous donne quelques exemples de largeur de bande interdite ainsi que de distance interatomique

Atome	E_g (eV)	Type de matériau	d (Å°)
C (Carbone)	5.5	Isolant	3.567
Si (Silicium)	1.1	Semi-conducteur	5.431
Ge (Germanium)	0.7	Semi-conducteur	5.646
Sn(Etain)	0	Conducteur	6.489

I.2.2. « Gap » direct ou indirect

Les courbes $E_{c,v}(K)$ où E_c est le bas de la bande de conduction, E_v le haut de la bande de valence et K le vecteur de l'onde associé à un électron font paraître deux types de semi-conducteurs : ceux pour lesquels le minimum de E_c et le maximum de E_v se produisent pour la même valeur de K , que l'on appellera SC à gap direct, et les autres appelés SC à gap indirect

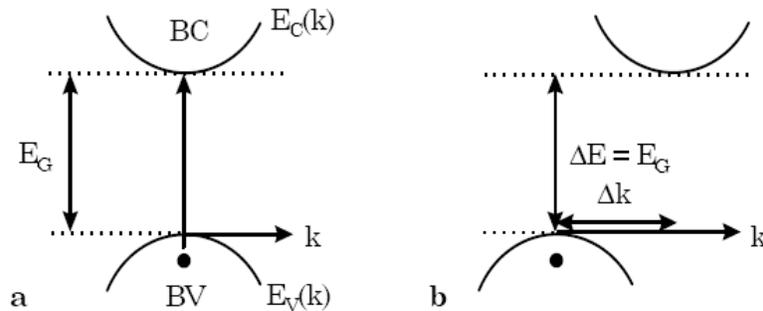


Fig. I.1 : (a) SC à gap direct et (b) SC à gap indirect

REMARQUE

La nature du gap joue un rôle fondamental dans l'interaction du semi-conducteur avec un rayonnement électromagnétique (en particulier lumineux), et donc dans le fonctionnement des composants utilisés en optoélectronique.

I.3. Conduction par électron ou par trou

On peut briser une liaison de valence si on apporte une énergie (thermique ou lumineuse) suffisante : on arrache ainsi un ou plusieurs électrons. Ceci revient dans le modèle de bandes d'énergies utilisées, à faire passer ce ou ces électrons de la BV à un état situé dans la BC (à un niveau dépendant de l'apport d'énergie) : l'électron est libre (il ne participe plus à une liaison cristalline) et peut par contre participer à la conduction électrique. Il se comporte comme une particule quasi-libre dans le SC car il y subit l'influence du réseau. On représente cette particule (électron) « quasi-libre » par une « quasi-particule » libre en lui affectant une masse « effective » m_c différente de la masse m_0 ($0.91 \times 10^{-30} \text{kg}$) de l'électron libre dans le vide.

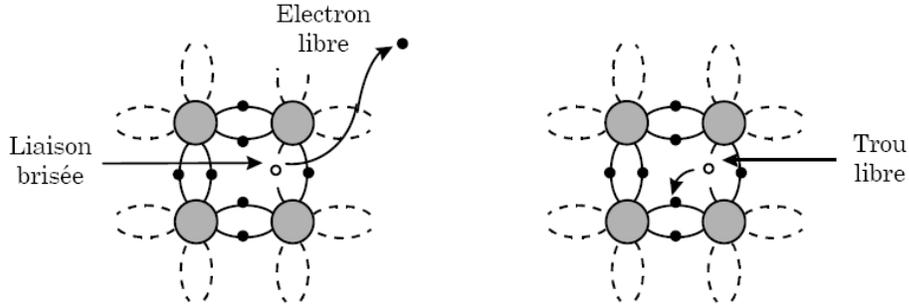


Fig. I.2: (a) Electron libre , (b) Trou libre

Dans le même temps qu'apparaît un électron libre dans la BC, apparaît une case vide dans la BV qui peut être occupée par un autre électron de la BV. A cette place vide (qu'on appelle trou) est affectée une charge positive $+q$ (son déplacement sera opposé à celui des électrons lors de l'application d'un champ électrique). La BV étant toujours quasi-pleine (de $N-1$ électrons de valence), l'étude du mouvement des particules dans cette bande sera simplifiée en ne considérant que le mouvement du trou auquel on affectera une masse effective m_v .

↳ Densité d'états

On peut calculer le nombre de places disponibles (occupées ou non) par les électrons dans la BC et les trous dans la BV. Pour ce faire, nous devons introduire la notion de **densité d'états** énergétique $N(E)$. Cette grandeur, dépendante de l'énergie électronique E , correspond à la place disponible pour les électrons dans la bande de conduction $N_c(E)$ et à la place disponible pour les trous dans la bande de valence $N_v(E)$. Pour des énergies proches des extrêmes de ces deux bandes, son tracé est parabolique :

$$N_c(E) = \frac{1}{2\pi^2} \left(\frac{2m_c}{\hbar^2} \right)^{\frac{3}{2}} \sqrt{E - E_c} \quad [cm^{-3}/eV]$$

$$N_v(E) = \frac{1}{2\pi^2} \left(\frac{2m_v}{\hbar^2} \right)^{\frac{3}{2}} \sqrt{E_v - E_c}$$

Où $\hbar = h/2\pi$ est la constante de Planck normalisée ($h=6.626.10^{-34}Js$)

m_c (m_v) la masse effective de densité d'états dans la bande de conduction (dans la bande de valence). Pour un semi-conducteur à gap direct, m_c (m_v) vaut la masse effective d'un l'électron m_e (d'un trou m_h) dans le cristal.

A titre d'exemple pour le GaAs : $m_c/m_0=0,066$ avec $m_0=0,911.10^{-30}$ kg la masse de l'électron libre.

Afin d'obtenir le nombre effectif d'électrons et de trous dans chacune des bandes, la densité d'état ne suffit pas, il faut aussi connaître la probabilité de présence d'un électron sur un niveau d'énergie E . Cette probabilité est donnée par la fonction de Fermi-Dirac :

$$f(E) = \frac{1}{1 + \exp [(E - E_F)/kT]}$$

Où $k=1,38.10^{-23}$ JK⁻¹ est la constante de Boltzmann, T la température et E_F l'énergie de Fermi considérée comme le potentiel chimique en semi-conducteurs.

La probabilité d'occupation d'un niveau d'énergie E par un trou est $1-f(E)$ car l'absence d'un électron implique la présence d'un trou et vice versa.

La **densité d'électrons** n [cm⁻³] dans la BC est alors obtenue en sommant sur toute la plage d'énergie couverte par cette bande, la « place » disponible pour les électrons à l'énergie E pondérée par la probabilité de « trouver » un électron à ce même niveau d'énergie, de même pour la **densité des trous** p [cm⁻³] dans la BV :

$$n = N_c \exp\left(\frac{E_c - E_F}{kT}\right)$$

$$p = N_v \exp\left(\frac{E_v - E_F}{kT}\right)$$

Où N_C et N_V sont les densités équivalentes (ou effectives) d'états. Elles représentent en quelque sorte le nombre d'états utiles, à la température T , dans leur bande d'énergie respective.

I.4. Isolant, semi-conducteur, conducteur

Les matériaux solides peuvent être classés en trois groupes que sont les isolants, les semi-conducteurs et les conducteurs. On considère comme isolants les matériaux de conductivité $\sigma < 10^{-6} S/cm$ (diamant $10^{-14} S/cm$), comme semi-conducteurs les matériaux tels que $10^{-8} S/cm < \sigma < 10^3 S/cm$ (silicium $10^{-5} S/cm$ à $10^3 S/cm$) et comme conducteurs les matériaux tels que $10^3 S/cm < \sigma$ (argent $10^6 S/cm$).

Les propriétés électriques d'un matériau sont fonction des populations électroniques des différentes bandes permises. La conduction électrique résulte du déplacement des électrons à l'intérieur de chaque bande. Sous l'action du champ électrique appliqué au matériau l'électron acquiert une énergie cinétique dans le sens opposé au champ électrique. Considérons à présent une bande d'énergie vide, il est évident de par le fait qu'elle ne contient pas d'électrons, elle ne participe pas à la formation d'un courant électrique. Il en est de même pour une bande pleine. En effet, un électron ne peut se déplacer que si, il existe une place libre (un trou) dans sa bande d'énergie. Ainsi, un matériau dont les bandes d'énergie sont vides ou pleines est un **isolant**. Une telle configuration est obtenue pour des énergies de gap supérieures à $\sim 9eV$, car pour de telles énergies, l'agitation thermique à $300K$, ne peut pas faire passer les électrons de la bande de valence à celle de conduction par cassure de liaisons électronique. Les bandes d'énergie sont ainsi toutes vides ou toutes pleines.

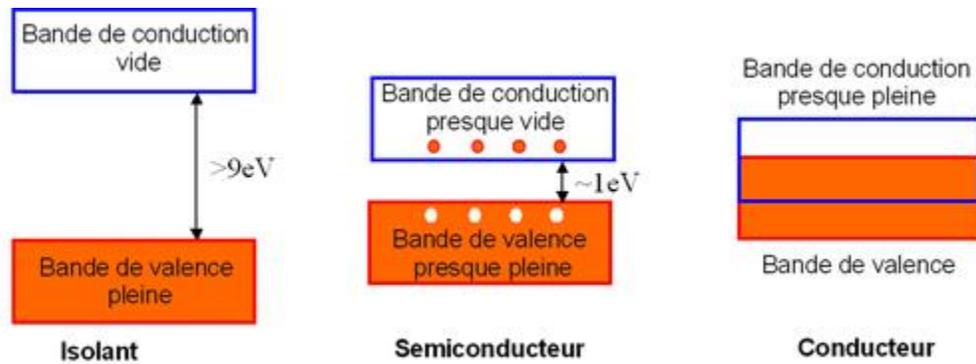


Fig. I.3 : Représentation des bandes d'énergie

Un **semi-conducteur** est un isolant pour une température de 0K . Cependant ce type de matériau ayant une énergie de gap plus faible que l'isolant ($\sim 1\text{eV}$), aura de par l'agitation thermique ($T=300\text{K}$), une bande de conduction légèrement peuplée d'électrons et une bande de valence légèrement dépeuplée. Sachant que la conduction est proportionnelle au nombre d'électrons pour une bande d'énergie presque vide et qu'elle est proportionnelle au nombre de trous pour une bande presque pleine, on déduit que la conduction d'un semi-conducteur peut être qualifiée de « mauvaise ».

Pour un **conducteur**, l'interpénétration des bandes de valence et de conduction implique qu'il n'existe pas d'énergie de gap. La bande de conduction est alors partiellement pleine (même aux basses températures) et ainsi la conduction du matériau est « élevée ».

I.5. Semi-conducteurs intrinsèques ; Semi-conducteurs extrinsèques

I.5.1. Semi-conducteur intrinsèque

Un semi-conducteur intrinsèque est un semi-conducteur non dopé, c'est à dire qu'il contient peu d'impuretés (atomes étrangers) en comparaison avec la quantité de trous et d'électrons générés thermiquement. Pour une température de 0K , des électrons peuvent devenir libres où leur concentration est notée n . ces électrons laissent des trous dans la BV (avec une concentration notée p) eux aussi libres de se

déplacer avec, de plus, une égalité entre les concentrations n et p . Pour ce cas particulier, on définit une concentration intrinsèque n_i donnée par la relation suivante :

$$np = n_i^2 \text{ Avec } n_i = \sqrt{N_c N_v} \exp\left(-\frac{E_c - E_v}{2kT}\right)$$

Une représentation schématique des liaisons électroniques pour le semi-conducteur intrinsèque (Si) est montrée sur la Figure ci-dessous :

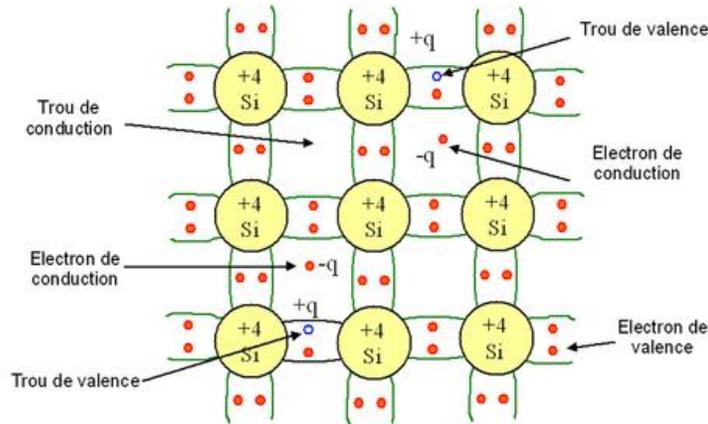


Fig. I.4 : Les liaisons électroniques pour le semi-conducteur intrinsèque

Pour un semi-conducteur intrinsèque (sans impuretés), à chaque électron de la bande de conduction correspond un trou dans la bande de valence. De cette constatation, nous déduisons que les densités d'électrons et de trous sont identiques pour ce type de semi-conducteur.

$$n = p = n_i$$

En remplaçant les densités de porteurs par leurs expressions respectives, l'égalité précédente nous permet de définir le **niveau de Fermi pour un semi-conducteur intrinsèque** E_{Fi} . Sachant qu'à température ambiante kT est très inférieur au gap, ce niveau se trouve très proche du milieu de la bande interdite :

$$E_{Fi} = \frac{E_c + E_v}{2} + \frac{kT}{2} \ln \frac{N_v}{N_c} \cong \frac{E_c + E_v}{2}$$

La Figure ci-dessous donne graphiquement le bilan électronique pour un semi-conducteur intrinsèque.

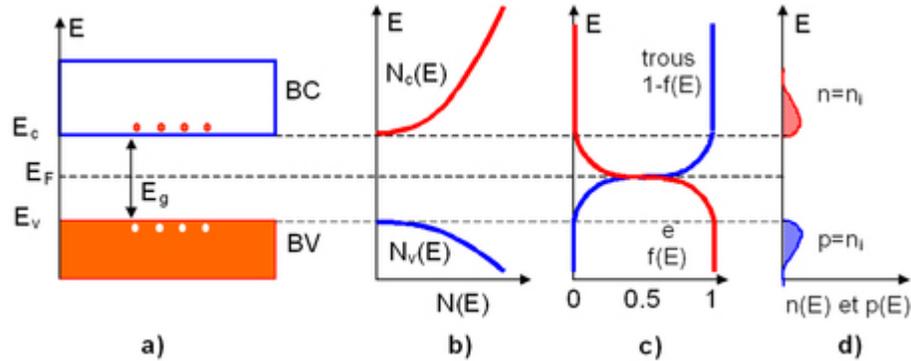


Fig. I.5: Semi-conducteur intrinsèque ; (a) Diagramme des bandes d'énergie, (b) Densités d'états énergétique ,(c) Distributions de Fermi-Dirac ,(d) Densités énergétiques de porteurs (les densités de porteurs n et p correspondent aux surfaces hachurées)

I.5.2. Semi-conducteurs extrinsèques

L'introduction de certaines impuretés dans un matériau semi-conducteur permet d'y modifier le nombre de porteurs libres, de choisir le type de conduction (par électron ou par trou) et de contrôler la conductivité.

I.5.3. Semi-conducteurs de type P

Un **semi-conducteur type P** est un semi-conducteur intrinsèque (ex : silicium Si) dans lequel on a introduit des impuretés de type accepteurs (ex : Bohr B). Ces impuretés sont ainsi appelées parce qu'elles acceptent un électron de la bande de conduction pour réaliser une liaison avec le cristal semi-conducteur.

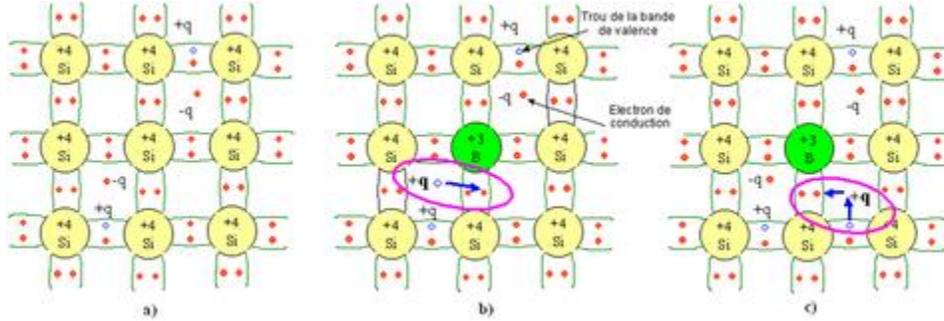


Fig. I.6 : Représentation schématique des liaisons électroniques pour le semi-conducteur silicium (Si) dopé P par du Bohr (B). a) Cas du semi-conducteur intrinsèque b) Sur la base de la représentation a), l'impureté (B) accepte un électron de conduction en baissant la densité d'électrons n b) Sur la base de la représentation a), l'impureté (B) accepte un électron de valence en augmentant la densité de trous p

La Figure I.6 met en évidence qu'un semi-conducteur dopé P à une densité d'électrons n plus faible et une densité de trous p plus élevée que le même semi-conducteur pris dans sa configuration intrinsèque. On dit alors que les électrons sont les **porteurs minoritaires** et les trous, les **porteurs majoritaires**.

Pour les semi-conducteurs extrinsèques, la densité de dopant est toujours très supérieure à densité de porteurs intrinsèques $N_A \gg n_i$. Dans le cas d'un type P, la densité de trous est donc proche de celle du dopant accepteur N_A . La relation étant toujours vérifiée, nous obtenons pour les densités de porteurs :

$$n = \frac{n_i^2}{N_A}$$

$$p = N_A$$

Le **niveau de Fermi pour un semi-conducteur type P** est alors :

$$E_{FP} = E_v + kT \ln \frac{N_v}{N_A}$$

Ainsi plus la densité d'accepteurs est élevée plus le niveau de Fermi se rapproche de la bande de valence. A la limite si $N_A = N_v$ le niveau de Fermi entre dans la bande de valence, on dit alors que le semi-conducteur est dégénéré.

La Figure I.7 donne graphiquement le bilan électronique pour un semi-conducteur dopé P.

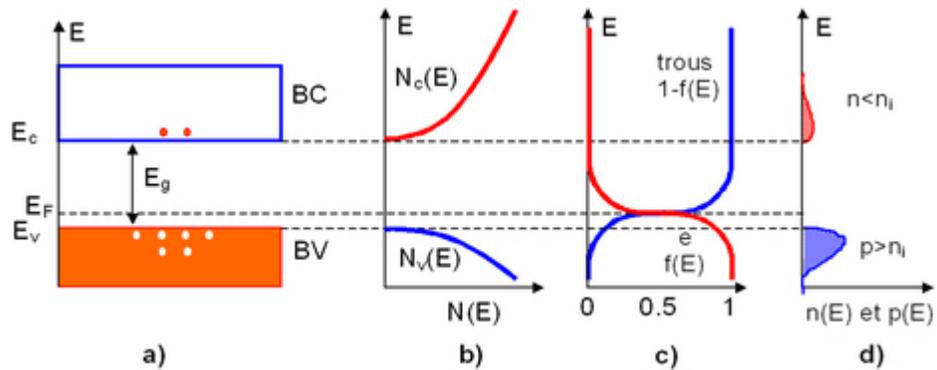


Fig. I.7 : Semi-conducteur type P ;(a) Diagramme des bandes d'énergie, (b) Densités d'états énergétique, (c) Distributions de Fermi-Dirac, (d) Densités énergétiques de porteurs (les densités de porteurs n et p correspondent aux surfaces hachurées)

I.5.4. Semi-conducteurs de type N

Un **semi-conducteur type N** est un semi-conducteur intrinsèque (ex : silicium **Si**) dans lequel on a introduit des impuretés de type donneurs (ex : arsenic **As**). Ces impuretés sont ainsi appelées parce qu'elles donnent un électron à la bande de conduction pour réaliser une liaison avec le cristal semi-conducteur.

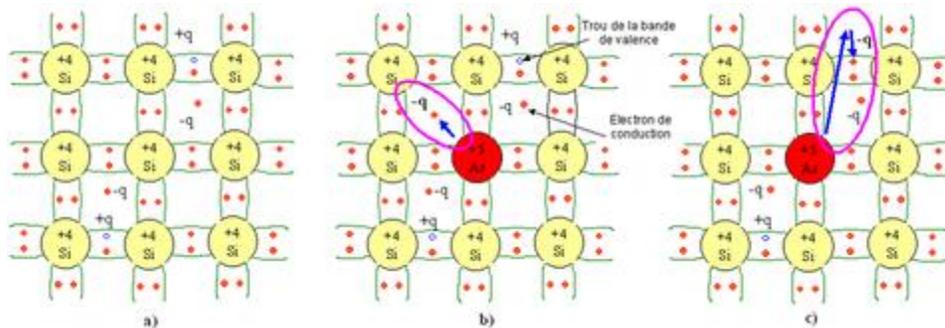


Fig. I.8 : Représentation schématique des liaisons électroniques pour le semi-conducteur silicium (Si) dopé P par de l'arsenic (As). a) Cas du semi-conducteur intrinsèque b) Sur la base de la représentation a), l'impureté (As) donne un électron de conduction en augmentant la densité d'électrons n b) Sur la base de la représentation a), l'impureté (As) donne un électron de conduction en baissant la densité de trous p .

La Figure I.8 met en évidence qu'un semi-conducteur dopé N qui a une densité d'électrons n plus élevée et une densité de trous p plus faible que le même semi-conducteur pris dans sa configuration intrinsèque. On dit alors que les électrons sont les **porteurs majoritaires** et les trous, les **porteurs minoritaires**.

Par analogie avec les semi-conducteurs de type P et en notant N_D la densité de donneurs, les densités de porteurs pour un semi-conducteur de type N sont :

$$n = N_D$$

$$p = \frac{n_i^2}{N_A}$$

Le **niveau de Fermi pour un semi-conducteur type N** est alors :

$$E_{Fn} = E_c - kT \ln \frac{N_c}{N_D}$$

Ainsi plus la densité d'accepteurs est élevée plus le niveau de Fermi se rapproche de la bande de conduction. A la limite si $N_D = N_c$ le niveau de Fermi entre dans la bande de conduction, on dit alors que le semi-conducteur est dégénéré.

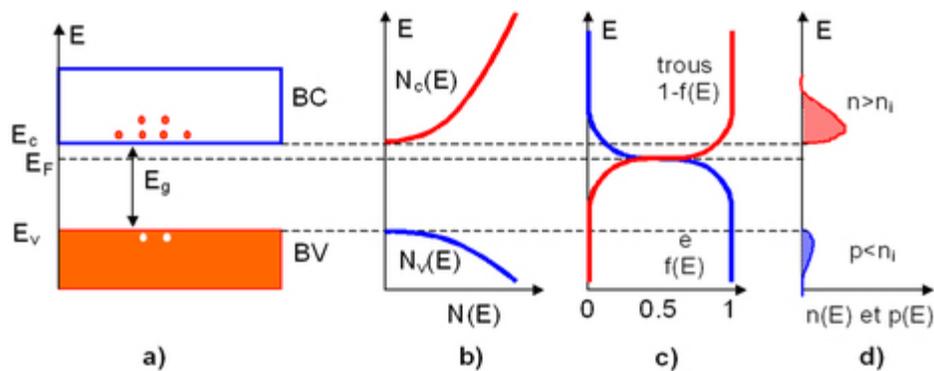


Fig. I.9 : Semi-conducteur dopé N, (a) Diagramme des bandes d'énergie, (b) Densités d'état énergétique, (c) Distributions de Fermi-Dirac, (d) Densités énergétiques de porteurs (les densités de porteurs n et p correspondent aux surfaces hachurées).

I. 6. Conclusion

Ce chapitre a été concentré sur les matériaux semi-conducteurs, conduction d'un semi-conducteur intrinsèque, notion de trou, concentration intrinsèque, semi-conducteur extrinsèque, semi-conducteur de type N, semi-conducteur de type P et tous ce qui concerne ce sujet, les détails de ce genre de semi -conducteur seront présenter dans le prochain chapitre sous forme de jonction PN.

II.1. Introduction

Un semi-conducteur seul (N ou P) présente peu d'intérêt, c'est l'association de plusieurs SC dopés qui permet de créer les composants semi-conducteurs. Le plus simple d'entre eux est la jonction PN (ou diode) c'est le sujet de présent chapitre.

II.2. Jonction abrupte à l'équilibre thermodynamique

Une jonction PN est la mise en contact entre un semi-conducteur type N et un semi-conducteur type P issus d'un même cristal. La différence des densités de donneurs et d'accepteurs ($N_D - N_A$) passe « brusquement » d'une valeur négative pour la région P à une valeur positive pour la région N. La loi de variation de cette différence est donnée par deux constantes pour une jonction dite abrupte.

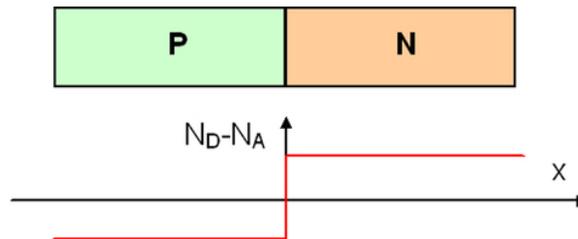


Fig. II.1: Variation de la différence de densités de donneurs et d'accepteurs pour une jonction abrupte

Comme l'étude d'une jonction abrupte étant plus simple et de plus aisément généralisable à une jonction quelconque, nous n'étudierons que ce seul modèle.

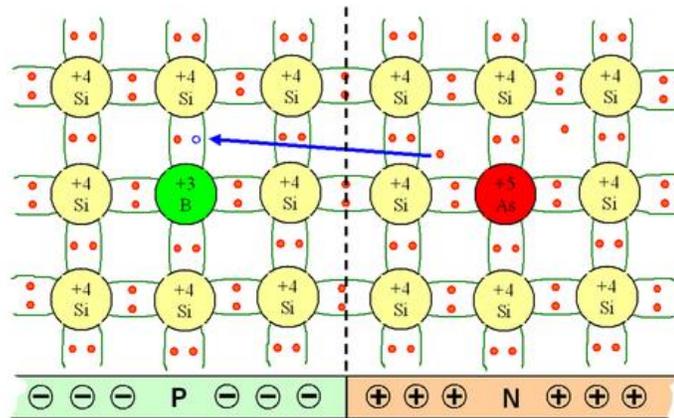


Fig. II.2: L'effet du rapprochement des deux semi-

La Figure II.2 permet de mieux comprendre l'effet du rapprochement des deux semi-conducteurs sur le bilan électronique de la jonction. Nous observons ainsi qu'à proximité de la jonction les électrons de conduction excédentaires coté N passent coté P pour se recombinaison avec des trous. Ainsi, une charge d'espace statique négative se crée coté P et une charge d'espace statique positive se crée coté N. Le lieu où réside cette charge d'espace est appelé zone de charge d'espace ou zone de déplétion. En raison de la présence, dans cette zone, d'un champ électrique intense, la densité de porteurs libres dans cette région est négligeable à l'équilibre thermodynamique. En outre les frontières entre la zone dépeuplée et les zones neutres de la jonction sont très abruptes.

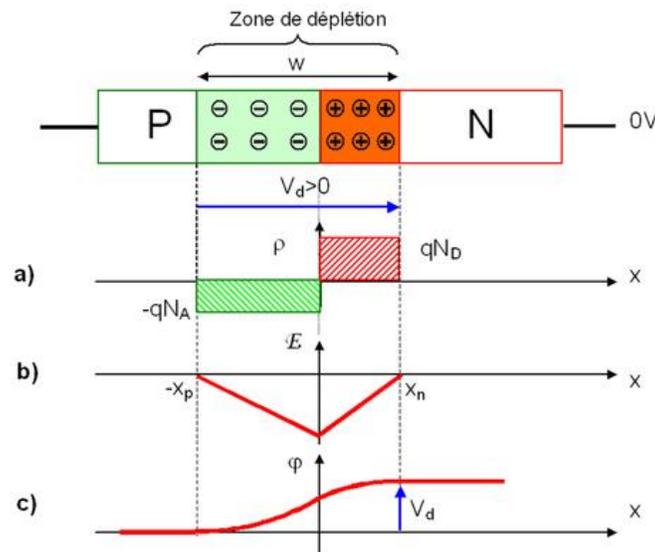


Fig. II.3: Jonction PN à l'équilibre thermodynamique. (a) Charge d'espace, (b) Champ électrique, (c) Potentiel électrostatique.

Après la mise en contact des deux semi-conducteurs de dopage différent, une barrière de potentiel pour les trous et les électrons est constituée. En effet, la double couche de charges négatives coté P et positives coté N, crée un champ électrique dirigé de N vers P qui empêche la diffusion et maintient la séparation des trous coté P et des électrons coté N. Par ailleurs à cause de cette double couche, le potentiel électrostatique varie brusquement dans la zone de la jonction et la d.d.p. V_d , appelée tension de diffusion, atteint des valeurs non négligeables (ex : 0,8V pour le silicium). Cependant si l'on connecte un multimètre entre les deux extrémités du cristal il indiquera 0, car cet instrument de mesure est sensible à une d.d.p. électrochimique et non pas à une d.d.p. électrostatique seule. En effet, le potentiel électrochimique est constant dans tout le cristal y compris dans la zone de charge d'espace car ce $\rho [C \times cm^{-3}]$ potentiel prend en compte non seulement le potentiel électrostatique mais aussi le gradient de concentration des porteurs qui compense exactement l'effet de ce dernier.

La relation liant les grandeurs : charges d'espace, champ électrique E et potentiel électrostatique φ est :

$$\frac{d^2\varphi}{dx^2} = \frac{-dE}{dx} = \frac{-\rho}{\epsilon_s}$$

Où ϵ_s est la permittivité du milieu (10^{-10} F/m pour le silicium).

Le potentiel (chimique) d'un semi-conducteur étant donné par l'énergie de Fermi, **la tension de diffusion** est proportionnelle à la différence des niveaux de Fermi des semi-conducteurs non joints :

$$V_d = \frac{1}{q}(E_{Fp} - E_{Fn}) = \frac{kT}{q} \ln \left(\frac{N_A N_D}{n_i^2} \right)$$

Pour la jonction et à l'équilibre thermodynamique, le niveau de Fermi coté dopé P et coté dopé N est identique. Le diagramme d'énergie de la jonction PN comporte donc

une courbure des bandes de conduction et de valence. Cette courbure fait apparaître une différence d'énergie potentielle électrostatique de qV_d .

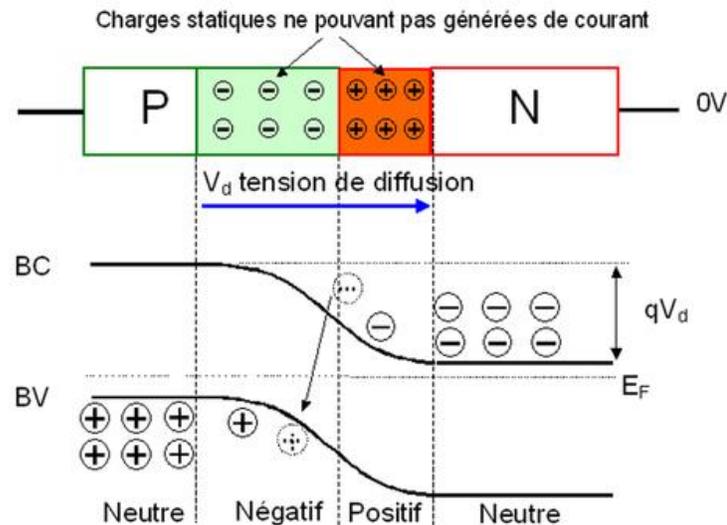


Fig.II.4:Diagramme d'énergie d'une jonction PN à l'équilibre

II.3. Jonction abrupte alimentée en courant

II.3. 1.Densité de courant

Afin de décrire le comportement d'un semi-conducteur hors équilibre thermodynamique (soumis à une tension extérieure), nous devons étudier les courants résultants du déplacement des porteurs de charges que sont les électrons et les trous. Ce déplacement de charges se fait sous l'action d'une force dont l'origine peut être un champ électrique ou un gradient de concentration de porteurs de charges. Dans le premier cas, le courant est appelé courant de conduction, dans le second il est appelé courant de diffusion. Par ailleurs, nous ne caractériserons pas directement le courant mais la densité de courant J , proportionnelle à ce dernier. La densité de courant se définit comme étant la quantité de charges qui traversent une unité de surface par unité de temps.

Lorsque les trous et les électrons baignent dans le champ électrique créé par la mise sous tension de la jonction, ils se déplacent et génèrent ainsi le **courant de conduction** :

$$J_{nc} = n \cdot q \cdot u_n E$$

$$J_{pc} = p \cdot q \cdot u_p E$$

Où N et P sont les densités de porteurs, $q=1,602 \cdot 10^{-19}$ C la charge d'un électron, E le champ électrique de la jonction polarisée et μ_n et μ_p les mobilités respectivement des électrons et des trous.

D'autre part, lorsque les électrons ou les trous ne sont pas distribués uniformément dans le semi-conducteur, leur mouvement s'effectue dans un sens qui tend à uniformiser leur distribution spatiale. Le flux de porteurs et donc le **courant de diffusion** est proportionnel à leur gradient de concentration :

$$J_{nd} = q \cdot D_n \cdot \frac{\partial n}{\partial x}$$

$$J_{pd} = q \cdot D_p \cdot \frac{\partial p}{\partial x}$$

Où D_n et D_p sont les constantes de diffusion des deux types de porteurs.

La mobilité des électrons étant plus élevée que celle des trous, la relation d'Einstein montre que, pour un même gradient de concentration, le courant de diffusion des électrons est plus grand que celui des trous.

Relation d'Einstein :

$$\frac{D_n}{u_n} = \frac{D_p}{u_p} = \frac{kT}{q}$$

Il est évident que le courant total est constant dans toute la jonction. Aussi, pour l'évaluer, choisissons une région permettant de simplifier les calculs. Cette région correspond aux parties neutres N et P. En effet, loin de la zone de déplétion le champ

électrique E en régime de faible injection est négligeable, ceci provenant de la conduction non nulle des semi-conducteurs. Le courant total est la seule somme des courants de diffusion des trous et des électrons. De plus, dans les zones neutres (hors zone de déplétion) la répartition spatiale des densités de porteurs majoritaires, c'est à dire les électrons coté N et les trous coté P, est constante. Or les courants de diffusion sont proportionnels au gradient de concentrations des porteurs, ainsi le courant total est généré par les porteurs minoritaires, c'est à dire les électrons coté P et les trous coté N. L'expression de la densité de **courant total** est donc :

$$J = J_{na}(x_p) + J_{pd}(x_n)$$

Où x_p (x_n) délimite la frontière de la zone de déplétion coté P (N).

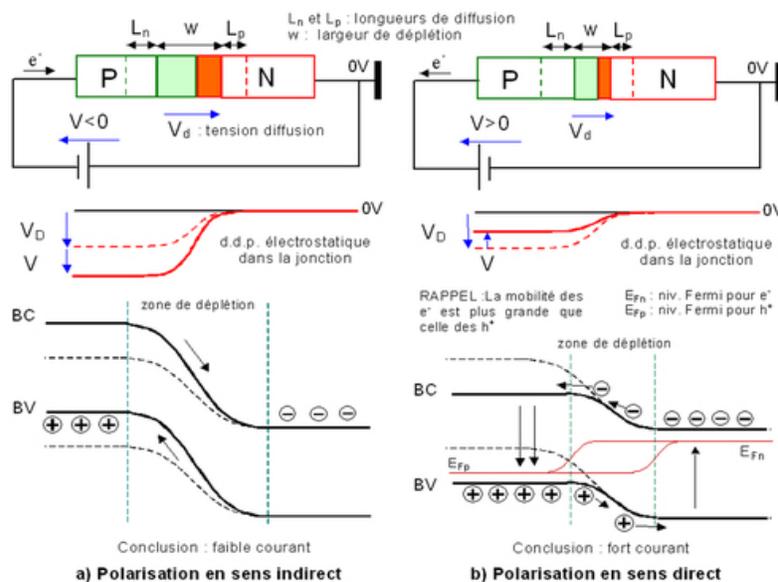


Fig. II.5 : Polarisation d'une jonction PN

Afin d'exprimer J en fonction de la tension extérieure V , nous devons évaluer les densités de porteurs minoritaires $n_p (=n(x_p))$ et $p_n (=p(x_n))$ dans les zones neutres. Pour ce faire, nous allons écrire les équations dites de continuité donnant l'évolution du nombre de porteurs au cours du temps.

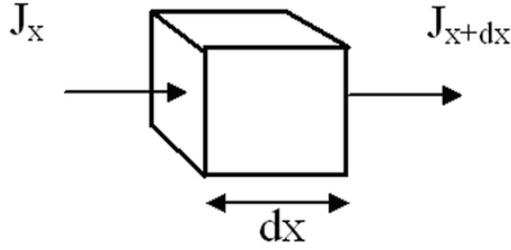


Fig.II.6 : Elément de volume de semi-conducteur

Considérons un volume de semi-conducteur élémentaire de section unitaire et de longueur dx . La variation de porteurs par unité de temps dans cet élément de volume est la somme algébrique du nombre de porteurs qui entrent et qui sortent (traduit par l'apport de porteurs extérieurs) $\frac{1}{q} \frac{\partial J_x}{\partial x}$, de ceux qui se créent et de ceux qui se recombinent (traduit par les durées de vie τ_n et τ_p). Ainsi, nous obtenons pour les trous et les électrons les **équations de continuité** suivantes :

$$\frac{dn_p}{dt} = \frac{1}{q} \frac{\partial J_{nd}}{\partial x} - \frac{n_p - n_{p0}}{\tau_n}$$

$$\frac{dp_n}{dt} = \frac{1}{q} \frac{\partial J_{nd}}{\partial x} - \frac{p_n - p_{n0}}{\tau_p}$$

Où $n_{p0} = n(x_p)$ ($p_{n0} = p(x_n)$) est la densité d'électrons (de trous) coté P(N) pour la jonction non alimentée et τ_n , τ_p les durées de vie respectives des porteurs dans les régions neutres.

Les **équations de continuité à l'état stationnaire** sont alors :

$$\frac{\partial^2 n_p}{\partial x^2} - \frac{n_p - n_{p0}}{L_n^2} = 0$$

$$\frac{\partial^2 p_n}{\partial x^2} - \frac{p_n - p_{n0}}{L_p^2} = 0$$

$$L_{n/p} = \sqrt{D_{n/p} \cdot \tau_{n/p}}$$

Où $L_{n/p} = \sqrt{D_{n/p} \cdot \tau_{n/p}}$ sont les longueurs de diffusions des porteurs.

En notant les densités des porteurs majoritaires $n_{n0}(= N_D)$ et $p_{p0}(= N_A)$, l'expression de la tension de diffusion nous permet de lier les densités de porteurs majoritaires aux porteurs minoritaires pour la jonction à l'équilibre :

$$n_{n0} = n_{p0} \exp\left(\frac{qV_d}{kT}\right)$$

$$p_{p0} = p_{n0} \exp\left(\frac{qV_d}{kT}\right)$$

Lorsque la jonction est alimentée la d.d.p. électrostatique devient $V_d - V$. Par analogie avec la jonction à l'équilibre, les densités de porteurs majoritaires et minoritaires sont liées par :

$$n_n = n_p \cdot \exp\left[\frac{q(V_d - V)}{kT}\right]$$

$$p_p = p_n \cdot \exp\left[\frac{q(V_d - V)}{kT}\right]$$

Où V est la tension de polarisation de la diode si l'on néglige les pertes ohmiques dans les semi-conducteurs dopés P et N

Dans le cadre de l'injection faible, les densités de porteurs majoritaires sont quasi-constants entre l'état à l'équilibre et hors équilibre, on obtient alors pour variation de porteurs minoritaires :

$$n_p - n_{p0} = n_{p0} \cdot \left(\exp\left[\frac{qV}{kT}\right] - 1\right)$$

$$p_n - p_{n0} = p_{n0} \cdot \left(\exp\left[\frac{qV}{kT}\right] - 1\right)$$

Nous pouvons à présent résoudre les équations de continuité écrites à l'état stationnaire. Ces équations différentielles nécessitent de connaître des conditions aux limites. Or les densités de porteurs minoritaires loin de la jonction n'ont pas été

modifiées par l'alimentation de la diode, ce qui se traduit par : $n_p = (x = -\infty) = n_{p0}$ et $P_n = (x = +\infty) = p_{n0}$. Les variations de densité de porteurs minoritaires sont alors exprimées en fonction de la position x dans la jonction hors zone de déplétion par :

$$n_p - n_{p0} = n_{p0} \cdot (\exp \left[\frac{qV}{kT} \right] - 1) \exp \frac{(x - x_p)}{L_n}$$

$$p_n - p_{n0} = p_{n0} \cdot (\exp \left[\frac{qV}{kT} \right] - 1) \exp \frac{-(x - x_n)}{L_p}$$

En évaluant les densités de courants de diffusion aux limites de la zone de déplétion à l'aide des relations précédentes, on obtient la **densité de courant totale** :

$$J = J_s (\exp \left[\frac{qV}{kT} \right] - 1)$$

$$J_s = \frac{qn_{p0}D_n}{L_n} + \frac{qp_{n0}D_p}{L_p}$$

II.3.2. Polarisation continue inverse

En **polarisation continue inverse** ($V < 0$), quelque soit la tension faible appliquée aux bornes de la jonction le courant total est constant et vaut $-J_s$. Ce courant est fort naturellement appelé courant de saturation. Cependant, pour de forte polarisation inverse le courant total peut brusquement et fortement augmenter. On dit alors que l'on a atteint la **tension de claquage** de la jonction, notée V_c . En effet, lorsque l'on augmente la tension de polarisation inverse, on augmente de ce fait le champ électrique à l'intérieur de la jonction. Or, il existe une valeur limite E_0 à ce champ électrique. En effet, lorsque le champ électrique augmente, la force électrique $\vec{F} = -q \cdot \vec{E}$ qui s'exerce sur les électrons liés au réseau cristallin s'accroît et devient supérieure à la force de liaison des électrons de valence sur les noyaux. Ces électrons sont ainsi libérés, le cristal devient alors conducteur et la tension de polarisation

inverse, et par conséquent le champ électrique, n'augmente plus. Ceci signifie que le champ électrique maximum que l'on peut établir dans un cristal semi-conducteur est celui qui provoque l'excitation directe d'un électron de la bande de valence à la bande de conduction, c'est à dire l'ionisation du matériau.

Le phénomène de claquage peut être dû à deux processus distincts. Le premier est appelé effet tunnel ou **effet Zener**. Le champ électrique élevé ($\sim 10^6 \text{V/cm}$ pour le silicium) génère des paires électron-trou. Les électrons associés à ces paires sont émis à travers la zone de déplétion, de la bande de valence vers la bande de conduction, sans modification d'énergie, d'où le terme d'effet tunnel. Dans la pratique, cet effet n'est observable que dans les jonctions PN fortement dopées, pour lesquelles la zone de charge d'espace est très étroite $w \cong 500 \text{ \AA}$ diminuant ainsi la longueur du « tunnel ».

Lorsque la largeur de la zone de charge d'espace n'est pas particulièrement faible, $w > 1000 \text{ \AA}$, un phénomène appelé **effet d'avalanche** entraîne le claquage de la jonction avant l'effet Zener. Pour des champs électriques de l'ordre de 10^5V/cm , c'est à dire pour une valeur environ dix fois inférieure au seuil d'effet Zener, l'accélération acquise par quelques porteurs, essentiellement d'origine thermique, est suffisante pour permettre de générer des paires électron-trou par choc avec les atomes du cristal. Ces paires électron-trou sont à leur tour accélérées, et peuvent créer d'autres paires. Il en résulte un processus en chaîne rappelant un phénomène d'avalanche. Ce processus est donné par la Figure II.7. Il se décrit comme suit :

- ↳ La phase (1) correspond à la création thermique d'une paire électron-trou ;
- ↳ Dans la phase (2) l'électron est accéléré par le champ électrique et se trouve de ce fait de plus en plus haut dans la bande de conduction, on dit qu'il devient un porteur chaud ;

↳ La phase (3) correspond au moment où son énergie cinétique est suffisante pour créer par choc une autre paire électron-trou, à l'issue de ce choc, appelé impact d'ionisation, l'électron ayant perdu de l'énergie se trouve dans le bas de la bande de conduction et une deuxième paire d'électron-trou est créée. Si la largeur de la zone de charge d'espace est suffisante le processus peut se poursuivre. Notons que le phénomène décrit ici pour l'électron existe aussi pour le trou.

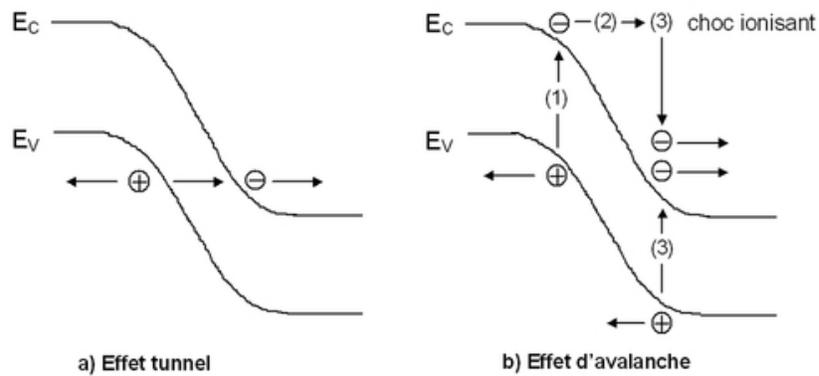


Fig. II.7: Bandes d'énergie à la tension de claquage.

II.3.3. Polarisation continue directe

En **polarisation continue directe** ($V > 0$) et dans le cadre de l'injection faible, le courant total traversant la jonction est une fonction exponentielle de la tension de polarisation V . Cependant, lorsque la polarisation directe devient importante, la barrière de potentielle constituée par la zone de déplétion devient faible et ainsi la résistance propre de la jonction devient négligeable devant la résistance ohmique R des deux semi-conducteurs N et P. On ne peut plus écrire que la tension d'alimentation que l'on notera V_a est égale à la tension de polarisation seule mais à $V + V_\Omega$ ou V est la tension de polarisation nécessaire pour réduire la barrière de potentiel à une valeur

de l'ordre de kT/q et $V_{\Omega} = R.J$. J est la chute de tension due à la résistance ohmique des régions N et P.

II.3.3.1. Caractéristique courant-tension

Nous pouvons à présent tracer la courbe courant-tension pour une jonction PN en tenant compte des particularités des polarisations inverse et directe données dans les paragraphes précédents. Cette courbe montre l'existence d'une quasi tension d'offset V_{off} dans le cas où la résistance ohmique des semi-conducteurs est faible.

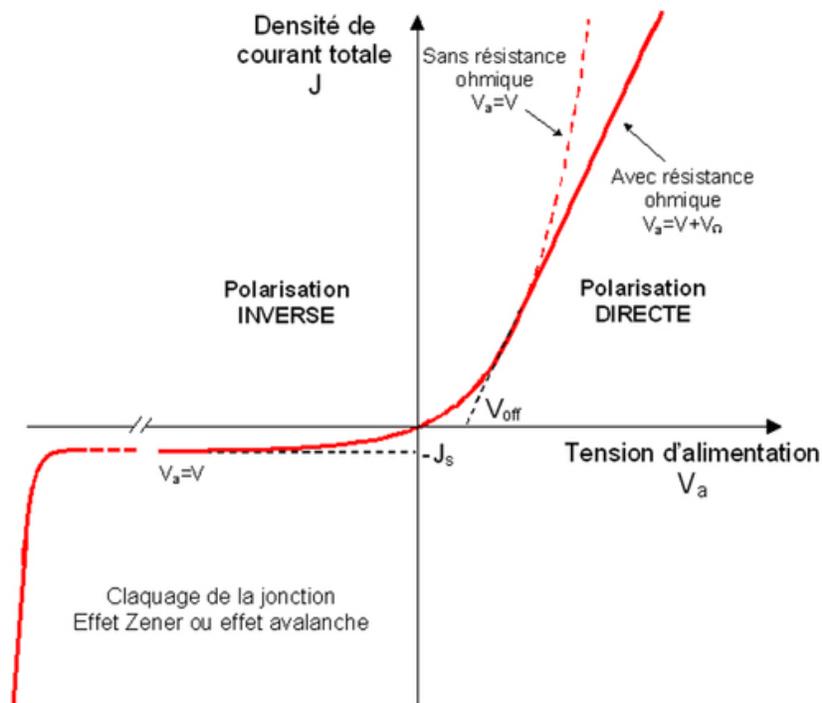


Fig. II.8: Courbe caractéristique de la jonction PN

II.3.4. Polarisation alternative directe, capacité de diffusion

En **polarisation alternative directe** la jonction PN est soumise à une tension de polarisation V composée d'une tension constante sens direct ($V_0 > 0$) et d'une tension alternative de faible amplitude ΔV et de fréquence f . On négligera la résistance ohmique des semi-conducteurs (régime de faible injection). Cette tension

alternative va générer une densité de courant total J composée elle aussi d'une partie constante J_0 et d'une faible composante alternative ΔJ (complexe).

$$V = V_0 + \Delta V \cdot \exp(j\omega t)$$

$$J = J_0 + \Delta J \cdot \exp(j\omega t)$$

Où $\omega = 2\pi f$ est la pulsation de modulation.

Pour des fréquences de modulation relativement basses telles que $\omega\tau \ll 1$ ou $\tau = \tau_n$ où τ_p où représente la durée de vie des porteurs, l'admittance complexe $y = \frac{\Delta J}{\Delta V}$, s'écrit :

Pour $\omega\tau \ll 1$, $y = g_d + j \cdot C_d \omega$ avec :

$$g_d = \frac{q^2}{kT} \exp\left(\frac{qV_0}{kT}\right) \cdot \left(\frac{p_{n0} D_p}{L_p} + \frac{n_{p0} D_n}{L_n}\right)$$

$$C_d = \frac{q^2}{2kT} \exp\left(\frac{qV_0}{kT}\right) \cdot (p_{n0} \cdot L_p + n_{p0} \cdot L_n)$$

Où g_d est **conductance de diffusion**, C_d est la **capacité de diffusion**.

Cette relation montre que l'amplitude de la composante alternative du courant varie exponentiellement avec la partie continue de la tension de polarisation. De plus, il existe un déphasage entre la tension de polarisation et la réponse en courant, traduit par la capacité de diffusion. Cette capacité trouve son origine dans la mobilité élevée des porteurs. En effet, il faut savoir que les porteurs, électrons et trous, ont une masse non nulle, par ailleurs dépendante du cristal (pour GaAs ; masse effective de l'électrons : $m_e = 0.06 \cdot 10^{-30} \text{kg}$). Sous l'action de la polarisation, de par leur mobilité élevée, ils ont la possibilité d'acquérir une vitesse relativement importante. Ainsi, lorsque cette polarisation est inversée rapidement les porteurs par un phénomène d'inertie ne répondent pas immédiatement à l'action de cette nouvelle polarisation.

Par conséquent, le courant total généré par le déplacement de ces porteurs est déphasé par rapport à la tension de polarisation.

Pour des fréquences de modulation élevées telles que $\omega\tau \ll 1$, l'admittance complexe devient :

Pour $\omega\tau \gg 1$; $y = g_d + j(\omega) + j.C_d(\omega) \times \omega$ avec :

$$g_d(\omega) = \frac{q^2}{kT\sqrt{2}} e^{\frac{qV_0}{kT}} \cdot (p_{n0}\sqrt{D_p} + n_{p0}\sqrt{D_n})\sqrt{\omega}$$

$$C_d(\omega) = g_d/\omega$$

Ainsi, la conductance et la capacité de diffusion deviennent tout deux dépendant de la fréquence de modulation et le courant est en retard de 45° sur la tension.

II.4. Conclusion

Dans ce chapitre nous avons présenté des généralités sur la Jonction PN, sa définition ainsi que son utilité, exemples d'utilisation comme la diode redresseuse, diode tunnel, diode Zener ...

Le suivant chapitre présente un composant pareil c'est le transistor Bipolaire.

III.1. Introduction

Les transistors sont des semi-conducteurs avec trois contacts. Ils servent à l'amplification ou à la commutation de signaux. On distingue le transistor bipolaire et le transistor à effet de champs, répartis eux-mêmes dans plusieurs types. Les transistors européens sont classés d'après la désignation Pro-Electron, qui est expliquée ci-dessous.

La première lettre désignera le matériel de base :

A : Germanium ou similaire (largeur de bande 0.6 ... 1.0eV)

B : Silicium ou similaire (largeur de bande 1.0 ... 1.3eV)

C : Arséniure de gallium ou similaire (largeur de bande > 1.3eV)

D : Antimoniure d'indium ou similaire (largeur de bande < 0.6eV)

R : Matériaux pour opto-éléments (par exemple sulfite de cadmium)

La deuxième lettre désignera le type et la fonction :

A : Diode

M : Générateur à effet Hall (circuit fermé)

B : Diode de capacité

N : Opto-coupleur

C : Transistor AF

P : Détecteur de radiation

D : Transistor de puissance AF *)

0 : Générateur de radiation

E : Diode en tunnel

R : Thyristor

F : Transistor HF

S : Transistor de commutation

G : Diodes micro-ondes et sim.

T : Thyristor de puissance *)

H : Diode à champs magnétiques

U : Trans., commut., puissance *)

K : Générateur à effet Hall

X : Diode multiplicatrice (circuit ouvert)

L : Transistor de puissance HF *)

Y : Diode de puissance *)

*) $R_{thG} < 15^{\circ}C/W$

Z : Diode Z ou similaire.

Pour les transistors standards, ces deux lettres sont suivies d'un numéro à trois chiffres (100 ... 999). Pour ceux de types professionnels, ces deux lettres sont suivies d'une troisième et d'une numérotation à deux chiffres (10 ... 99).

III. 2. Les transistors bipolaires

III. 2. 1. Généralités

Les transistors bipolaires sont fabriqués à partir de silicium ou germanium et

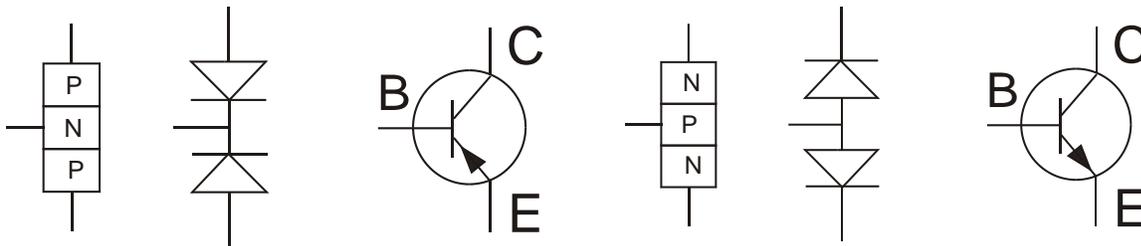


Fig. III.1 Construction schématique et symbole du transistor

portent le nom du matériel de base (Transistor silicium ou transistor germanium). En général, ils sont constitués de deux diodes en série montées en inverse avec une couche semi-conductrice commune. D'après leur polarisation, on les appelle transistor PNP ou NPN (**Fig. III.1**).

Le transistor est alimenté avec des éléments passifs et des sources externes qui créent une polarisation directe pour la diode base base-émetteur et une polarisation inverse pour la diode émetteur-collecteur (**Fig. III.2**).

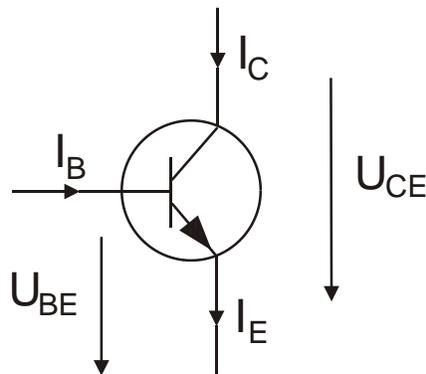


Fig. III.2: Polarisation des tensions et courants (transistor NPN)

Les propriétés du transistor PNP (complémentaire) sont très similaires. Il faut seulement renverser la polarisation des sources. Nous nous limiterons par la suite à l'étude du transistor NPN.

Le transistor est un élément amplifiant car le courant du collecteur I_C est quelque cent fois plus fort que le courant de base I_B ; tous deux étant approximativement proportionnels.

Dans un circuit le transistor est couramment utilisé selon trois montages différents (connexion de principe). En fonction du connecteur qui sert à la fois d'entrée et de sortie, on nomme le montage avec amplificateur « émetteur commun », « base commune » ou « collecteur commun ».

III.2.2. Caractéristique et valeurs limites des transistors

Les propriétés des transistors sont décrites avec les valeurs limites, les caractéristiques et les paramètres quadripôles. Les valeurs limites donnent les valeurs maximales du transistor (tensions, courants, puissance, température etc. voir exemple BC108B). Ces valeurs sont représentées par les caractéristiques du transistor (**Fig. III.3**).

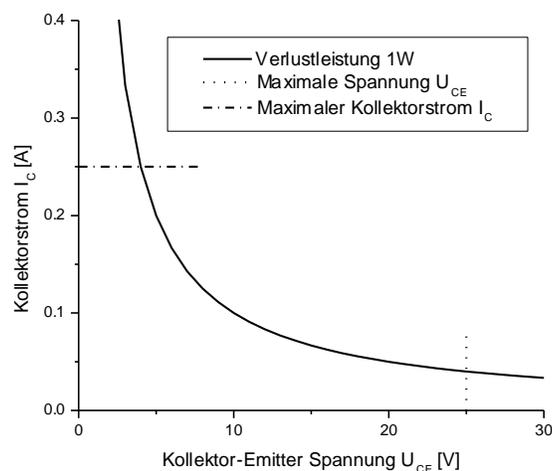


Fig. III.3 : Valeurs limites du transistor.

Les propriétés électriques sont décrites par les caractéristiques (signal fort). Pour les signaux faibles on applique la théorie des quadripôles.

Les caractéristiques les plus importantes sont (exercice) :

- La caractéristique de transfert $I_C(I_B, U_{CE}=\text{const.})$,
- La caractéristique d'entrée $I_B(U_{BE}, U_{CE}=\text{const.})$ (Fig.III.4) et
- La caractéristique de sortie $I_C(U_{CE}, I_B=\text{const})$ (Fig.III.5).

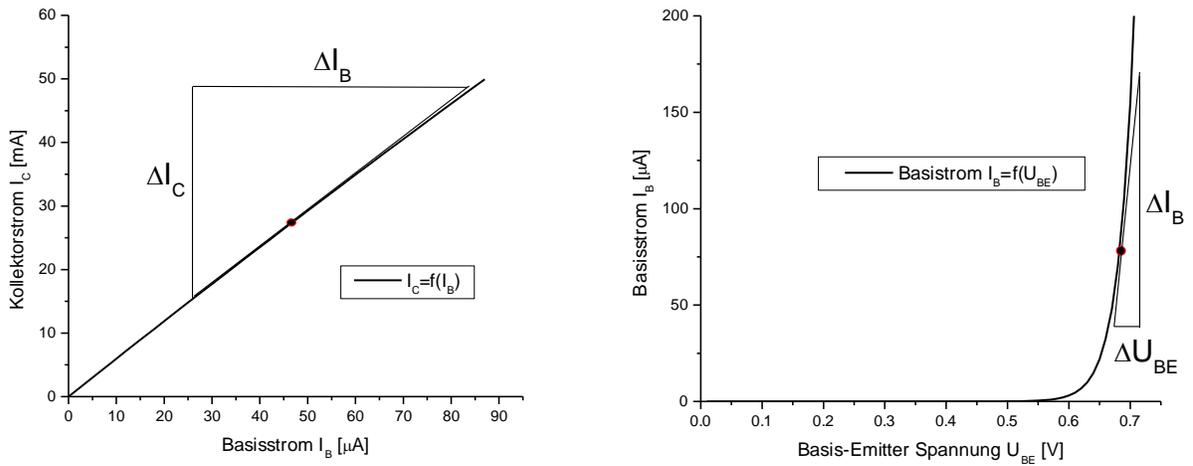


Fig. III.4: La caractéristique de transfert et la caractéristique d'entrée

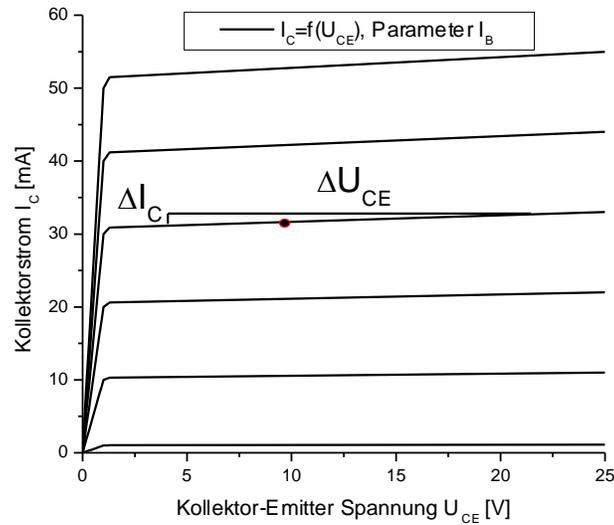


Fig. III.5: Le réseau de la caractéristique de sortie

III.2. 3. Le comportement en signaux faibles et les paramètres quadripôles

Dans une plage restreinte, les courbes des caractéristiques peuvent être linéarisées. Les valeurs absolues des courants et tensions sont ensuite remplacées par des variations différentielles, qui décrivent le transistor dans la proximité du point de repos (l'état sans signal d'entrée, donné par I_{C0} et U_{CE0}).

La dérivée partielle du courant de collecteur en fonction de la tension de base est nommée **admittance de transfert direct S**. On la trouve dans la caractéristique de sortie avec le paramètre tension de base U_{BE} :

$$S = \left. \frac{\partial I_C}{\partial U_{BE}} \right|_{U_{CE}=\text{const}} \quad [\text{A/V}]$$

Dans la caractéristique de sortie on trouve **la résistance différentielle de sortie r_{CE}**

$$r_{CE} = \left. \frac{\partial U_{CE}}{\partial I_C} \right|_{U_{BE}=\text{const}} \quad r_{CE} = \left. \frac{\partial U_{CE}}{\partial I_C} \right|_{I_B=\text{const}} \quad [\Omega]$$

La résistance différentielle d'entrée r_{BE} est tirée de la caractéristique d'entrée

$$r_{BE} = \left. \frac{\partial U_{BE}}{\partial I_B} \right|_{U_{CE}=\text{const}} \quad [\Omega]$$

L'amplification du courant statique B et **dynamique β** sont aussi des valeurs importantes

$$B = \frac{I_C}{I_B} \quad \beta = \left. \frac{\partial I_C}{\partial I_B} \right|_{U_{CE}=\text{const}}$$

La contre réaction interne A_r et **l'admittance inverse S_r** sont souvent négligeables dans des applications de basses fréquences mais elles jouent un rôle important dans le domaine des hautes fréquences

$$A_r = \left. \frac{\partial U_{BE}}{\partial U_{CE}} \right|_{I_B = \text{const}}$$

$$S_r = \left. \frac{\partial I_B}{\partial U_{CE}} \right|_{U_{BE} = \text{const}} = \frac{-A_r}{r_{BE}}$$

Quatre des différentiels mentionnés décrivent les propriétés du transistor dans le détail et mènent aux paramètres quadripôles à l'aide de la dérivée totale.

$$dI_B = \frac{\partial I_B}{\partial U_{BE}} dU_{BE} + \frac{\partial I_B}{\partial U_{CE}} dU_{CE}$$

$$dI_C = \frac{\partial I_C}{\partial U_{BE}} dU_{BE} + \frac{\partial I_C}{\partial U_{CE}} dU_{CE}$$

Où

$$\begin{pmatrix} dI_B \\ dI_C \end{pmatrix} = \begin{pmatrix} \frac{1}{r_{BE}} & S_r \\ S & \frac{1}{r_{CE}} \end{pmatrix} \begin{pmatrix} dU_{BE} \\ dU_{CE} \end{pmatrix}$$

Dans les applications, ceux-ci sont souvent remplacés par les paramètres H (hybride, mixte). Ces derniers donnent la tension d'entrée et le courant de sortie en fonction du courant d'entrée et de la tension de sortie.

$$\begin{pmatrix} dU_{BE} \\ dI_C \end{pmatrix} = \begin{pmatrix} h_{11e} & h_{12e} \\ h_{21e} & h_{22e} \end{pmatrix} \begin{pmatrix} dI_B \\ dU_{CE} \end{pmatrix}$$

On remplace les différentiels par les grandeurs alternatives

$$\begin{aligned} u_{BE} &= h_{11e} i_B + h_{12e} u_{CE} \\ i_c &= h_{21e} i_B + h_{22e} u_{CE} \end{aligned}$$

L'indice e montre que les paramètres sont valables pour le montage émetteur commun. A l'aide de la théorie des quadripôles (ou avec un calcul algébrique), on remplace les paramètres Y par les paramètres H .

III.3. Point de repos ou point de fonctionnement

Les propriétés du transistor dépendent fortement de son état statique donné par le courant moyen I_C et sa tension moyenne U_{CE} . Ce courant de repos et cette tension de repos sont mesurés sans signal d'entrée. Ceci donne un point sur la caractéristique, défini comme étant le **point de repos**.

Le point de repos est établi d'après le cahier des charges pour le circuit et en fonction des contraintes supplémentaires. Il est fixé avec des composants externes. Il est important de s'assurer qu'il ne change que dans des limites données si l'influence de la température fait varier les propriétés du transistor.

III.4. Le schéma équivalent

On désigne un circuit électrique comme **schéma équivalent**, s'il possède les mêmes propriétés que l'original. Il est souvent composé d'éléments de base tels que les résistances, les sources, les capacités ou les inductances.

Le schéma équivalent du transistor se base sur des paramètres quadripôles. La Figure III.6 montre l'exemple du schéma équivalent d'un transistor en montage émetteur commun exprimé avec les paramètres Y .

Si l'admittance inverse peut-être négligée, la partie de l'entrée du schéma équivalent se simplifie pour ne laisser que la résistance d'entrée. Pour des fréquences élevées, cette simplification n'est plus valable et le schéma est à améliorer avec des éléments parasites (p. ex. capacités)

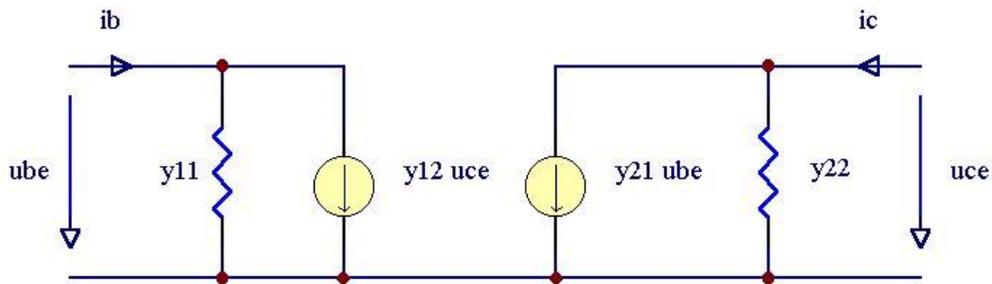


Fig. III.6 :Le schéma équivalent du transistor (paramètres Y)

III.4.1. Montage émetteur commun

III.4.1.1. Schéma de base et schéma équivalent

Dans le schéma de principe du montage émetteur commun (**Fig III.7**) une résistance R_C conduisant le courant I_C produit une chute de tension qui représente le signal de sortie. Souvent, une résistance R_G représentant la résistance de la source du signal d'entrée est prise en compte.

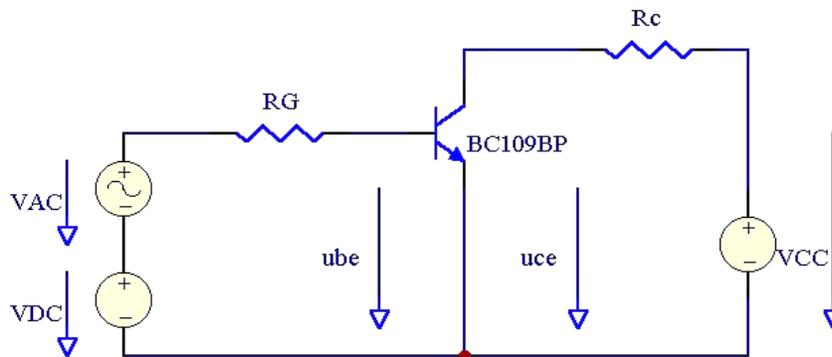


Fig. III.7 : Transistor en montage émetteur commun

La Figure III.8 montre le schéma équivalent utilisant les paramètres H du transistor et complété par les résistances R_G et R_C .

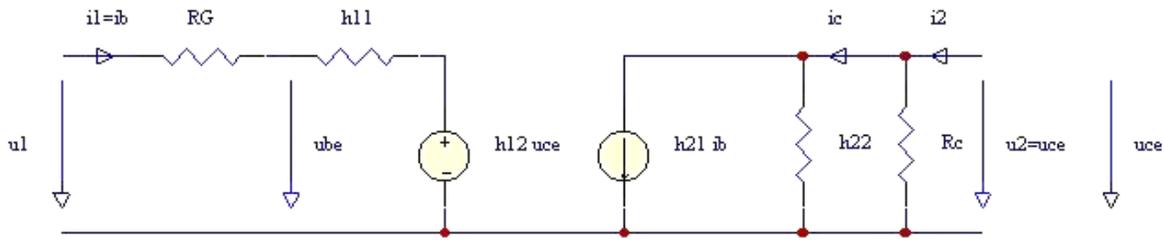


Fig. III.8: Le schéma équivalent (paramètres H)

III.4.1.2. Calcul de l'amplification dans le schéma de base

Dans ce cas simple, les valeurs intéressantes (amplification, impédance d'entrée et de sortie) sont faciles à déterminer.

Le courant d'entrée i_1 est

$$i_1 = \frac{u_1 - h_{12} u_2}{R_G + h_{11}} = i_B$$

Et la tension de sortie u_2 devient, sous condition que $i_2=0$ (attention au signe de $i_c = h_{22} i_B$ et u_2 !):

$$u_2 = -h_{21} i_B \frac{\frac{1}{h_{22}} R_C}{\frac{1}{h_{22}} + R_C}$$

Après l'introduction de (1.10) dans (1.11) et une transformation algébrique, on trouve pour l'amplification :

$$\frac{u_2}{u_1} = -h_{21} \frac{\frac{1/h_{22} R_C}{1/h_{22} + R_C}}{R_G + h_{11} - h_{12} h_{21} \frac{1/h_{22} R_C}{1/h_{22} + R_C}} \cong -h_{21} \frac{\frac{1/h_{22} R_C}{1/h_{22} + R_C}}{R_G + h_{11}}$$

La théorie des quadripôles fournit le même résultat. Il se base sur la mise en cascade des trois quadripôles A_1 , A_2 et A_3 . Le calcul utilise les paramètres A définis comme :

$$u_1 = a_{11}u_2 - a_{12}i_2$$

$$i_1 = a_{21}u_2 - a_{22}i_2$$

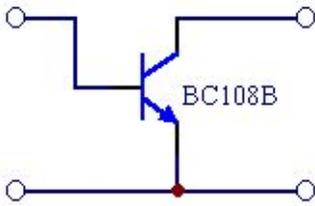
Pour le premier quadripôle on trouve :



$$A_1 = \begin{pmatrix} 1 & R_G \\ 0 & 1 \end{pmatrix}$$

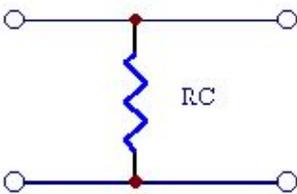


Les paramètres H du transistor sont transformés en paramètres A.



$$A_2 = -\frac{1}{h_{21}} \begin{pmatrix} \Delta H & h_{11} \\ h_{22} & 1 \end{pmatrix}$$

Et le troisième quadripôle est décrit par



$$A_3 = \begin{pmatrix} 1 & 0 \\ \frac{1}{R_C} & 1 \end{pmatrix}$$

Le résultat final est le produit des trois quadripôles qui donne

$$A_1 \times A_2 \times A_3 = -\frac{1}{h_{21}} \begin{pmatrix} \Delta H + R_G h_{22} + \frac{h_{11} + R_G}{R_C} & h_{11} + R_G \\ h_{22} + \frac{1}{R_C} & 1 \end{pmatrix}$$

Si $i_2 = 0$ (circuit ouvert à la sortie ou pas de charge) l'amplification est de

$$\frac{u_2}{u_1} = \frac{1}{a_{11}} = \frac{-h_{21}}{\Delta H + R_G h_{22} + \frac{h_{11} + R_G}{R_C}}$$

L'impédance d'entrée du circuit complet (c'est à dire incluant la résistance de la source), est donnée par le rapport u_1 et i_1 (pour $i_2=0$)

$$r_e = \left. \frac{u_1}{i_1} \right|_{i_2=0} = \frac{a_{11}}{a_{21}} = \frac{\Delta H + R_G h_{22} + \frac{h_{11} + R_G}{R_C}}{h_{22} + \frac{1}{R_C}}$$

Si le terme $h_{12}h_{21}$ est négligeable, l'impédance d'entrée devient la somme de R_G et $r_{BE}=h_{11}$

$$r_e = \left. \frac{u_1}{i_1} \right|_{i_2=0} = h_{11} + R_G$$

La résistance d'entrée du transistor (sans la résistance R_G) se réduit

$$r_e = \left. \frac{u_1}{i_1} \right|_{i_2=0} = \frac{R_C \Delta H + h_{11}}{R_C h_{22} + 1} \cong h_{11}.$$

La résistance de sortie avec l'entrée court-circuitée (mais avec R_G) est donnée par

$$r_a = \frac{a_{12}}{a_{11}} = \frac{h_{11} + R_G}{\Delta H + R_G h_{22} + \frac{h_{11} + R_G}{R_C}}$$

Ou, si R_G est négligeable par

$$r_a \Big|_{R_G=0} = \frac{h_{11}}{\Delta H + \frac{h_{11}}{R_C}}$$

Le choix et le réglage du point de repos : Les résultats montrés ci-dessus sont valables pour des applications à signal faible, c. à d. pour des petites variations autour du point de repos donné par I_{C0} et U_{CE0} .

Le choix du point de repos dépend des devoirs du circuit à dimensionner et d'autres contraintes :

- La tension et puissance de l'alimentation
- L'impédance du générateur et de la charge
- Etage à faible bruit oui/non?
- L'amplification de tension maximale
- L'amplification de puissance maximale
- Amplitude maximale à la sortie
- Facteur de distorsion (distorsions non linéaires)
- Gamme de fréquence

Les propriétés du transistor et les exigences au circuit mentionnées ci-dessus donnent la base pour le choix du point de repos, donné par le courant de collecteur I_{C0} et la tension collecteur-émetteur U_{CE0} . Les détails seront montrés plus tard dans les applications.

La **polarisation** peut être effectuée à l'aide d'une ou plusieurs sources externes. L'une fournit la tension émetteur-collecteur, l'autre la tension de repos base-émetteur (**Fig. III.7**). Parce qu'il est plus économique d'utiliser une seule source, on polarise la base avec des éléments supplémentaires. Dans la Figure III.9 deux possibilités sont présentées (mais pas recommandées)

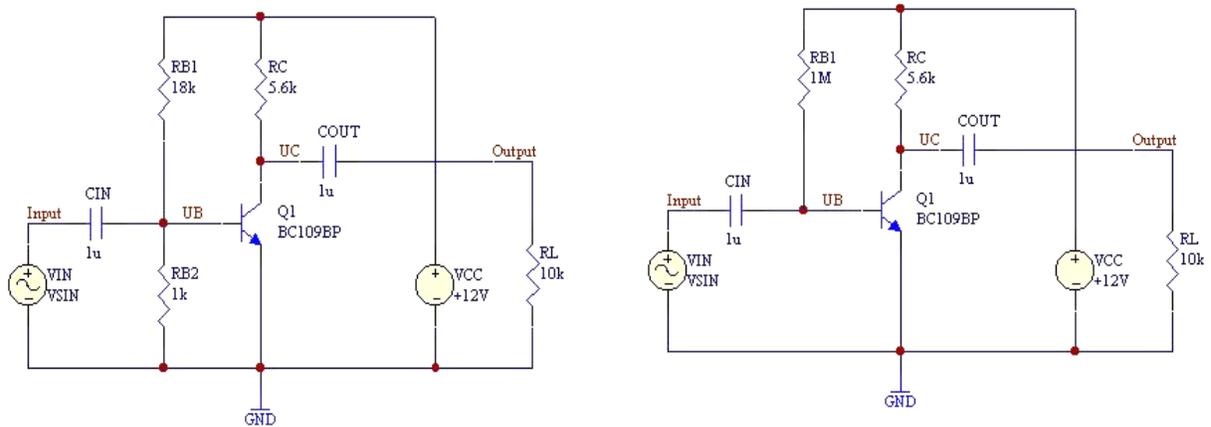


Fig. III.9 : Montages possible pour obtenir la polarisation de la base

Dans les deux cas le signal est branché à l'entrée et à la sortie par les condensateurs CIN et COUT. Cela permet de conserver les niveaux dc (courant direct) du transistor qui restent non perturbés par les éléments externes.

Les deux capacités forment deux filtres passe haut qu'il faut choisir d'après la fréquence inférieure donnée par le cahier des charges.

Dans le circuit à gauche le pont de base fixe la tension de base U_{BE0} , mais il y a deux désavantages :

- La caractéristique d'entrée du transistor varie à cause des tolérances de fabrication.
- La tension de base U_{BE} pour un courant I_C donné dépend de la température (approximative $2 \text{ mV}/^\circ\text{C}$).

Une augmentation de la température de 10°C et une amplification de 200 produiraient une variation de la tension U_{CE} de :

$$\Delta U_{CE} = 0.002 \text{ V}/^\circ\text{C} \cdot 10^\circ\text{C} \cdot 200 = 4 \text{ V}.$$

Le circuit avec une seule résistance donnerait un courant de base

$$I_{BA} = (U_{CC} - U_{BE0})/R_1 \approx U_{CC}/R_1.$$

Dans ce montage l'influence de la variation de la tension U_{BE} produit par un changement de la température est négligeable parce que $U_{CC} \gg U_{BE0}$. En revanche, les

variations de l'amplification du courant B sont beaucoup plus importantes en raison de la variation de température ($1\%/^{\circ}\text{C}$) et des variations des conditions de fabrication des transistors (facteur de 0.5 et 2 fois la valeur moyenne, d'un transistor à un autre).

III.5. Conclusion

Ce chapitre a été destiné pour des descriptions générales des structures NPN, PNP, le mode de fonctionnement de transistor bipolaire son régimes ainsi que les montages équivalents.

De même qu'il existe deux types de transistors bipolaires (NPN et PNP), le prochain chapitre décrit un autre composant très utile qui s'appelle le FET à jonction (ou JFET) est décliné en deux versions : le canal N et le canal P.

Chapitre IV : Le transistor FET à jonction (JFET) et Le transistor MOSFET

IV.1. Introduction

Nous avons vu au chapitre précédent que le transistor à jonction était une source de courant commandée par un courant. Cette caractéristique permet à ce type de composants d'amplifier des signaux alternatifs.

Du point de vue théorique, on peut imaginer d'autres dispositifs similaires, mais caractérisés par un mode d'attaque différent : par exemple, une source de courant commandée par une tension. Le principe reste le même (une source commandée), seule la nature du signal de commande change.

Cet objet théorique existe : la famille des transistors à effet de champ (Field Effect Transistor en anglais, FET) répond à la définition précédente : ce sont des sources de courant commandées en tension.

De ce point de vue, on conçoit aisément que l'étude des FET dans ce chapitre va être en tous points similaires à celle des transistors à jonction, et ce, malgré un fonctionnement microscopique complètement différent.

Il ne faudra donc surtout pas se polariser sur les différences de structure et de fonctionnement prises du point de vue cristallographique, mais voir au contraire toutes les similitudes existant avec le transistor à jonction : polarisation, conversion courant / tension, amplification en régime des petits signaux.

Ces similitudes sont dues aussi en grande partie au fait qu'on utilise les mêmes outils de modélisation pour les deux composants.

IV.2. Le Transistor FET à Jonction

IV.2.1. Principe De Fonctionnement

IV.2.1.1. Constitution d'un FET

De même qu'il existe deux types de transistors bipolaires (NPN et PNP), le FET à jonction (ou JFET) est décliné en deux versions : le **canal N** et le **canal P**. Le FET à jonction

canal N est constitué d'une mince plaquette de silicium N qui va former le canal conducteur principal. Cette plaquette est recouverte partiellement d'une couche de silicium P de manière à former une jonction PN latérale par rapport au canal (**Fig. IV.1**).

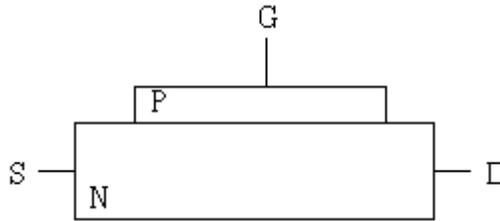


Fig.IV.1. FET à jonction à canal N (principe).

Le courant circulera dans le canal, rentrant par une première électrode, le **drain** et sortant par une deuxième, la **source**. L'électrode connectée à la couche de silicium P sert à commander la conduction du courant dans le canal ; on l'appelle la **grille**, par analogie avec l'électrode du même nom présente sur les tubes à vides.

Le transistor FET fonctionnera toujours avec la jonction grille-canal polarisée en inverse.

IV.2.1.2. Phénomène de pincement

➤ **Tension drain-source nulle**

Pour simplifier le raisonnement, nous allons considérer dans un premier temps un montage (**Fig.IV.2**) où le canal est court-circuité ($V_{DS} = 0$) et où la grille est à un potentiel négatif par rapport au canal (jonction polarisée en inverse).

Nous avons vu pour une diode que le fait de polariser la jonction en inverse créait une zone vide de porteurs, appelée zone de déplétion : les trous de la zone P se recombinent avec les électrons de la zone N, créant ainsi une zone neutre (il n'y a plus de porteurs pour assurer la conduction électrique) d'épaisseur $w = k|V_{GS}|$.

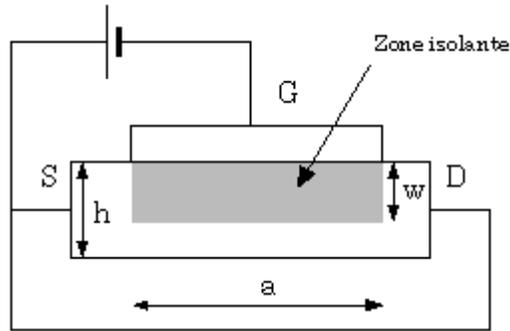


Fig. IV.2. Modulation de conductivité à $V_{DS} = 0$.

Il reste dans le canal N une zone conductrice d'épaisseur $(h-w)$. La résistance entre drain et source sera alors égale à :

$$R_{DS} = \rho \frac{a}{b(h.w)}$$

Où b est la largeur du canal et ρ sa résistivité. La résistance R_{DS} varie donc avec la tension (inverse) appliquée sur la jonction grille-canal. A la limite, pour $V_{GS} = V_P$, appelée tension de pincement, la zone de déplétion ferme le canal : il n'y a plus de porteurs, et la résistance entre source et drain tend vers l'infini (Fig.IV.3) : c'est le phénomène de pincement.

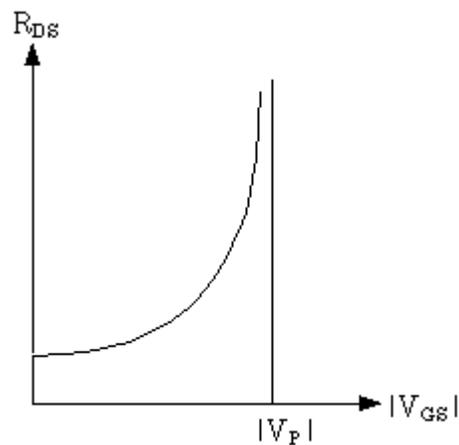


Fig. IV.3. Phénomène de pincement.

➤ **Tension drain-source non nulle**

Si on reprend le montage précédent, et qu'en plus on applique une tension positive entre le drain et la source, le gradient de potentiel présent tout le long du barreau de silicium constituant le canal va modifier le profil de la zone de déplétion. Vers le drain, la tension grille-canal sera supérieure (en valeur absolue) à ce qu'elle est vers la source. En effet, on a la relation (attention, tous les termes sont négatifs) :

$$V_{GD} = V_{GS} + V_{SD}$$

En conséquence, la zone isolante présente une forme similaire à celle donnée sur la figure IV.4.

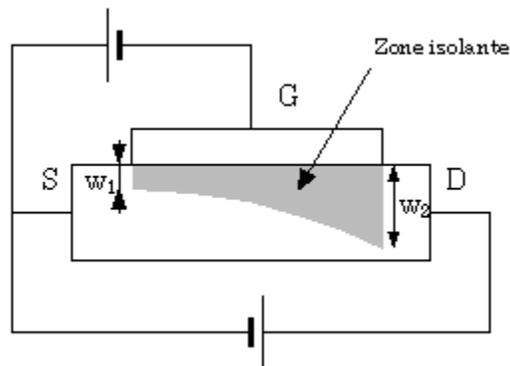


Fig. IV.4. Modulation de conductivité pour V_{DS} non nul.

Sur cette figure, le canal n'est pas complètement bouché. Si on augmente la tension V_{DS} , à V_{GS} donnée, l'épaisseur isolante w_2 va augmenter ; à partir d'une certaine tension V_{DS} , correspondant à une largeur du canal très faible, le courant va tendre vers une valeur constante, car deux phénomènes contradictoires vont s'équilibrer :

Une augmentation de V_{DS} devrait entraîner un accroissement du courant dans le canal (loi d'ohm), mais cette augmentation de V_{DS} va accroître la tension V_{DG} , qui aura pour effet d'agrandir la zone de déplétion et entraîner une diminution de la largeur du canal, donc, de sa résistivité.

Un accroissement de la tension V_{DS} ne va donc pas entraîner une augmentation du courant dans le canal (le courant de drain), mais une augmentation de la résistivité de ce canal. Le courant de drain va tendre vers une valeur constante.

IV.2.2. Caractéristiques

À partir de ce qui a été dit dans le paragraphe précédent, on peut déjà deviner trois choses :

- Si $V_{GS} = V_P$, dans tous les cas, quelle que soit la tension V_{DS} , le courant dans le canal sera nul. En effet, une tension V_{DS} non nulle ne fera que renforcer le phénomène de pincement.
 - Le courant de drain deviendra d'autant plus vite constant que la tension $|V_{GS}|$ sera plus élevée.
 - Le courant constant maximum sera obtenu pour une tension grille-source nulle.
- Les caractéristiques du FET s'en déduisent aisément.

IV.2.2.1. Caractéristique d'entrée

Nous avons vu que le FET sera toujours utilisé avec une polarisation grille-canal négative, soit $V_{GS} < 0$. La caractéristique correspondante est donc celle d'un interrupteur ouvert : courant nul quelque soit la tension appliquée. En pratique, on aura un très léger courant de fuite caractéristique d'une jonction diode polarisée en inverse. Ce courant double tous les 6°C pour le silicium. A température ambiante, il sera inférieur au μA , et plutôt de l'ordre de quelques nA .

IV.2.2.2. Caractéristiques de sortie et de transfert.

La figure IV.5 représente les caractéristiques de transfert $I_{DS} = f(V_{GS})$ à gauche, et de sortie $I_{DS} = f(V_{DS}, V_{GS})$ à droite.

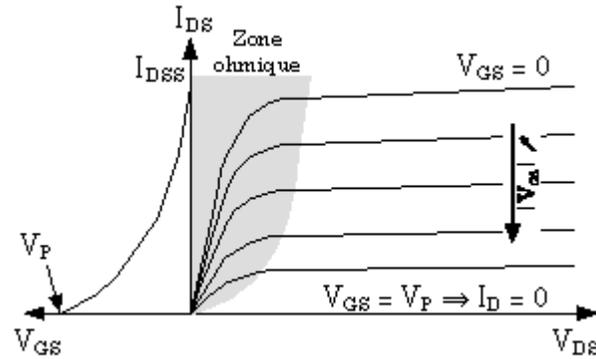


Fig. IV.5. Caractéristiques du FET à jonction.

La caractéristique de sortie peut être décomposée en deux grandes zones :

- La partie correspondant au fonctionnement à courant constant (zone de pincement), et qui servira à l'amplification de petits signaux de la même manière que pour le transistor bipolaire.
- La zone ohmique (en grisé sur la figure IV.5.) : dans cette zone, le FET est assimilable à une résistance dont la valeur est fonction de la tension V_{GS} . On ne représente que la partie positive de la caractéristique, mais en fait, le canal conducteur peut laisser passer le courant dans les deux sens (c'est juste un barreau de silicium conducteur, ce n'est pas une jonction. Le seul défaut qui limite les valeurs négatives de V_{DS} est le fait qu'au-delà d'une certaine tension négative de drain, la tension grille-drain devient positive, la jonction grille-canal étant alors polarisée en direct ; le FET ne fonctionne plus correctement. Néanmoins, et à condition de rester dans le domaine des petits signaux (quelques dizaines à quelques centaines de mV), on peut considérer le FET comme une résistance dont la valeur est pilotée en tension.

On notera que les caractéristiques de sortie ont une allure connue : on retrouve celles du transistor bipolaire. La principale différence provient du mode d'attaque, comme

indiqué en introduction : le FET est commandé en tension, et non en courant, comme l'est le bipolaire.

Ce réseau de courbes est borné en bas ($I_D = 0$, $V_{GS} = V_P$), et en haut ($I_D = I_{DSS}$, $V_{GS} = 0$). I_{DSS} est la valeur maxi de courant de drain qui pourra circuler dans le composant. Cette valeur est de l'ordre de quelques mA à quelques dizaines de mA pour les FETs courants. La tension de pincement V_P est de l'ordre de quelques volts (typiquement de -2 à -8V). La zone ohmique est sensiblement différente de la zone de saturation du transistor bipolaire. La fonction résistance commandée est spécifique au FET et ne peut pas être réalisée de cette façon avec un transistor bipolaire.

Pour une même référence de FET (2N3819 par exemple), la dispersion de I_{DSS} et V_P sera très importante, plus encore que la dispersion observée pour les caractéristiques des transistors bipolaires. Ceci fait que ces transistors ne pourront pas être utilisés sans précautions dans des montages pointus, ni à plus forte raison, dans des montages de précision.

La caractéristique de transfert $I_{DS} = f(V_{GS})$ résume bien les limites du FET : courant de drain nul pour une tension V_{GS} égale à la tension de pincement V_P , et courant maxi I_{DSS} pour une tension V_{GS} nulle. La courbe est assez bien approximée par une parabole d'équation :

$$I_{DS} = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

La dérivée de cette loi va nous renseigner sur l'aptitude du transistor à amplifier : en effet, pour un courant I_{DS} donné, la dérivée (qu'on appelle judicieusement la pente du FET) va être égale à :

$$g = \frac{\Delta I_{DS}}{\Delta V_{GS}} = 2 \frac{I_{DSS}}{|V_P|} \left(1 - \frac{|V_{GS}|}{|V_P|}\right)$$

Cette pente est le rapport de la variation du paramètre de sortie (I_{DS}) et du paramètre d'entrée (V_{GS}) ; elle est bien représentative de l'amplification d'un signal d'entrée. La valeur maximum, atteinte pour $V_{GS} = 0$, vaut :

$$g_M = 2 \frac{I_{DSS}}{|V_P|}$$

On peut alors exprimer l'équation [4] sous la forme condensée suivante :

$$g = g_M \left(1 - \frac{|V_{GS}|}{|V_P|}\right)$$

La pente du FET est en moyenne relativement faible, soit quelques mA/V, au mieux quelques dizaines de mA/V. Elle dépend de la tension V_{GS} (la tension de polarisation) : comme pour le transistor bipolaire, l'amplification ne sera pas linéaire ; on fera là aussi des hypothèses de fonctionnement en petits signaux.

On peut d'ailleurs faire un parallèle avec l'amplification du transistor bipolaire. A elle seule, la caractéristique de transfert du FET correspond à la caractéristique globale entrée + transfert du bipolaire. En effet, dans ce dernier, la vraie caractéristique de transfert est une transformation courant-courant $I_C = f(I_B)$, la caractéristique d'entrée opérant la conversion tension-courant. De ce point de vue, on peut considérer le bipolaire comme un générateur de courant commandé en tension (la différence avec le FET est qu'il consomme du courant). La pente du transistor bipolaire (le rapport $\Delta I_C / \Delta V_{BE}$) vaut alors :

$$\frac{\Delta I_C}{\Delta V_{BE}} = \frac{\Delta I_C}{\Delta I_B} \frac{\Delta I_B}{\Delta V_{BE}} = \frac{\beta}{h_{11e}}$$

Pour un courant collecteur de 1,3mA et un β de 150, le h_{11e} vaut $3k\Omega$, ce qui fait une pente d'environ 50mA/V.

La pente du transistor bipolaire est environ 5 à 10 fois plus élevée que celle d'un FET typique. L'amplification qu'on pourra attendre d'un FET sera plus faible que celle obtenue dans les mêmes conditions avec un bipolaire.

IV.3. Représentation de Schéma équivalent

IV.3.1. Symboles des FETs

Le FET est représenté par les symboles suivants :

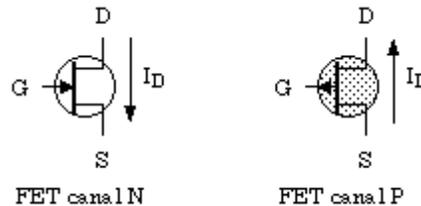


Fig. IV.6. Symboles électriques des FETs.

La flèche représente la jonction grille / canal, et son sens indique quel serait le sens du courant si la jonction était passante.

Pour le FET canal N, le courant I_D circulera dans le sens représenté sur la figure IV.6, la tension V_{DS} sera positive et la tension V_{GS} négative.

Pour le FET canal P, la tension V_{DS} sera négative et la tension V_{GS} positive. Le courant de drain circulera de la source vers le drain.

IV.3 .2. Schéma équivalent en petits signaux

Ce schéma, comme pour le transistor bipolaire, concerne un composant convenablement polarisé : le fonctionnement se fera dans la zone de pincement.

On construit le schéma équivalent de la même manière que pour le transistor bipolaire.

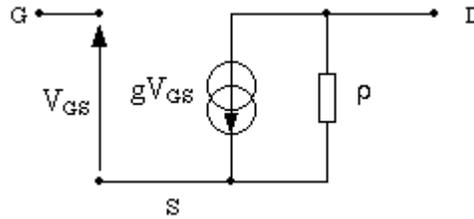


Fig. IV.7. Schéma équivalent alternatif petits signaux.

Le schéma (**Fig. IV. 7**) est celui relatif au FET canal N. L'entrée se fait sur la grille. On note un trou entre grille et source : l'impédance grille-source est très élevée, on la considère en première approximation comme infinie. En sortie, on retrouve les mêmes éléments que pour le transistor bipolaire : une source de courant (commandée par la tension V_{GS} , et non par un courant), et sa résistance parallèle ρ . Comme pour le transistor bipolaire, cette résistance est très élevée (plusieurs centaines de k), et on la négligera dans toutes les applications courantes.

IV.3. 3. Montage Source Commune

Ce montage est le pendant du montage émetteur commun pour le bipolaire. Le fonctionnement sera donc totalement similaire. Un montage drain commun existe aussi, qui est le pendant du montage collecteur commun du bipolaire ; ce montage n'a toutefois que peu d'intérêt, car le FET est un composant à très forte impédance d'entrée, et ce, on va le voir, même lorsqu'il est utilisé en source commune.

Nous allons voir le montage source commune pour le FET de type N. Le montage à canal P s'en déduit aisément.

IV.3. 4. Polarisation

Il faut tout d'abord noter que la zone ohmique est relativement étendue, surtout vers les fortes valeurs de I_{DS} . On veillera à polariser le composant pour que la tension de

repos V_{DS0} ne soit pas trop faible, de manière à ce qu'il fonctionne dans la zone génératrice de courant.

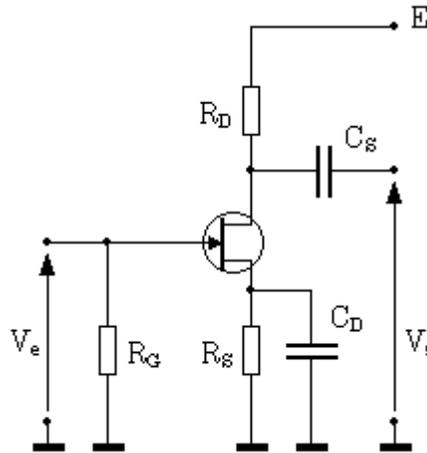


Fig. IV.8. Montage source commune.

Nous avons vu lors de l'explication du principe de fonctionnement du FET que le bon fonctionnement nécessitait une alimentation positive pour polariser le canal drain-source, et une alimentation négative pour polariser la grille par rapport à la source. Ce raisonnement est valable si on place la source à la masse.

En pratique, on va relier la grille à la masse par une résistance de forte valeur ; comme le courant qui circule dans la grille est très faible (courant de fuite), le potentiel de la grille va être pratiquement nul. Il reste à trouver une astuce pour mettre la source à un potentiel positif, ce qui fera V_{SG} positif, donc V_{GS} négatif. Pour ce faire, on intercale une résistance entre la source et la masse. Le courant de drain va circuler dans cette résistance et élever le potentiel de la source par rapport à la grille. Deux phénomènes vont alors se contrarier :

Le courant de drain est maxi pour $V_{GS} = 0$; au démarrage, on aura donc un fort courant dans la résistance de source, donc une forte tension. Mais, au fur et à mesure que la tension va augmenter, la tension $|V_{GS}|$ va augmenter aussi, ce qui va avoir pour effet de limiter le courant de drain.

Les deux phénomènes vont s'équilibrer. La valeur du courant de drain va dépendre des caractéristiques du FET (I_{DSS} et V_P), et de la résistance de source : c'est cette dernière qui nous permettra d'ajuster le courant de drain.

La tension de polarisation sur R_S sera de l'ordre de quelques volts (typiquement 1 à 3V).

Il ne reste plus qu'à alimenter le drain à l'aide d'une source de tension, en intercalant une résistance R_D qui aura pour fonction (comme pour le montage émetteur commun du bipolaire) la conversion courant / tension permettant d'exploiter le signal de sortie.

On choisira le courant de drain (ou la résistance R_D) de manière à ce que la chute de tension dans cette résistance soit égale à la tension de polarisation V_{DS0} , ceci pour assurer un maximum de dynamique au signal alternatif.

On rajoute un condensateur de découplage C_D sur R_S pour que la source soit effectivement à la masse en alternatif. Sans ce condensateur, on aurait un effet de contre réaction qui affaiblirait beaucoup le gain en tension.

Vu que la grille est au même potentiel que la masse (autant dire zéro !), le générateur d'entrée, s'il délivre uniquement un signal alternatif, peut être couplé directement à la grille, sans condensateur de liaison. La sortie se faisant sur le drain, en revanche nécessite un condensateur de liaison pour ne pas perturber les étages avals.

IV.3. 5. Fonctionnement en petits signaux

Nous avons vu que la caractéristique de transfert du FET n'est pas linéaire : nous allons donc être obligés de travailler en petits signaux pour pouvoir linéariser le montage et utiliser les lois fondamentales de l'électricité.

➤ Schéma équivalent

Le schéma équivalent se construit de la même manière que pour les montages à transistors bipolaires. On utilise le schéma équivalent du FET de la figure IV.7, et on obtient :

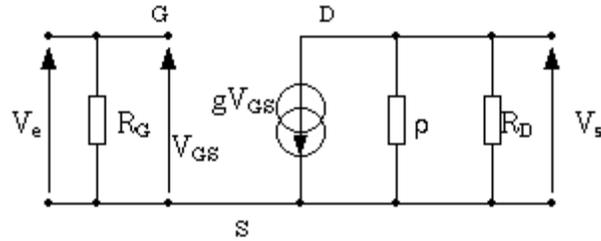


Fig. IV.9. Schéma équivalent en alternatif petits signaux.

Ce schéma est très similaire à celui de l'émetteur commun du transistor bipolaire. La différence essentielle est que le générateur de courant est commandé par la tension V_{GS} , et non pas par un courant i_b .

➤ Gain en tension

Les équations sont quasiment triviales. En entrée, on a :

$$V_e = V_{GS}$$

En sortie, si on néglige ρ , dont la valeur est très élevée vis à vis de R_D , on a :

$$V_s = -gR_D V_{GS}$$

On en tire aisément le gain en tension à vide :

$$A_V = \frac{V_s}{V_e} = -gR_D$$

Ce gain a une valeur relativement faible, due au fait que g ne dépasse guère la dizaine de mA/V : on aura des valeurs comprises entre 10 et 50 environ.

On peut faire l'analogie avec le montage émetteur commun en bipolaire, dont le gain était égal à $-38,5 I_{C0} R_C$. Le terme $38,5 I_{C0}$ avait été appelé la pente du transistor. R_C a la même fonction que le R_D du montage à FET, et pour des valeurs identiques de tension

d'alimentation et de courant de drain / collecteur (par exemple 1mA), leur valeur sera la même. La différence se fera donc sur la pente, soit 38,5 mA/V pour le bipolaire contre 5 mA/V en typique pour le FET.

➤ **Impédance d'entrée**

La solution est triviale :

$$Z_E = R_G$$

On veillera à ne pas choisir une valeur trop élevée tout de même pour que la chute de tension occasionnée par le courant de fuite de la grille soit négligeable. On choisira typiquement une valeur de l'ordre de quelques $M\Omega$. L'avantage sur les montages à bipolaires est évident.

➤ **Impédance de sortie.**

On se retrouve exactement dans le même cas de figure que pour le montage émetteur commun du bipolaire. En opérant la même transformation Norton-Thévenin que pour ce dernier montage, on trouve :

$$Z_S = R_D$$

Cette valeur est moyenne, R_D valant typiquement quelques $K\Omega$. On ne pourra généralement pas utiliser ce montage sans un étage adaptateur d'impédance en aval.

IV.3.6. Utilisation En Résistance Commandée

Si on utilise le FET dans la zone ohmique, on peut faire varier la résistance du canal en modifiant la tension V_{GS} . Le FET est utilisé dans un montage potentiométrique (diviseur de tension) mettant en jeu la résistance R_{DS} du canal et une résistance additionnelle R .

Sur le schéma Figure IV.10, on remarque un réseau r-r-C reliant le drain à la grille et à la commande. On pourrait appliquer directement la tension V_C sur la grille, mais en rajoutant ce réseau, on améliore la linéarité, notamment pour des tensions V_E , donc V_S négatives : en effet, on a déjà vu que dans ce cas, la jonction grille-canal est polarisée en direct, et le FET ne travaille pas convenablement. En appliquant sur la grille la moitié de la tension alternative présente sur le drain, on améliore sensiblement la linéarité et la tension maxi d'utilisation du FET en résistance commandée. Cette tension maxi demeure faible (quelques dizaines à quelques centaines de mV).

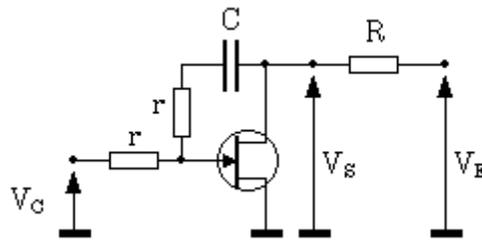


Fig. IV.10. Utilisation en résistance commandée.

Cette fonction est utilisée en particulier dans des amplificateurs à commande automatique de gain (CAG), qui permettent de garantir un niveau de sortie constant avec un niveau d'entrée fluctuant (exemple : réglage automatique du niveau d'enregistrement des magnétophones à cassette audio bon marchés).

Une autre application déduite de la fonction résistance commandée est le commutateur analogique : si on applique une tension supérieure ou égale en valeur absolue à la tension de pincement V_P sur la commande, la résistance de drain va devenir très grande (quelques M). Si on choisit pour R une valeur moyenne (quelques dizaines de k), la tension V_S sera quasiment égale à la tension V_E : tout le signal passe.

Si on applique maintenant une tension nulle sur la grille, la résistance du FET sera minimum (quelques centaines d'ohms), et la tension V_S sera quasiment nulle.

On a ainsi réalisé un commutateur analogique. Cette fonction est très utilisée sous forme de circuits intégrés et permet le multiplexage de signaux analogiques, une fonction indispensable pour les dispositifs d'acquisition de données.

IV.3.7. Source De Courant

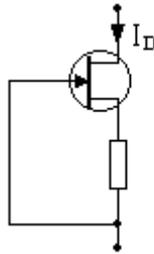


Fig. IV.11. Source de courant à deux bornes.

On a vu lors de la polarisation du montage source commune comment procéder pour obtenir un courant de polarisation de drain constant. L'ajustage de la résistance de source définit le courant de drain. Si on retire du montage source commune la résistance de drain, on se retrouve avec un dispositif à deux bornes susceptibles de garantir un courant constant dans le circuit sur lequel il sera branché.

Des circuits intégrés existent, qui comprennent le FET et sa résistance de polarisation (la résistance de grille est ici inutile), et qui peuvent servir de sources de courant pré-réglées. Des restrictions limitent toutefois leur usage :

Le composant est polarisé : le courant ne peut circuler que dans un seul sens.

ce dispositif ne génère pas de courant, il le régule (comme la zéner régule une tension).

La tension appliquée entre les deux bornes du composant doit être au moins supérieure à la tension V_{GS} de polarisation permettant le fonctionnement du FET dans sa zone de pincement.

IV.3.8. Domaine D'utilisation

De par sa constitution, le FET à jonction n'est pas adapté du tout aux forts courants. Il va rester cantonné aux applications d'amplification et de traitement des petits signaux. Il est utilisé dans des montages à haute impédance d'entrée et faible bruit : préamplificateurs pour signaux de faible niveau par exemple.

La fonction résistance commandée est beaucoup utilisée. Il y a bien sûr des restrictions d'utilisation : la portion de caractéristique ohmique est linéaire pour des faibles variations de tension (guère plus de 100 mV), ce qui nécessite des précautions de mise en œuvre.

Mais, le JFET, de par la dispersion de ses caractéristiques d'un composant à l'autre reste difficile à maîtriser dans des montages à composants discrets. On a intérêt à les trier si on désire un résultat fiable et répétable.

Dans ces conditions, l'utilisation la plus importante qui est faite de ces transistors est l'intégration dans des composants tels les amplificateurs opérationnels : la très forte impédance d'entrée des JFET leur donne un avantage décisif par rapport aux bipolaires, et aujourd'hui, la plupart des ampli-op de qualité possèdent au minimum un étage d'entrée en JFET.

Pour ce qui est du volet puissance, il existe un autre composant très bien adapté : le MOSFET.

IV.4. Le Transistor MOSFET

Les transistors à MOSFET reprennent plusieurs caractéristiques de FETs à jonction : ils se déclinent en deux versions, le canal N et le canal P, et les électrodes vont aussi s'appeler drain, source et grille, leur fonction étant la même que pour les JFETs.

IV.4.1. Le MOSFET à Canal Induit

IV.4.1.1. Description

Dans un substrat faiblement dopé P, on insère deux zones N fortement dopées. Ces deux zones seront la source et le drain du MOSFET ; elles sont distantes d'une dizaine de μm (séparées par le substrat P). La source est généralement reliée au substrat.

La grille n'est pas directement reliée au substrat P ; elle en est isolée par l'intermédiaire d'une très fine (quelques nm) couche d'isolant (de l'oxyde de silicium). Cette caractéristique donne son nom au MOSFET : Metal Oxyde Semiconductor.

La grille est ainsi **isolée** du substrat : le courant de grille sera nul en continu.

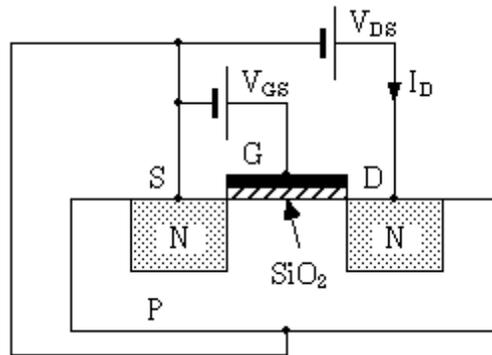


Fig. IV.12. Schéma de principe d'un MOSFET canal N.

IV.4.1.2. Principe de fonctionnement.

Si $V_{GS} = 0$, aucun courant de drain ne passera, car le circuit source-drain est composé de deux jonctions en série, l'une PN, l'autre NP : il y en aura toujours une en inverse.

Lorsqu'on applique une tension V_{GS} positive, l'électrode de grille, l'isolant et le substrat P forment un condensateur.

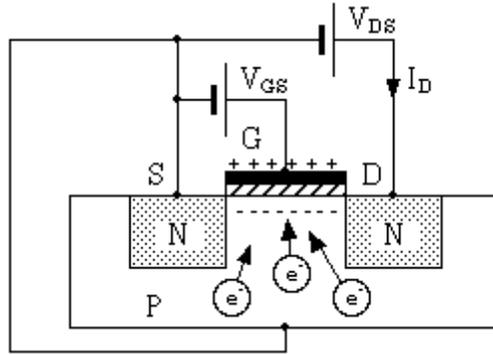


Fig. IV.13. Phénomène d'inversion.

Les électrons (porteurs minoritaires du substrat P) sont alors attirés vers la grille. Pour une tension V_{GS} suffisamment élevée (tension de seuil), la concentration en électrons dans le substrat est supérieure à la concentration en trous au voisinage de la grille ; on a alors une couche N dite couche d'inversion entre les zones N de la source et du drain. Les deux jonctions disparaissent, on n'a plus qu'un canal N, et le courant peut passer entre drain et source.

Mais, pour une tension V_{DS} supérieure à V_{GS} , on annule la tension grille-drain, et donc l'effet condensateur : on a un phénomène de pincement du canal induit N comme pour le JFET. Le courant de drain tend alors vers une valeur constante, de la même manière que pour le JFET.

Ce mode de fonctionnement est appelé à enrichissement, car une tension V_{GS} positive enrichit le canal en porteurs minoritaires, permettant le passage du courant.

IV.4.1.3. Caractéristiques.

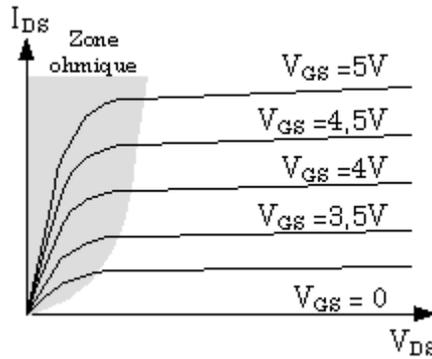


Fig. IV.14. Caractéristique de sortie du MOS canal N.

La caractéristique de sortie est similaire à celle d'un JFET, sauf que le courant de drain pourra atteindre plusieurs ampères pour des composants de puissance. On note la zone en fonctionnement ohmique, tout à fait similaire à celle des JFETs, et permettant les mêmes applications.

La caractéristique de transfert a la forme suivante :

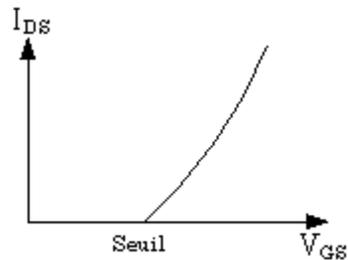


Fig. IV.15. Caractéristique de transfert du MOS canal N.

Cette caractéristique de transfert est appelée la transconductance du MOS, et est exprimée en siemens (S). Pour des MOS de puissance, elle vaut plusieurs siemens (1 à 10 typiquement), soit des valeurs beaucoup plus importantes que pour les JFETs (quelques mS).

La tension de seuil atteint plusieurs volts (1 à 3 typiques). Ce seuil varie avec la température.

IV.4.2. Le MOSFET à Canal Initial

IV.4.2.1. Description du principe de fonctionnement

Le MOSFET à canal initial a la même structure que le MOS à canal induit, avec en plus, un canal faiblement dopé N entre la source et le drain.

Pour V_{GS} nulle, Ce transistor fonctionne comme un JFET : un courant de drain pourra circuler ; quand V_{DS} augmente, un phénomène de pincement se produit, qui obstrue le canal : le courant de drain devient constant.

Si V_{GS} est inférieure ou égale à 0, on accélère le pincement (le condensateur formé par la grille, l'isolant et le canal attire des trous dans le canal initial qui neutralisent les électrons de cette zone N) : on fonctionne en régime d'appauvrissement.

Au contraire, pour V_{GS} supérieure à 0, on retrouve le fonctionnement du MOS à canal induit, et le courant de drain va croître.

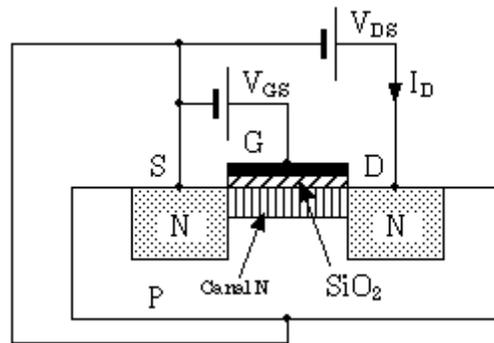


Fig. IV.16. MOSFET N à canal initial.

IV.4.2.2. Caractéristiques.

La caractéristique de transfert est la suivante :

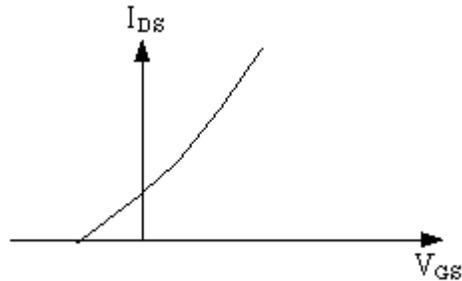


Fig. IV.17. Caractéristique de transfert d'un MOS à canal initial

IV.4.3. Utilisation Des MOSFETS

De par leur constitution, les transistors MOS sont très fragiles, notamment au niveau de la grille. Les décharges électrostatiques sont à proscrire, car elles peuvent casser le composant, ou pis, l'endommager sans que ses caractéristiques ne changent : c'est la fiabilité qui est compromise.

IV.4.3.1. MOSFET de puissance.

Les MOS servent beaucoup en commutation de puissance, car ils sont très rapides et commandables en tension. On notera toutefois qu'à fréquence élevée, la grille formant un condensateur avec le substrat, elle ne présente plus une impédance infinie, comme en statique !

Quand ils sont passants, ils fonctionnent dans la zone ohmique, et leur caractéristique essentielle est, avec la tension V_{DS} maxi, la résistance R_{DS} , qui peut être aussi basse qu'une dizaine de $m\Omega$.

IV.4.3.2. Intégration dans les composants numériques.

La technologie MOS se prête très bien à l'intégration à grande échelle : elle permet de réaliser des composants logiques consommant très peu de courant, et permet ainsi

un très grand niveau d'intégration (exemple : mémoires, microprocesseurs, circuits logiques divers) Les transistors MOS sont utilisés ici en commutation.

IV.5. Logique complémentaire

CMOS La logique complémentaire en technologie MOS utilise les deux types de transistors. La Figure IV.18 modélise le fonctionnement de l'inverseur CMOS. L'état haut est obtenu en sortie lorsque l'interrupteur de type p est fermé et l'interrupteur de type n est ouvert. Ceci est obtenu, compte tenu du mode de fonctionnement des transistors N et P indiqué par le précédent chapitre, lorsque l'entrée est à l'état bas. L'état bas est obtenu en sortie lorsque l'interrupteur N est fermé et l'interrupteur P est ouvert (entrée à l'état haut). Les deux états haut et bas en sortie sont obtenus via un interrupteur fermé. Ils correspondent donc exactement aux deux tensions 5V et 0V fournies par l'alimentation. On constate également qu'un seul interrupteur est fermé à la fois, ce qui signifie qu'il n'y a pas de courant circulant entre les deux bornes de l'alimentation. Contrairement à la logique par défaut, la logique complémentaire ne dissipe pas de puissance en statique. La Figure IV.19 donne le schéma électrique de l'inverseur CMOS.

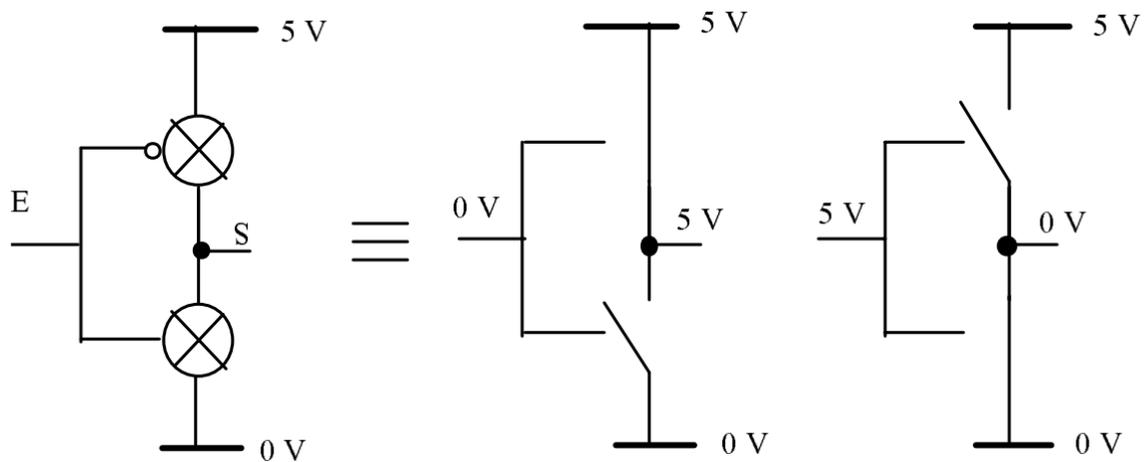


Fig IV.18 : Modèle de l'inverseur CMOS

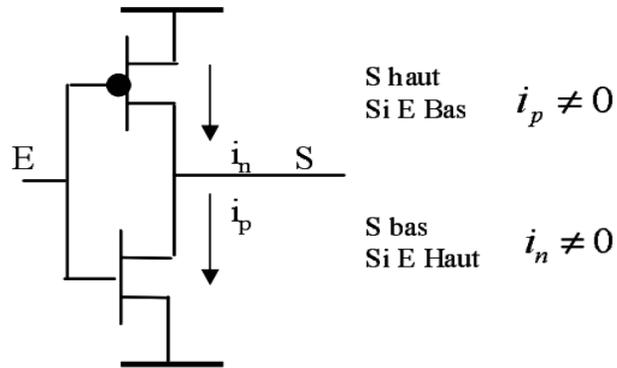


Fig IV.19 : Inverseur CMOS

IV.6. Conclusion

Ce chapitre a été divisé en deux parties :

- 1) Le Transistor JFET, description principe de fonctionnement régime non linéaire, régime saturé et Exemples d'utilisations.
- 2) Le Transistor MOSFET, description, symboles, structure MOS, régime d'accumulation, régime linéaire et applications.