

République Algérienne démocratique et populaire
Ministère de l'enseignement supérieur et de
la recherche scientifique
Université de Tébessa
Faculté des sciences et technologie
Département de Génie Minier

MEMOIRE

Présenté en vue de l'obtention du diplôme de **MAGISTER**

Conception et réalisation d'un système de lévitation magnétique

Par : HOUAM Ala

Devant le jury

Président :	Mr. A. Haddouche	Professeur	U. Annaba
Rapporteur :	Mr. S. Chenikher	Maître de conférence	U. Tébessa
Co- Rapporteur :	Mr. M. Maamri	Maître de conférence	U. Tébessa
Examineurs :	Mr. L. Bouzenada	Maître de conférence	U. Tébessa
	Mr. D. Labed	Maître de conférence	U. Constantine
	Mr. D. Dib	Maître de conférence	U. Tébessa

Année : 2008/2009

Remerciement

Mes sincères remerciements s'adressent à M. Mahmoud Maamri ; maitre de conférence à l'université de Tébessa ; pour avoir accepté d'être rapporteur de ce mémoire, je le remercie également pour toutes les remarques constructives qui m'ont été faites sur ce travail.

Je voudrai également remercier : M. Bouzenada Laid ; maître de conférence à l'université de Tebessa, pour avoir présidé mon jury, ainsi que M. Haddouche Ali ; Professeur à l'université d'Annaba, et M. Labeled Djamel ; maître de conférence à l'université de Constantine; et M. Dib Djalel; maître de conférence à l'université de Tebessa d'avoir accepté d'être examinateurs. Leurs conseils et commentaires m'ont été fort utiles.

Mes vifs remerciement s'adressent aux : Loubna et Slama ; ingénieurs de laboratoire électronique de Tebessa ; pour son soutien tant morale que logistique.

Je ne saurai oublier les enseignants de département génie minier à l'université de Tébessa qui ont durant ces dernières années contribué a crée un atmosphère de travail dès plus agréables, je pense de particulièrement à : Mouni, Kara, Louafi, Aoulmi, Soufi, Youssfi.

Enfin un grand merci à toute ma famille pour m'avoir soutenu durant toutes ces années.

SOMMAIRE

Listes des figures.....	v
Liste des tableaux.....	vi
Notation.....	vii
Introduction générale.....	1

Chapitre I : introduction à la lévitation

I-1- Introduction :.....	3
I-2- Formes existantes de lévitation.....	3
I-2-1- Lévitation acoustique.....	3
I-2-1-1- Avantages et inconvénients de la lévitation acoustique.....	3
I-2-2- La lévitation électrostatique	4
I-2-2-1- Avantages et inconvénients de la lévitation électrostatique	5
I-2-3- La lévitation aérodynamique	6
I-2-3-1- Avantages et inconvénients de la lévitation aérodynamique.....	6
I-2-4- La lévitation par faisceau laser.....	6
I-2-4-1- Avantages et inconvénients de la lévitation par faisceau laser.....	7
I-2-5- La lévitation par champ magnétique.....	7
I-2-5-1- La lévitation diamagnétique.....	8
I-2-5-1-1- Avantages et inconvénients de la lévitation diamagnétique..	9
I-2-5-2- Lévitation magnétique.....	9
I-2-5-2-1- Avantages et inconvénients de la lévitation magnétique.....	10
I-3- Train à lévitation magnétique.....	10
I-3-1- Principe.....	11
I-3-1-1- Principe de lévitation magnétique.....	12
I-3-1-2- Principe de propulsion.....	12
I-3-1-3- Principe de guidage latéral.....	13
I-3-2- Chronologie des divers développements.....	13
I-3-3- Les principaux projets en développement.....	14
I-3-4- Avantages des trains à lévitation magnétique.....	15
I-3-5- Inconvénients des trains à lévitation magnétique.....	15
I-4- Modélisation de la force d'attraction.....	16
I-5- Conclusion	18

Chapitre II: le microcontrôleur 68 HC 11

II-1- Introduction.....	19
II-2- Du microprocesseur au microcontrôleur.....	19
II-3- Modèles des microcontrôleurs.....	21
II-4- Utilisation des microcontrôleurs.....	21
II-5- Structure des microcontrôleurs 68hc 11.....	22

II-5-1- Description générale	22
II-5-2-Choix du microcontrôleur 68HC11F1.....	24
II-5-3- Périphériques intégrés.....	24
II-5-4- protection.....	24
II-5-5- Données	24
II-5-6- Schéma bloc du MC68HC11F1	25
II-5-7- Description des broches.....	26
II-5-8- Les ports parallèles.....	28
II-6- Les accumulateurs internes	30
II-6-1- Accumulateurs A, B et D.....	31
II-6-2- Registre d'index X (IX).....	31
II-6-3- Registre d'index Y (IY).....	31
II-6-4- Registre de pile (SP).....	31
II-6-5- Le compteur du programme (PC).....	31
II-6-6- Le registre d'état (CCR).....	32
II-6-6-1 - Retenue/Transfert(C).....	32
II-6-6- 2- Dépassement (V).....	32
II-6-6- 3-Zéro (Z).....	32
II-6-6- 4- Négative (N).....	32
II-6-6- 5- Masque des interruptions IRQ (I).....	32
II-6-6- 6- Demi-Retenue (H).....	32
II-6-6-7- Masque des interruptions IRQ(X).....	32
II-6-6- 8- Inhibit Stop(S).....	33
II-7-PLAN MÉMOIRE DU MCU.....	33
II-7-1- Allocation des zones mémoire.....	33
II-7-2- RAM interne.....	33
II-7-3- ROM de téléchargement (Bootloader ROM).....	34
II-7-4- EEPROM.....	34
II-8- les modes de fonctionnement.....	35
II-8-1- Bootstrap.....	35
II-8-2- Mono puce.....	36
II-8-3- Mode TEST.....	36
II-8-4- Mode ETENDUE.....	36
II-9- ARCHITECTURE PARALLÈLE.....	36
II-9-1- PORT A, données du port A, \$1000.....	37
II-9-2- PORT B, données du port B, \$1004.....	37
II-9-3- PORT C, données du port C, \$1006.....	37
II-9-4- PORT D, données du port D, \$1008.....	38
II-9-5- PORT E, données du port E, \$100A.....	38
II-9-6- PORT F, données du port F, \$1005.....	38
II-9-7- PORT G, données du port G, \$1002.....	38
II-10- la liaison série asynchrone (SCI):.....	38
II-10-1- Format des données	39
II-10-2- Fonctionnement en émission	39
II-10-3- Fonctionnement en réception	40

II-10-4- Les registres du port série	40
II-11- Le convertisseur Analogique /Numérique	42
II-11-1- Les Registres du convertisseur	43
II-11-1-1- Registres des résultats de la conversion A/D :.....	43
II-11-1-2-Registre d'option :.....	43
II-11-1-3- Registre de contrôle du convertisseur A/N (ADCTL)	43
II-11-2- Séquence de conversion	44
II-12- Programmation du microcontrôleur 68HC11F1	45
II-12-1- Modes d'adressage du 68HC11F1.....	46
II-12-2- Utilisation de PCBUG11	47
II-12-3- Chargement d'un programme avec PCBUG11	49

Chapitre III: Les capteurs de position et déplacement

III-1- INTRODUCTION.....	50
III-2- Paramètre des capteurs.....	50
III-3- Les grandeurs d'influence	51
III-4-Choix d'un capteur	51
III-5- La chaine de mesure	52
III-6- Classification des capteurs	54
III-6-1- Capteur actif.....	54
III-6-2- Capteur passif	55
III-6-3- capteur analogique	55
III-6-4- capteur numérique	56
III-7- Le corps d'épreuve et Capteurs composites	56
III-8- Les capteurs de position et déplacement.....	57
III-8-1- Les capteurs de position analogiques	57
III-8-1-1- Les potentiomètres résistifs	57
III-8-1-1-1- Réalisation	58
III-8-1-1-2- Types de potentiomètre	60
III-8-1-2- Les capteurs inductifs	60
III-8-1-2-1- Capteur de déplacement inductif à entrefer variable.....	60
III-8-1-2-2-Le transformateur différentiel linéaire.....	61
III-8-1-3- Les capteurs capacitifs	62
III-8-2- Les capteurs de position numériques	64
III-8-2-1- Capteur à effet Hall	64
III-8-2-2- Capteurs absolus et incrémentaux	65
III-8-2-2-1- Capteurs absolus	66
III-8-2-2-2- Capteurs incrémentaux	67
III-9- Conclusion.....	69

Chapitre IV: Réalisations pratiques

IV-1 : Introduction	70
IV-2 : Description du Châssis.....	70
IV-2 : Alimentation par PWM	71
IV-3-1: Le rapport cyclique.....	72
IV-3-2: Les applications de la PWM	72
IV-3-3: Types de PWM	72
IV-3-3-1 : La méthode analogique	73
IV-3-3-2 : La méthode numérique.....	74
IV-3-3-2-1 : Les avantages de la PWM numérique	74
IV-3-3-2-1 : Réalisation pratique de générateur de PWM	74
IV-3-3-2-1 : Détermination du rapport cyclique	75
IV-4: Réalisation pratique de la carte d'interface pour le capteur optique (codeur incrémental en règle)	77
IV-5: Réalisation pratique de la carte microcontrôleur	78
IV-6: Programmation de microcontrôleur 68HC11 F1.....	80
IV-7: Résultats et interprétations :.....	81
IV-8: Conclusion.....	86
Conclusion générale	87
Travaux future.....	89
Bibliographie	
Annexe	

Liste des tableaux

Tableau 1 : Produits de la famille 68HC11.....	23
Tableau 2 : Fonctions des ports du MC68HC11F1.....	28
Tableau 3 : Vecteurs de Reset.....	32
Tableau 4 : Sélection matérielle du mode de fonctionnement du MCU.....	35
Tableau 5 : Configuration des ports d'E/S.....	37
Tableau 6 : pré-division du générateur de baud.....	42
Tableau 8 : Sélection des canaux analogiques.....	45
Tableau 9 : symboles normalisés pour l'assembleur.....	46
Tableau10 : principes physiques de base des Capteurs actifs.....	54
Tableau11 : Principes physiques et matériaux des Capteurs passifs.....	55
Tableau 12 : Variation de entrefer en fonction de PWM_{max}	81

Liste des figures

Figure -I-1 : la lévitation électrostatique.....	04
Figure-I-2 : lévitation diamagnétique.....	08
Figure I-3 : principes des trains Maglev.....	11
Figure I-4 : La lévitation des trains Maglev.....	12
Figure I-5 : la propulsion des trains Maglev	12
Figure I-6 : guidage latérale des trains Maglev.....	13
Figure I-7 : force d'attraction dans un aimant.....	16
Figure-II-1 : Schéma fonctionnel d'un microcontrôleur.....	21
Figure-II-2 : Référence des microcontrôleurs.	22
Figure-II-3 : Schéma de bloc du MC68HC1 1F1.....	25
Figure-II-4 : Brochage du MC68HC 11F1.....	26
Figure-II-5 : Les registres internes de MC68HC 11.....	30
Figure-II-6 : Registre d'état.....	33
Figure-II-7 : Plan mémoire du MC68HC1 1F1.....	34
Figure-II-8 : Format des données.....	39
Figure-II-9 : le logiciel PCBUG11 en cours d'utilisation.....	48
Figure-III-1 : Structure d'une chaîne d'acquisition.....	53
Figure-III-2 : structure d'un corps d'épreuve.....	56
Figure-III-3 : potentiomètre à piste conductrice	58
Figure-III-4 : potentiomètre à piste conductrice.....	58
Figure-III-5 : potentiomètre de déplacement rectiligne.....	59
Figure-III-6 : potentiomètre de déplacement angulaire.....	59
Figure-III-7 : capteur de déplacement inductif à entrefer variable.....	61
Figure-III-8 : capteur de position transformateur différentielle.....	62
Figure-III-9 : Capteur à effet hall.....	65
Figure-III-10 : codage utilisées.....	67
Figure-III-11 : principe du capteur incrémental.....	68
Figure-III-12 : capteur incrémental diphasé.....	68
Figure-IV-1 : Schéma descriptif du système.....	70
Figure-IV-2 : Schéma réelle du système	71
Figure-IV-3 : La modulation de largeur d'impulsion.....	73
Figure-IV-4 : PWM par comparaison de dent de scie et tension d'entrée.....	74
Figure-IV-5 : Schéma bloc de la génération de la PWM par méthode analogique	75
Figure-IV-6 : Schéma fonctionnel du générateur de PWM.....	76
Figure-IV-7 : Circuit de la carte alimentation PWM.....	76
Figure-IV-8 : La carte d'alimentation PWM.....	77
Figure-IV-9 : Circuit de la carte interface pour le capteur numérique.....	78
Figure-IV-10 : La carte d'interface du capteur.....	79
Figure-IV-11 : Circuit de la carte microcontrôleur.....	79
Figure-IV-12 : Carte microcontrôleur.....	80
Figure-IV-13 : Organigramme du système.....	81
Figure-IV-14 : les conditions de décollage	

Notation

ϵ .	Constante diélectrique.
ϵ_0	Constante diélectrique du vide.
∇	Opérateur gradient.
F_L	Force magnétique d'attraction
E	Tension d'alimentation du circuit magnétique.
i	Intensité du courant d'alimentation.
Φ	Flux magnétique de l'électro-aimant.
L	L'inductance du circuit magnétique.
μ	Est la perméabilité au lieu ou le champ a la valeur B.
s	Etant l'aire de la section du noyau de fer.
x	L'épaisseur de l'entrefer.
μ_0 :	Perméabilité dans le vide.
S	Est la grandeur de sortie ou réponse du capteur.
m	Est la grandeur d'entrée ou excitation.
ρ	Résistivité du matériau en Ω/m .
D, d	Longueurs du conducteur en m.
S	Section du conducteur en m^2 .
μ_0	Perméabilité magnétique du vide, pour l'air usuellement.
s	Section droite du circuit magnétique (notation générale).
l_0	Longueur moyenne d'une ligne de force dans l'air.
N	Nombre de spires de la bobine.
ϵ_0	Permittivité du vide.
ϵ_r	Permittivité relative du milieu placé entre les armatures
L :	Enfoncement du cylindre intérieur de rayon r_1 dans le cylindre creux de rayon r_2 ,
r_1 et r_2	Respectivement les diamètres int et ext du cylindre
K_h	Constante de Hall, qui dépend du matériau utilisé

Introduction générale

Depuis toujours la lévitation a suscité la fascination de l'homme. Elle a même été durant les siècles derniers attribuée à des actes de sorcellerie ou de magie. De nos jours, la manifestation de la lévitation sous la plupart de ses formes est bien assimilée. Ceci étant le terme de lévitation a souvent été utilisé à tort et prêté à confusion [1]. Une définition n'ayant pas caractère d'exhaustivité, peut être formulée ainsi: "Tout objet, quelle que soit sa nature lévite; s'il est suspendu en équilibre stable sous l'action des forces sans qu'il soit en contact direct avec son environnement proche" [2]. La lévitation peut être réalisée dans différents environnements (air, vide et milieux liquides), elle s'utilise cependant plus communément dans l'air. La lévitation peut être de différentes natures relatives à l'origine des forces mises en jeu pour stabiliser l'objet. A cela, peuvent s'ajouter les termes passive ou active ; ces termes dénotent s'il y a apport d'énergie extérieure ou pas pour créer le phénomène physique mis en jeu. De surcroît, la mise en jeu des phénomènes physiques fait que très souvent la lévitation est instable; l'utilisation des capteurs et contrôleurs est alors indispensable pour stabiliser la lévitation ; on dit alors que la lévitation est asservie, par opposition à la lévitation non asservie pour laquelle la régulation n'est pas indispensable. Il existe plusieurs types de lévitation dont le type magnétique est le plus répandu car il constitue à l'heure actuelle un des axes importants de recherche en matière de suspension des objets métalliques en mouvement supprimant la majeure partie des contacts physiques et donc de frottement.

Le problème majeur de la lévitation magnétique est la stabilisation de l'objet lévité dans le milieu magnétique, ce problème nous a donné l'idée pour révéler ce travail.

Dans le cadre de notre projet nous nous sommes basés sur la conception et la réalisation d'un châssis pour l'étude et le contrôle de la lévitation magnétique d'un électroaimant.

Le mémoire ainsi se présente sous la forme de quatre chapitres et une conclusion :

Dans le premier chapitre ; une introduction générale sur les différents types de lévitation existant, et une modélisation de la force d'attraction.

Dans le deuxième chapitre ; le microcontrôleur 68HC11F1 est exposé avec les différents ports utilisés.

Introduction générale

Dans le troisième chapitre ; l'étude des capteurs de déplacement et de position est faite afin de pouvoir choisir un capteur adéquat pour la réalisation.

Dans le quatrième chapitre ; le travail pratique et la réalisation des différentes cartes électroniques ainsi que le programme assembleur développé sont présentés.

Dans la conclusion une interprétation des résultats obtenus ainsi qu'une recommandation pour les travaux futurs sont présentées.

I-1- Introduction :

La lévitation est le fait de se déplacer dans les airs sans assistance artificielle, ou le fait de rester en suspension dans un espace au mépris des lois de la gravitation pour un être ou un objet. En terme applicatif, la lévitation est une solution attrayante lorsqu'il s'agit d'éliminer le contact mécanique entre pièces. Elle trouve par conséquent de nombreuses applications possibles. Une des premières est la suppression des frottements des pièces en mouvement (paliers magnétiques, moteurs, convoyeurs). Les parties en mouvement n'étant plus en contact, l'usure prématurée due aux frottements entre ces pièces est ainsi évitée. Ceci a notamment pour conséquence d'augmenter la durée de vie de ces pièces. Un second champ applicatif de la lévitation est l'étude et la caractérisation des substances liquides.

I-2- Formes existantes de lévitation**I-2-1- Lévitation acoustique**

La lévitation acoustique repose sur le principe qu'une onde acoustique exercée sur un objet distant de h de la source, produit une pression P sur l'objet. Sous certaines conditions (fréquence et amplitude du signal, géométrie,...etc.), il est possible de faire léviter des objets, de quelques grammes, sous leur forme liquide ou solide. La lévitation acoustique est une lévitation active et non asservie. La configuration la plus couramment utilisée est composée d'une source acoustique (tel qu'un haut-parleur) alimentée par un générateur de tensions sinusoïdales. L'objet à faire léviter est placé au dessus de la source acoustique. Les fréquences d'excitation sont de l'ordre d'une vingtaine de kilohertz. La hauteur de lévitation n'excède pas la centaine de micromètres [3].

La lévitation acoustique a surtout été utilisée pour le développement des convoyeurs et des moteurs dont l'axe de rotation est en lévitation.

I-2-1-1- Avantages et inconvénients de la lévitation acoustique

Les avantages de la lévitation acoustique peuvent être résumés ainsi:

- Lévitation non asservie.
- Plusieurs positions d'équilibre existent pour une hauteur de lévitation constante. Inexistence de couple de rappel sur l'objet en lévitation induit par l'utilisation de l'effet acoustique.

- Hauteur de lévitation variant proportionnellement à la tension d'excitation de la source acoustique.
- Déplacement est inversement proportionnel au poids du palet.

Les inconvénients de la lévitation acoustique se résument ainsi:

- Emploi de matériel onéreux.
- Lévitation conditionnée par la forme de l'objet à faire léviter.
- Risque de mettre en résonance l'objet en lévitation en raison de l'ordre des fréquences utilisée.

I-2-2- La lévitation électrostatique :

Des charges électriques présentes sur les surfaces d'éléments conducteurs engendrent des forces d'attraction ou de répulsion qui tendent à attirer ou à repousser les surfaces conductrices [4]. La lévitation électrostatique s'appuie sur ce principe. Des surfaces conductrices immobiles sont chargées suite à l'application d'un champ électrostatique. L'objet à faire léviter étant lui aussi chargé, il va subir des forces qui tendent à le rapprocher ou à l'éloigner des surfaces conductrices. La configuration de base réalisant la lévitation électrostatique est présentée à la figure I-1.

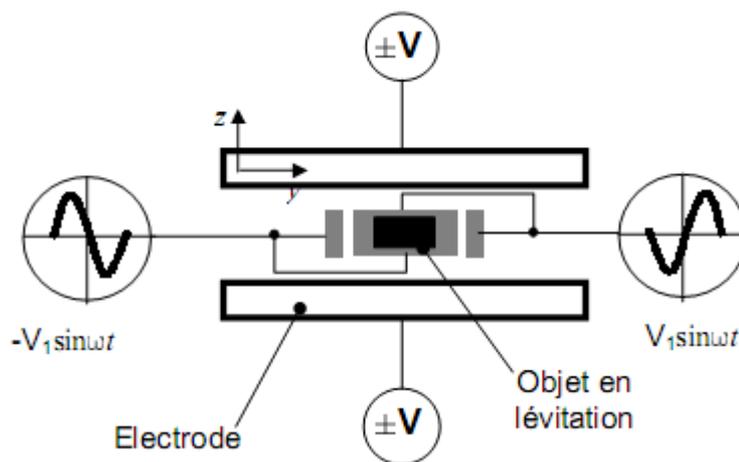


Figure -I-1 : la lévitation électrostatique

Les électrodes du haut et du bas, lorsqu'elles sont alimentées convenablement, servent à produire la stabilité suivant la direction z . L'objet en lévitation étant libre de se mouvoir suivant x et y , les électrodes de part et d'autre de l'objet servent à son immobilisation. La lévitation électrostatique s'apparente à de la lévitation active et asservie [5].

Deux conditions doivent être vérifiées pour que la lévitation soit possible dans un champ statique:

- La somme des forces extérieures appliquées (F) à l'objet en lévitation doit être nulle pour obtenir un équilibre statique.
- La divergence de la force électrostatique doit être négative.

$$\vec{F} = \frac{1}{2}(\varepsilon - \varepsilon_0)V \nabla \|\vec{E}\| \quad (\text{I-1})$$

Avec :

$$\begin{cases} \varepsilon : \text{constante diélectrique du matériaux} \\ \varepsilon_0 : \text{constante diélectrique du vide} \\ \nabla : \text{opérateur gradient } \nabla = \left(\frac{\partial}{\partial x}, \frac{\partial}{\partial y}, \frac{\partial}{\partial z} \right) \end{cases}$$

La lévitation électrostatique est plus généralement employée pour l'étude et la détermination des propriétés rhéologiques de substances à l'état liquide. De plus, la lévitation électrostatique s'emploie pour la conception d'accéléromètres, gyroscopes et moteurs. L'élimination des forces de frottements secs permet d'augmenter de manière notable les performances de ces dispositifs.

I-2-2-1- Avantages et inconvénients de la lévitation électrostatique :

Les avantages de la lévitation électrostatique peuvent être résumés ainsi:

- dimensions des électrodes pouvant être de taille réduite conduisant à la réalisation de prototypes compacts.
- s'emploie sur des objets de différentes natures et formes dès lors qu'ils présentent une caractéristique diélectrique.
- l'instabilité produite par l'effet électrostatique ne porte que suivant une seule direction.

Les inconvénients de la lévitation électrostatique se résument ainsi:

- lévitation asservie.
- tensions d'alimentation de l'ordre du kV.

I-2-3- La lévitation aérodynamique :

Dans la lévitation aérodynamique, l'objet en lévitation reste suspendu sous l'action du flux d'un gaz ascendant. L'écoulement de ce flux, au contact d'un objet solide, est détourné de sa voie normale. Les caractéristiques du nouvel écoulement ainsi obtenu sont en fonction de la vitesse du flux ainsi que du profil de l'objet.

La lévitation aérodynamique est peu utilisée ; L'argument majeur en défaveur de son utilisation est le fait que la position de l'objet en lévitation oscille énormément. Ceci est essentiellement causé par les conséquences de l'écoulement du flux d'air. Les turbulences, rotations et/ou inclinaisons de l'objet en lévitation,... etc, sont à l'origine de cette lévitation perturbée. Néanmoins, en raison de ses spécificités, elle se voit plus communément employée pour la conception des systèmes de convoyage à deux degrés de liberté et aux dimensions millimétriques.

I-2-3-1- Avantages et inconvénients de la lévitation aérodynamique :

Les avantages apportés par l'utilisation de la lévitation aérodynamique, se résument ainsi:

- Lévitation non asservie;
- Facilité de mise en œuvre;
- Possibilité de faire léviter des objets de masse importante (de l'ordre du Kg);

Les inconvénients de la lévitation aérodynamique sont:

- Conditions de lévitation fortement liées à la forme de l'objet à faire léviter.
- S'emploie seulement pour des objets peu déformables.
- Phénomènes mis en jeu complexes et couplés.
- Lévitation sensible aux perturbations extérieures.

I-2-4- La lévitation par faisceau laser :

La lévitation par faisceau laser est une variante du laser trapping qui sous l'action de la focalisation d'un spot laser, permet de déplacer des objets de quelques μg . La lévitation par faisceau laser s'apparente à la lévitation active et non asservie dont le concept a été découvert récemment. Le laser trapping, qui utilise une seule source laser, n'offre pas la possibilité de soulever l'échantillon focalisé [6].

I-2-4-1- Avantages et inconvénients de la lévitation par faisceau laser :

Les avantages de l'utilisation de la lévitation par faisceau laser sont:

- lévitation non asservie.
- peut être réalisée dans différents types de milieux.
- dimensions compactes du banc expérimental.

Les inconvénients sont:

- matériel onéreux.
- limitée à la lévitation d'objets de dimensions micrométriques.
- principe non reproductible aux dimensions macroscopiques.
- plage de zone de stabilité restreinte.
- sensible aux phénomènes vibratoires.

I-2-5- La lévitation par champ magnétique :

Cette lévitation fondée sur le phénomène magnétique est probablement le principe de lévitation le plus répandu. Ses atouts restent le faible coût, la facilité de mise en œuvre ou encore la robustesse [7]. Cette technique a polarisé particulièrement l'attention de l'industrie en matière de recherche pour l'amélioration du transport urbain à grande vitesse [8].

De plus, la lévitation magnétique se décline sous deux formes différentes rendant ainsi son utilisation d'autant plus attrayante. Par convention, les deux formes dont il est question sont appelées lévitation magnétique et lévitation diamagnétique. La différence majeure entre ces deux formes réside dans l'utilisation de matériaux qui exhibent des comportements différents lorsqu'ils sont soumis à un champ magnétique extérieur.

Ainsi, la lévitation magnétique utilise communément des matériaux ferromagnétiques tandis que la lévitation diamagnétique utilise des matériaux diamagnétiques. Alors qu'un matériau ferromagnétique est attiré lorsqu'il est soumis à un champ magnétique extérieur vers les zones de forte intensité, le matériau diamagnétique quant à lui présente un comportement totalement contraire. Cette différence de comportement implique que la lévitation magnétique est une lévitation active et asservie alors que la lévitation diamagnétique est passive et non asservie.

De ce fait, il nous a paru légitime de décomposer cette section en deux parties distinctes dédiées à la lévitation magnétique et diamagnétique.

I-2-5-1- La lévitation diamagnétique:

La lévitation diamagnétique est une approche à la fois originale et particulière. Originale ; car elle permet de rendre la lévitation possible des objets ferromagnétiques dans un champ magnétostatique par l'ajout de matériaux diamagnétique. Particulière ; car elle s'applique plutôt à faire léviter des objets dont l'aimantation est importante et rémanente (aimants permanents) [9].

Lorsqu'un matériau diamagnétique est placé dans un champ magnétique extérieur, il exhibe un comportement magnétique particulier. Ce comportement peut être mis en évidence à l'échelle macroscopique ; si l'on suspend un barreau d'un matériau diamagnétique à température ambiante au bout d'une ficelle. La source du champ magnétique extérieur est produite par l'approche d'un aimant permanent à deux faces magnétiques et à fort champ rémanent comme le montre à La figure I-2.

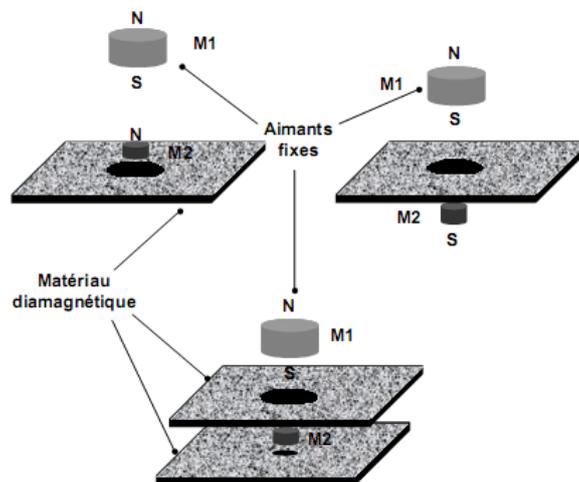


Figure I-2 : lévitation diamagnétique

La lévitation diamagnétique est une lévitation passive et non asservie. Elle peut s'employer pour faire léviter un corps diamagnétique. Ce type de configuration a vite été abandonné dans le cas des matériaux diamagnétique fonctionnant à température ambiante. L'effet diamagnétique réduit de ces derniers impose l'utilisation d'un champ magnétique de forte intensité pour assurer la lévitation. La lévitation à base de supraconducteur est la plus représentative de la lévitation des corps diamagnétique, elle porte aussi le nom de lévitation supraconductrice [10-11-12-13].

La lévitation diamagnétique permet également de réaliser la lévitation d'un aimant permanent dans un champ magnétostatique. Cette autre configuration s'appuie sur l'utilisation de matériaux faiblement diamagnétique à température ambiante. Bien que l'effet diamagnétique reste faible, il suffit amplement pour stabiliser la lévitation d'un aimant permanent dans un champ magnétostatique.

En termes applicatifs la lévitation diamagnétique sous ses deux formes suscite un grand intérêt du fait que cette lévitation s'affranchit de l'utilisation d'un asservissement. De plus ; la passivité apportée par l'emploi d'aimants permanents garantit une autonomie de fonctionnement aux produits conçue sur cette base.

I-2-5-1-1- Avantages et inconvénients de la lévitation diamagnétique :

Les avantages introduits par l'utilisation de la lévitation diamagnétique sous ses deux formes sont :

- lévitation passive et non asservie.
- Dérive des matériaux diamagnétique relativement faible en cours du temps.

Cependant, les inconvénients peuvent être se rapporter aux points suivants :

- Manifestation à température ambiante d'un effet diamagnétique de faible amplitude.
- Température de fonctionnement très basse pour les supraconducteurs.
- Masse de l'aimant en sustentation intervenant dans les conditions de lévitation.

I-2-5-2- Lévitation magnétique :

La lévitation magnétique repose sur le fait qu'un corps aimantable soumis à un champ magnétique (statique ou non) subit une force volumique qui tend à le rapprocher des zones à fort champ magnétique [14,8]. L'intensité de cette force est conditionnée d'une part, par l'intensité du champ magnétique extérieur appliqué et d'autre part par le degré d'aimantation du corps. Plus l'aimantation au sein du corps est importante plus la force magnétique l'est aussi. Actuellement, les matériaux les plus aimantables sont les matériaux ferromagnétiques.

La connaissance du cycle d'hystérésis du matériau utilisé est impérative afin d'éviter d'éventuels changements de comportement magnétique (désaimantation, inversion d'aimantation,... etc) qui risquent de nuire à la stabilité de la lévitation.

La lévitation magnétique suscite un grand intérêt et a bon nombre d'applications, et s'emploie aussi bien pour la réalisation de systèmes de convoyage que pour la réalisation de moteurs rotatif dont le rotor est mis en lévitation. Des systèmes de micro positionnement à plusieurs degrés de liberté [15]. La lévitation magnétique s'applique aussi pour caractériser les propriétés magnétiques (susceptibilité, perméabilité relative, etc.) de certains matériaux [16]. Enfin, la lévitation magnétique est utilisée pour la réalisation des trains à lévitation magnétique (Maglev).

I-2-5-2-1 Avantages et inconvénients de la lévitation magnétique :

Les avantages de l'utilisation de la lévitation magnétique sont:

- S'emploie dans trois type d'environnements: air, vide et aqueux.
- Facilité de mise en œuvre.

Les inconvénients de la lévitation magnétique sont:

- Lévitation asservie.
- Lévitation limitée à des objets aimantables.
- Système de nature non linéaire.
- Coût de revient relativement bas.

I-3- Train à lévitation magnétique :

Le train Maglev (Magnétique lévitation train), est un train qui utilise les forces magnétiques pour assurer sa sustentation et pour avancer. Au contraire des trains classiques, il n'est pas en contact avec des rails, ce qui permet de minimiser les frottements, et d'atteindre des vitesses un peu plus élevées [17].

Le Maglev est un système élevé superbe de transport à grande vitesse doté d'un système d'entraînement non adhésif qui est indépendant des forces de friction entre roue et rail. Les objectifs de développement sont les suivants : freins aérodynamiques, qui utilisent la drague aérodynamique des panneaux sur le toit de voiture, et freins à disque pour le fonctionnement à vitesse élevée; les enroulements sur la voie utiles pour la lévitation de paroi latérale; un circuit d'alimentation de haute puissance pour des inverseurs de la modulation de largeur d'impulsion (PWM) à l'aide de thyristors d'arrêt de porte; le changement de voie pour le dépassement à vitesse réduite ou élevée [18].

Il existe deux manières d'utiliser l'électromagnétisme pour propulser un train :

- La première, appelée sustentation électromagnétique, consiste à doter le train de deux électroaimants, qui s'enroulent autour de chaque côté du rail de guidage. Ces électroaimants interagissent avec des barres de fer laminées placées dans le rail de guidage, soulevant ainsi le train de 1 cm.
- Le second principe, appelé répulsion électrodynamique, utilise la force de répulsion existant entre les aimants du véhicule et des bandes ou des bobines conductrices situées dans le rail de guidage. Cette force permet de soulever le train. Ce système est plus stable que le précédent et ne nécessite pas d'ajustage permanent. De plus, l'espacement entre le rail de guidage et le véhicule est plus important, de l'ordre de 10 à 15 cm. En revanche, ce système emploie des aimants supraconducteurs.

I-3-1- Principe :

Le Maglev est donc un système dans lequel le véhicule fonctionne en lévitation sur la voie de guidage (correspondant aux voies ferroviaires des chemins de fer conventionnels) en utilisant les forces électromagnétiques entre les aimants à bord du véhicule et des enroulements sur le rail. On y décrit trois principes fondamentaux qui assurent la bonne lévitation du train [19-20].

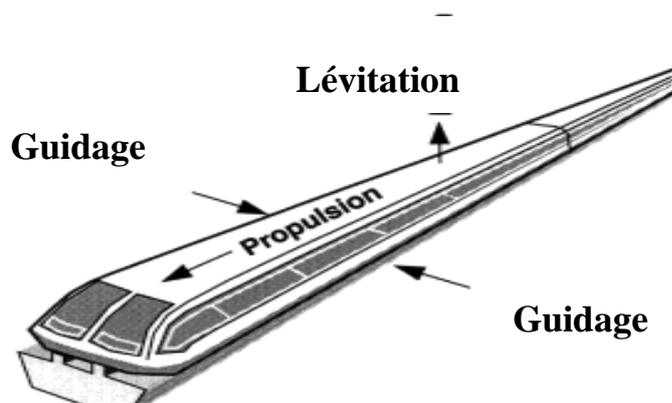


Figure I-3 : principes des trains Maglev

I-3-1-1- Principe de lévitation magnétique :

Ils sont composés d’enroulements de lévitation installés sur les parois latérales de la voie de guidage. Quand les aimants de supraconduction, à bord du véhicule, passent à une grande vitesse à quelques centimètres au-dessous du centre de ces enroulements, un courant électrique est induit dans les enroulements, qui agissent alors en tant qu'électro-aimants temporairement. En conséquence, il y a des forces qui poussent l'aimant super conducteur vers le haut et d'autres qui les tirent vers le haut simultanément, faisant léviter de ce fait le Maglev [21].

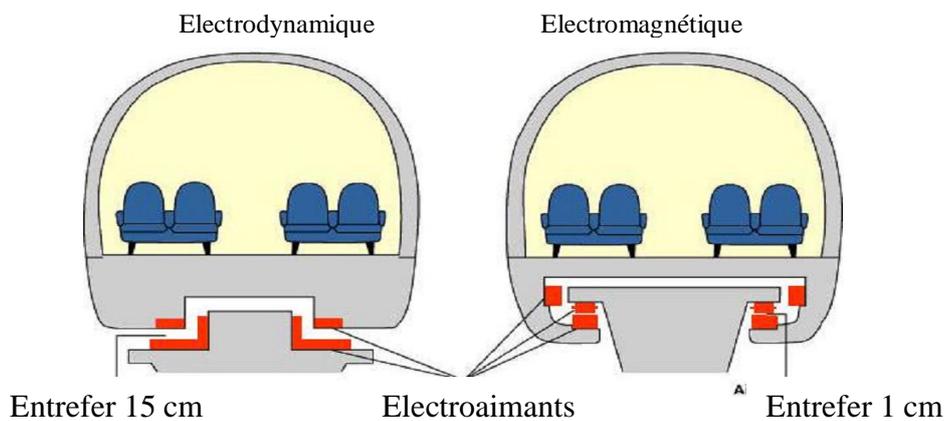


Figure I-4 : La lévitation des trains Maglev

I-3-1-2- Principe de propulsion:

Une force répulsive et une force attrayante induite entre les aimants sont employées pour propulser le véhicule (aimant de supraconduction). Les enroulements de propulsion situés sur les parois latérales des deux côtés de la voie de guidage sont activés par un courant alternatif triphasé d'une sous-station, créant un champ magnétique de décalage sur la voie de guidage. Les aimants à bord sont attirés et poussés par la zone de décalage, propulsant alors le Maglev [22].

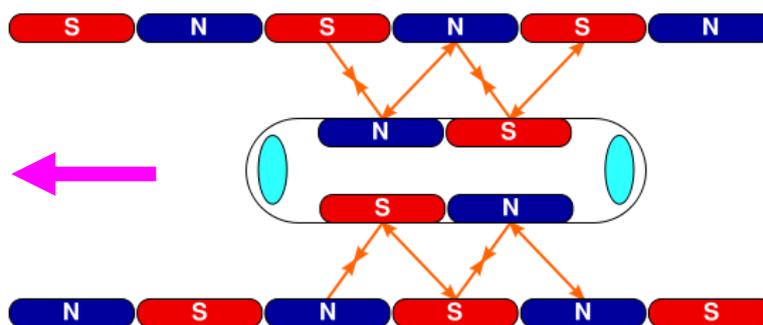


Figure I-5 : la propulsion des trains Maglev

I-3-1-3- Principe de guidage latéral :

Les enroulements de lévitation se faisant face sont reliés sous la voie de guidage, constituant alors une boucle. Quand le véhicule, contenant l'aimant, se déplace transversalement, un courant électrique est induit dans la boucle, ayant pour résultat une force répulsive agissant sur les enroulements de lévitation les plus proches du wagon et une force attractive agissant sur les enroulements de lévitation les plus loin.

Ainsi, une voiture courante est toujours située bien au centre de la voie de guidage [23-24].

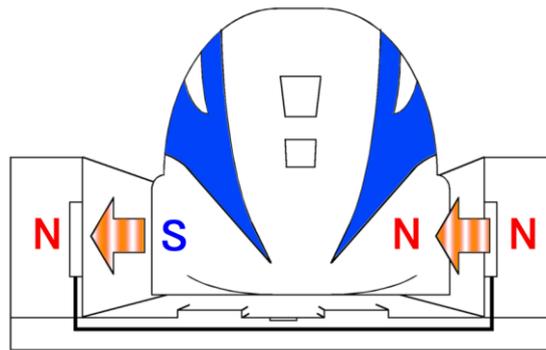


Figure I-6 : guidage latérale des trains Maglev

I-3-2- Chronologie des divers développements :

Les débuts des recherches sur les trains à sustentation magnétique commencèrent en 1922 avec les travaux de l'Allemand Hermann Kemper. Celui-ci déposa un brevet le 14 août 1934. Ses travaux furent cependant interrompus à cause de la Seconde Guerre mondiale [25].

- ❖ 1962 : Le Japon se lance dans des recherches sur le Maglev qui bat régulièrement de nouveaux records de vitesse ;
- ❖ 1973 : L'Allemagne reprend les recherches à l'Université Technique de Braunschweig ;
- ❖ 1979 : Le Transrapid 05 fut mondialement le premier train à sustentation magnétique à transporter des passagers à l'occasion de l'exposition internationale des moyens de transport (IVA) à Hambourg (photo) ;
- ❖ 1983 : Une ligne de 1,6 km fut construite à Berlin destinée à un service commercial de type métro (Kabinentaxi). Malgré le succès de cette ligne, elle fut fermée en 1992 ;

- ❖ De 1984 à 1995, une liaison de 600 mètres exista entre l'aérogare principale de l'aéroport international de Birmingham jusqu'à la station de chemin de fer à une vitesse de 15 km/h. L'une des raisons de son échec est le poids trop important de la voiture à cause d'une coque trop épaisse.
- ❖ 1984 : Mise en service de la ligne d'essai pour le Transrapid dans la région appelée Emsland (Pays de l'Ems), (Basse-Saxe, Allemagne);
- ❖ 2003 : Mise en service commerciale du Transrapid de Shanghai.
- ❖ 22 septembre 2006 : Accident sur la ligne d'essai d'Emsland en Allemagne. Le train percute à près de 200 km/h un véhicule d'entretien stationné sur la voie. La collision a été fatale à 23 personnes sur les 31 passagers qui étaient pour l'essentiel des employés de la société d'exploitation. La technologie semble hors de cause (problème de manque de communication entre les services). Le train n'a cependant pas déraillé.
- ❖ 27 mars 2008 : ThyssenKrupp et Siemens ont décidé la dissolution de la société de commercialisation Transrapid International, entreprise commune des deux groupes.

I-3-3- Les principaux projets en développement :

- **Le Transrapid** : est un projet allemand réalisé par plusieurs sociétés dont Siemens et MBB qui avait réalisé le premier prototype dans les années 70. Actuellement un projet de liaison de la gare centrale de Munich avec l'aéroport Franz-Josef Strauss est en cours d'études. Un projet de ligne Berlin-Hambourg avait été approuvé en 1994 mais a été abandonné par la suite, faute de soutien financier de l'État. Une application a été trouvée en Chine à Shanghai, sur une liaison centre ville-aéroport de 30 km inaugurée en janvier 2003. En mars 2006, le lancement d'une nouvelle ligne de 175 kilomètres est annoncé : elle doit prolonger la ligne existante jusqu'à la ville touristique de Hangzhou. Cependant, l'avenir de cette ligne est menacé en raison de plaintes liées à l'impact du Transrapid sur la santé des populations voisines de la ligne [25].

- **Le Maglev**, (de l'anglais Magnetic Levitation) est un projet japonais, une ligne expérimentale a été construite au Japon, sur laquelle la vitesse record de 581 km/h a été atteinte le 2 décembre 2003.

- **Le projet futuriste Swissmetro** : il fait appel aux mêmes procédés mais les doublement par l'utilisation de tunnels sous vide partiel d'air. Ceci a l'avantage de réduire la friction de l'air qui devient très importante au-delà de 500 km/h.

I-3-4- Avantages des trains à lévitation magnétique:

Par rapport aux chemins de fer traditionnels, les trains à sustentation magnétique sont réputés présenter de nombreux avantages :

- Vitesses plus élevées
- Meilleures accélérations.
- Franchissement de pentes plus fortes limitant le nombre de tranchées à creuser et d'ouvrages d'art à construire et diminuant donc le coût total de l'infrastructure.
- Franchissement de courbes plus importantes.
- Risque presque nul de déraillement dans des constructions telles que le Transrapid (du moins tant que la voie est dépourvue d'appareils ou autres zones à risques).
- un meilleur rendement énergétique sur longues distances.

I-3-5- Inconvénients des trains à lévitation magnétique:

- Dans le cas du système à sustentation électrodynamique, le prix de construction des voies est très important.
- Il est difficile de concevoir des aiguillages simples. Sans aiguillages, une ligne ne peut être exploitée qu'en navette avec un seul véhicule par voie.
- Incompatibilité avec les réseaux traditionnels.
- Peu adapté au fret lourd.

I-4- Modélisation de la force d'attraction:

L'analyse d'un processus qui est l'étape préalable à toute étude de régulation, à pour objet la recherche d'un modèle mathématique fiable représentant le comportement du processus tant en régime statique que dynamique.

Ce modèle de procédé est donc un ensemble de relations mathématiques (équations différentielles) permettant de décrire avec une précision suffisante le comportement physique du processus [26].

Le but essentiel est donc de trouver l'expression mathématique de la force magnétique d'attraction F_L .

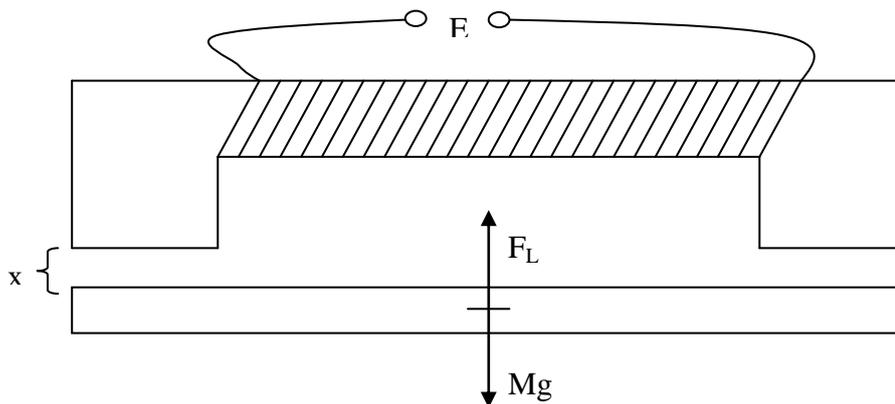


Figure I-7- force d'attraction dans un aimant

Bilan énergétique : l'énergie fournie par la source au circuit magnétique pendant un temps élémentaire dt est :

$$E i dt = R i^2 dt + i d\phi \quad [8] \quad (I-2)$$

Avec : E : tension d'alimentation du circuit magnétique.

i : intensité du courant d'alimentation.

Φ : flux magnétique de l'électro-aimant.

Lorsque l'objet suspendu se déplace de dx sous l'influence de la force magnétique F_L exercée par l'électro-aimant ; l'énergie mis en jeu est :

- Le travail mécanique $F_L \cdot dx$ fourni par le système.
- Les pertes d'énergie par l'effet joule.
- La variation de l'énergie magnétique du système dw .

La conservation d'énergie fournie par la source s'écrit :

$$E i dt = F_L dx + dW + R i^2 dt \quad (\text{I-3})$$

En tenant compte des expressions (I-2) et (I-3) on obtient :

$$F_L dx + dW = i d\phi \quad (\text{I-4})$$

Donc

$$F_L = \frac{i d\phi - dW}{dx} \quad (\text{I-5})$$

Or : l'énergie magnétique instantanée est : $W = 1/2 L i^2 \quad (\text{I-6})$

Et le flux magnétique instantané est : $\phi = L i \quad (\text{I-7})$

En portant ces deux équations dans l'équation (I-5) on obtient :

$$F_L = \frac{1}{2} i^2 \frac{dL}{dx} \quad (\text{I-8})$$

Où : L : l'inductance du circuit magnétique.

L'application du théorème d'Ampère au circuit magnétique de la figure (I-2) :

Nous donne :

$$\int \frac{B}{\mu} dL = N i \quad (\text{I-9})$$

Avec : μ : est la perméabilité au lieu où le champ a la valeur B .

Le flux magnétique étant constant; avec la valeur :

$$\phi = B s \quad (\text{I-10})$$

s : étant l'aire de la section du noyau de fer ;

Alors l'équation (I-9) devient :

$$N i = \phi \int \frac{dL}{\mu s} \quad (\text{I-11})$$

Et la valeur du flux est :

$$\phi = \frac{N i}{R} \quad (\text{I-12})$$

Où : $R = \int \frac{dL}{\mu s}$ représente la reluctance du circuit magnétique

Et : $R \cong \frac{x}{\mu_0 s} \quad (\text{I-13})$

Où : x : l'épaisseur de l'entrefer.

μ_0 : perméabilité dans le vide.

L'énergie emmagasinée dans le circuit exprimé en fonction du flux est :

$$W_m = 1/2 R \phi^2 \quad (\text{I-14})$$

De ces deux équations (I-14, I-6) on déduit que :

$$L = \frac{R \phi^2}{i^2} \quad (\text{I-15})$$

Compte tenu des expressions (I-12, I-13), l'expression de l'inductance du (I-15) s'écrit sous la forme :

$$L = N^2 \frac{\mu_0}{x} s \quad (\text{I-16})$$

En reportant cette expression dans l'équation (I-8), on obtient le modèle mathématique de la force d'attraction :

$$F_L = -\frac{1}{2} \frac{i^2 N^2 \mu_0 s}{x^2} \quad (\text{I-17})$$

La force d'attraction peut s'écrire sous la forme :

$$F_L = -K \frac{i^2}{x^2} \quad (\text{I-18})$$

Où : $K = \frac{1}{2} N^2 s \mu_0$

I-5 : Conclusion :

Nous avons présenté tout d'abord dans ce chapitre, les différentes formes existantes de la lévitation, et ensuite une brève idée sur les trains Maglev, et une modélisation de la force d'attraction.

A la fin de cette modélisation on observe que la force d'attraction F_L est proportionnelle au carrée du courant i traversant la bobine et inversement proportionnelle au carrée de l'espace de l'entrefer.

II-1- Introduction :

Un système de traitement électronique fait souvent apparaître des fonctions ayant pour rôle le traitement d'informations : opérations arithmétiques (addition, multiplication...) ou logiques (ET, OU ...) entre plusieurs signaux d'entrée permettant de générer des signaux de sortie.

Ces fonctions peuvent être réalisées par des circuits intégrés analogiques ou logiques ; mais lorsque l'objet technique devient complexe, et qu'il est alors nécessaire de réaliser un ensemble important de traitements d'informations, il devient plus simple de faire appel à une structure à base de microcontrôleur [27].

Un microcontrôleur est un circuit intégré qui rassemble les éléments essentiels d'un ordinateur : processeur, mémoires (mémoire morte pour le programme, mémoire vive pour les données), unités périphériques et interfaces d'entrées-sorties. Les microcontrôleurs se caractérisent par un plus haut degré d'intégration, une plus faible consommation électrique (quelques milliwatts en fonctionnement, quelques nanowatts en veille), une vitesse de fonctionnement plus faible (quelques mégahertz) et un coût réduit par rapport aux microprocesseurs polyvalents utilisés dans les ordinateurs personnels [28].

II-2- Du microprocesseur au microcontrôleur :

Le processeur est l'élément central d'un système informatique : il interprète les instructions et traite les données d'un programme. Il a besoin de certains éléments externes pour fonctionner [29,30]:

- Une horloge pour le cadencer (en général à quartz).
- De la mémoire pour stocker les variables durant l'exécution du programme (mémoire vive RAM) et le programme d'une mise sous tension à l'autre (mémoire morte ROM).
- Des périphériques (pour interagir avec le monde extérieur).

Ces éléments sont reliés par 3 bus :

- Le bus d'adresse qui permet au microprocesseur de sélectionner la case mémoire ou le périphérique auquel il veut accéder pour lire ou écrire une information (instruction ou donnée) ;

- Le bus de données qui permet le transfert des informations entre les différents éléments ; ces informations seront soit des instructions, soit des données en provenance ou à destination de la mémoire ou des périphériques ;
- le bus de contrôle qui indique si l'opération en cours est une lecture ou une écriture, si un périphérique demande une interruption pour faire remonter une information au processeur,... etc.

Le microcontrôleur intègre sur une unique puce :

- Un microprocesseur (MPU) qui effectue des opérations logiques et arithmétiques.
- De la mémoire vive (RAM) pour stocker les données et variables.
- De la mémoire morte (ROM) pour stocker le programme, différentes technologies peuvent être employées : EPROM, EEPROM.
- Souvent un oscillateur pour le cadencement ; il peut être réalisé avec un quartz, ou un circuit RC.
- Des périphériques capables d'effectuer des tâches spécifiques. On peut mentionner entre autres :
 - Les convertisseurs analogiques-numériques (CAN) pour l'interfaçage avec le monde physique.
 - Les timers/compteurs (compteurs d'impulsions d'horloge interne ou d'événements externes).
 - Les chiens de garde (watchdog) .
 - Des interfaces parallèles pour la gestion des capteurs ou des actionneurs.
 - Des interfaces séries (synchrone ou asynchrone) pour le dialogue avec d'autres composants.
 - Des contrôleurs d'interruption.

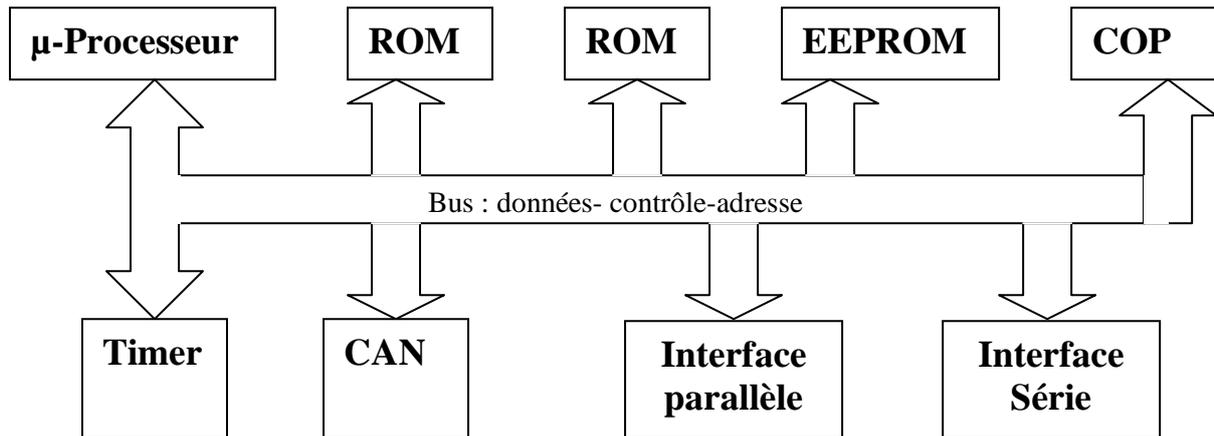


Figure-II-1- Schéma fonctionnel d'un microcontrôleur.

II-3- Modèles des microcontrôleurs :

Il existe une multitude de Modèles de microcontrôleurs. Ce vaste choix permet de trouver le type de modèle le plus adapté à ce que l'on veut faire.

Les microcontrôleurs se distinguent par une grande caractéristique : la taille de la mémoire de calcul, il existe plusieurs modèles:

ATMEL: AT90S8515 ; MICROSHIP: 16C71 ; MOTOROLA: 68HC11, 68HC16, 68340 ; SEAGATE-THOMSON:ST6,ST19... ;INTEL:8031, 8051...[31]

II-4- Utilisation des microcontrôleurs:

Les systèmes intelligents automatiques, intégrant une technologie à base de microcontrôleur, sont dans tous les domaines de la vie quotidienne :

- Télécommunication : carte FAX /MODEM, minitel, téléphone portable, interfaces homme machine, gestion d'écrans graphiques...
- Industriels : automates programmables, contrôle /régulation de processus, supervision...
- Commercial : électroménager,...etc.
- Automobile : ABS, calculateur d'injection, tableau de bord, contrôle des sièges..
- Militaire et spatial : sonde, lanceurs de fusées, missile, robots...
- Loisirs : concours robotique...

II-5- Structure des microcontrôleurs 68hc11 :

II-5-1- Description générale :

La famille des microcontrôleurs 68HC 11 est construite autour d'un noyau MCU fonctionnant sur un bus de donnée de 8 bits. Utilisant une technologie métal oxyde haute densité(HCMOS), les circuits peuvent fonctionner à des fréquences d'horloge pouvant atteindre 16MHz .

En outre, la conception moderne permet un fonctionnement en mode statique réduisant ainsi la consommation de courant sur la source d'alimentation.

Le système de mémoire associé au MPU est variable selon le type de produit et comprend une zone RAM, une ROM, une EPROM ou EEPROM.

Le 68HC11 adresse jusqu'à 64 Ko de mémoire; Le jeu d'instruction est dérivé de ces ancêtres (6801, 6805, 6809) [32].

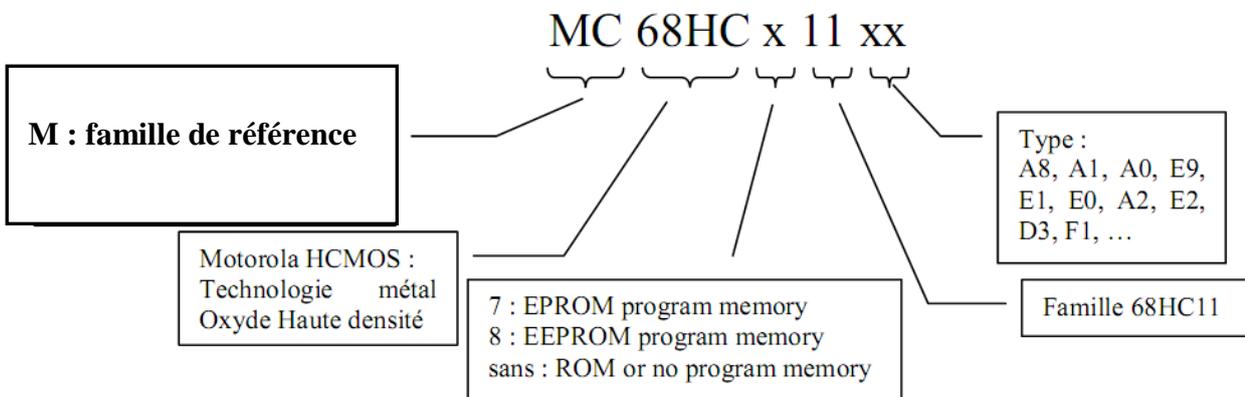


Figure-II-2- Référence des microcontrôleurs.

Le tableau 1 donne les caractéristiques essentielles des composants de la famille MC68hc11.

Type de MCU	EPROM (en KO)	ROM (en KO)	EEPROM (en KO)	RAM (en KO)	Commentaires
MC68HC11A8	-	8	512	256	Produit de base de la famille HC11
MC68HC11A1	-	-	512	256	Identique au A8 avec la ROM désactivées
MC68HC11A0	-	-	-	256	Identique au A8 avec la ROM et EEPROM désactivées
MC68HC811A8	-	-	8+512	256	Version A8 avec émulation EEPROM
MC68HC11E9	-	12	512	512	Quatre entrées digitales Input Capture
MC68HC11E1	-	-	512	512	Identique au E9 avec la ROM désactivée
MC68HC11E0	-	-	-	512	Identique au E9 avec la ROM et EEPROM désactivées
MC68HC11E2	-	-	2	256	Pas de ROM
MC68HC711E9	12	-	512	512	Version Programmable du E9
MC68HC11D3	-	4	-	192	Version 40 broches
MC68HC711D3	4	-	-	192	Version Programmable du D3
MC68HC11F1	-	-	512	1	Haute performance, bus adresse et données démultiplexés, CS, boîtier 68 broches
MC68HC11K4	-	24	640	768	Espace adressable > 1MO, PWM et CS inclus, boîtier 68 broches
MC68HC711K4	24	-	640	768	Version Programmable du K4
MC68HC11L6	-	16	512	512	Similaire au E9 avec ROM plus importante, I/O supplémentaires, boîtier 64 et 68 broches
MC68HC711L6	16	-	512	512	Version Programmable du L6

Tableau 1 : Produits de la famille 68HC11

II-5-2-Choix du microcontrôleur 68HC11F1 :

Le choix du microcontrôleur 68HC11F1 a été fait selon le critère d'avoir un microcontrôleur ne nécessitant pas de programmeur, pouvant être programmé au vol à partir d'un port série et comportant un convertisseur A/D tout en permettant l'interfaçage avec une RAM externe [33,27].

Le 68HC11F1 présente l'avantage d'être bon marché pour les raisons que l'on connaît. Ses possibilités n'en sont pas moindres puisque que l'on dispose 1Ko de RAM, 512 octet d'EEPROM et une cadence d'horloge jusqu'à 12MHZ. Et aussi la simplicité de programmation de ce dernier [34].

II-5-3- Périphériques intégrés :

La plupart des fonctions périphériques sont intégrées dans le MCU :

- Un convertisseur analogique numérique, multiplexé sur 8 canaux, permet le traitement des grandeurs analogiques sur 8 bits.
- Le circuit d'interface asynchrone (SCI) de type RS232 : communication extérieure.
- Un port de communication synchrone (SPI) : communication avec périphériques.
- Un compteur 16 bits pour la génération d'impulsion ainsi que la mesure de temps avec la précision donnée par le quartz de l'horloge de base.

II-5-4- protection

La famille des 68HC11 dispose de protections internes qui permettent de garder le contrôle du MPU en cas de défaillance logicielle ou du système. La fonction COP (chien de garde) assure la surveillance de l'exécution correcte du programme, l'exécution des codes illégaux étant détectée par une interruption non masquable $\overline{\text{XIRQ}}$. En outre, le MCU effectue un reset automatique dans le cas où l'horloge du système tomberait à une fréquence inférieure à un seuil défini par l'utilisateur [35].

II-5-5- Données :

Les microcontrôleurs de cette famille supportent les types de données suivantes:

- Bit;
- Entiers signés et non signés sur 8 bits et 16 bits;
- Fractions non signés sur 16 bits;

II-5-6- Schéma bloc du MC68HC11F1

Les différentes sous-fonctions des HC11 sont montrées par le schéma bloc du MC68HC11F1 donné dans la figure 1, Les blocs de ce schéma sont validés ou inhibés selon le type de produit choisi, le système pouvant être étendu par le type de périphériques RAM/ EEPROM utilisé.

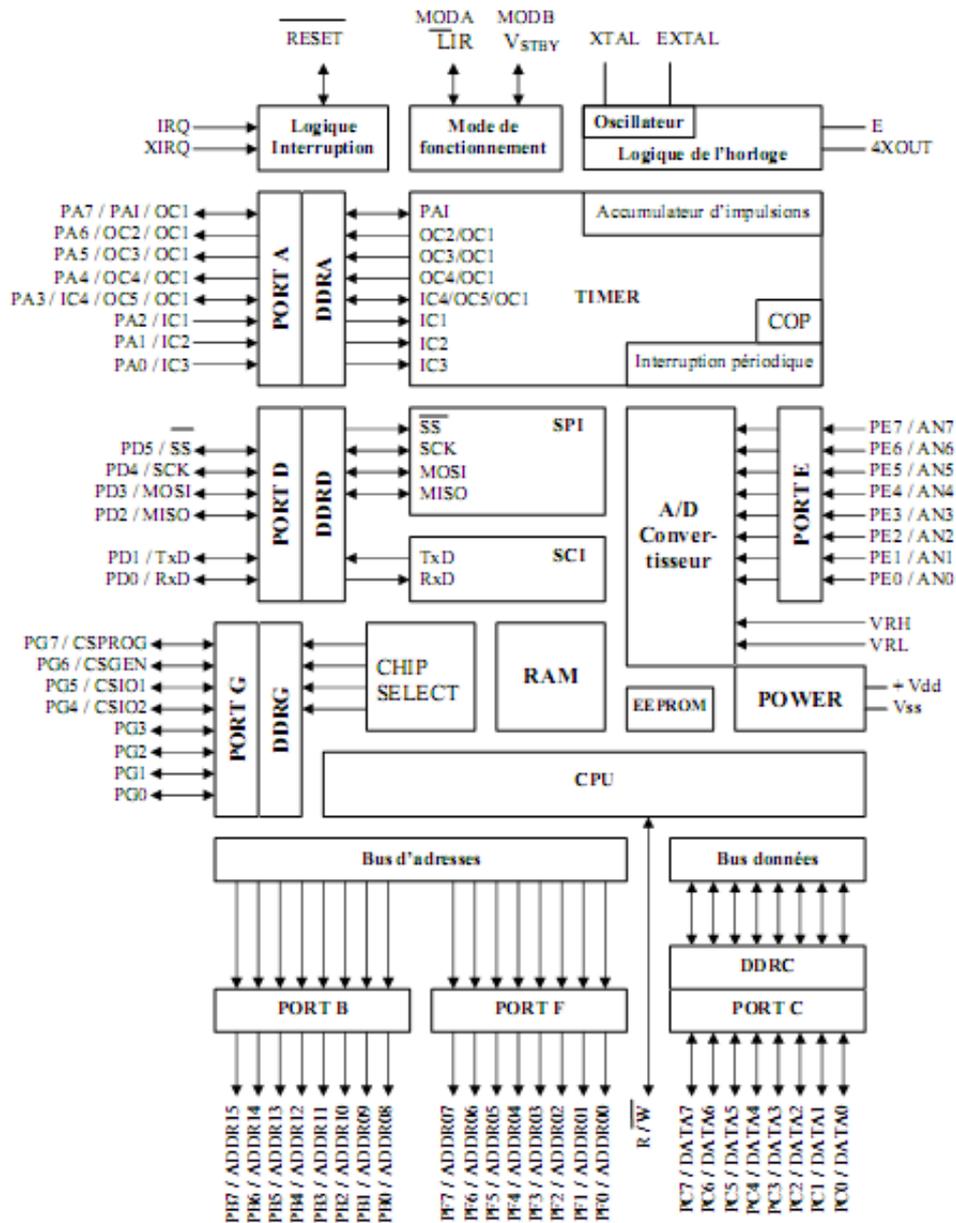


Figure II-3: Schéma de bloc du MC68HC1 1F1

II-5-7- Description des broches

Le brochage du MC68HC 11F1 est donné dans la **Figure 2** pour le boîtier PLCC 68 broches.

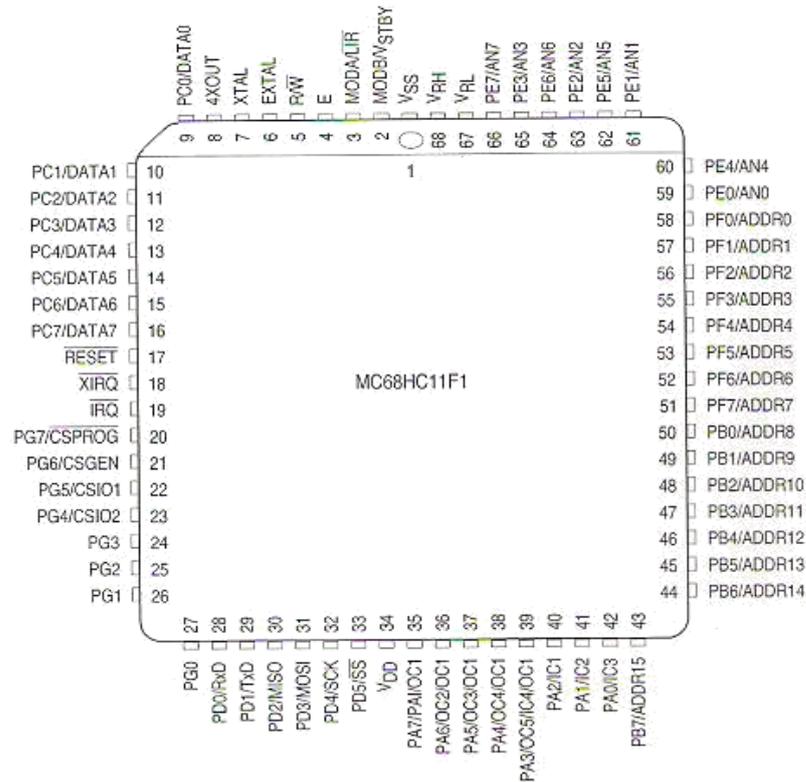


Figure II-4 : Brochage du MC68HC 11F1

- Vdd et Vss : tension d'alimentation

L'alimentation est fournie par les broches Vdd et Vss, la broche Vdd devant être connectée au + 5 v et Vss étant connectée à la masse du système.

- Reset : signal d'initialisation

Cette broche est bidirectionnelle, un de ses rôles est d'effectuer l'initialisation du MCU dans un état logique définie lors de l'application d'un niveau bas pendant plus d'un cycle d'horloge. Il ya également initialisation du compteur programme PC avec le contenu du vecteur de reset (\$FFFE et \$FFFF) qui contient l'adresse de début de programme.

- XTAL et EXTAL : contrôle du quartz

Ces deux broches fournissent l'interface pour la connexion d'un quartz où le contrôle de l'horloge par un oscillateur externe. La broche XTAL est à niveau indéterminé lorsque l'on utilise une horloge externe sur la broche EXTAL.

- E : sortie d'horloge

Le signal présent sur la broche E est généré en interne par division par 4 de l'horloge du quartz. Ce signal est utilisé comme référence lors des transferts sur les bus. Lorsque le signal E est à l'état bas, le processeur effectue des tâches internes. Dans le cas inverse, les données sont accessibles sur le bus concerné.

- 4XOUT : horloge de base:

Cette sortie fournit un signal dont la fréquence est égale à quatre fois E et qui peut être utilisé pour piloter l'horloge d'un deuxième microcontrôleur par sa broche EXTAL.

- IRQ : demande d'interruption:

L'entrée IRQ donne un accès pour établir une demande d'interruption de programme asynchrone. Le déclenchement de l'interruption peut être validé soit sur un front descendant, soit sur un niveau bas, par le bit IRQE dans le registre OPTION. Lors de l'initialisation du MCU après un reset, la fonction IRQ est établie sur un niveau bas.

- XIRQ : interruption non masquable

L'entrée XIRQ permet de déclencher une demande d'interruption non masquable après un reset.

- MODA/LIR et MODB/VSTBY :

Ces deux broches définissent le mode de fonctionnement du HC11 lors d'un reset (voir le tableau 4)

- Vrh et Vrl :

Ces deux broches fournissent la tension de référence pour le convertisseur analogique/digital interne au HC 11. La tension Vrh ne doit pas dépasser la tension Vdd. Il est très important de découpler parfaitement la tension Vrh car tout bruit parasite sur cette broche affecte la précision des lectures analogiques.

- R/W:

Lorsque le HC 11 est activé en mode étendue ou test le signal R/W indique le sens du transfert des données sur le bus données externe. Un zéro logique indique écriture sur le bus, le niveau logique un étant actif lors d'une opération de lecture. Le signal R/W reste au niveau zéro lors de l'exécution d'une instruction portant sur deux octets consécutifs.

II-5-8- Les ports parallèles

Le MC68hC11F1 dispose de 54 broches (E,S ou E/S) organisées en 7 ports parallèles. Tous les ports du MCU remplissent plusieurs fonctions selon le mode de fonctionnement choisi pour le microcontrôleur, le tableau 2 en donne la liste [36].

Port/Bit	Monopuce et Bootstrap	Etendue et Spécial Test
PA0	PA0/IC3	
PA1	PA1/IC2	
PA2	PA2/IC1	
PA3	PA3/OC5/IC4/OC1	
PA4	PA4/OC4/OC1	
PA5	PA5/OC3/OC1	
PA6	PA6/OC2/OC1	
PA7	PA7/PAI/OC1	
PB [7:0]	PB [7:0]	ADDR[15:8]
PC [7:0]	PC [7:0]	DATA [7:0]
PD0	PD0/RXD	
PD1	PD1/TXD	
PD2	PD2/MISO	
PD3	PD3/MOSI	
PD4	PD4/SCK	
PD5	PD5/SS	
PE [7:0]	PE [7:0]/AN [7:0]	
PF [7:0]	PF [7:0]	ADDR[7:0]
PG0	PG0	
PG1	PG1	
PG2	PG2	
PG3	PG3	
PG4	PG4	PG4/CSIO2
PG5	PG5	PG5/CSIO2
PG6	PG6	PG6/CSGEN
PG7	PG7	PG7/CSPROG

Tableau 2 : Fonctions des ports du MC68HC11F1

Port A :

Le port A est port d'usage général qui permet des E/S sur 8 bits. Il dispose d'un registre (DDRA) qui permet de définir le sens de transfert de chacune des broches affectées à ce port. Les fonctions des broches du port A sont partagées avec le compteur timer interne de HC11. L'état du port A peut être lu à tout moment. Lorsque le port est utilisé en sortie, l'information est maintenue par des verrous internes (latches) au HC 11.

Port B :

Le port B est utilisable uniquement en sortie (8 bits). En mode monopuce, les broches du port B sont validées en sortie PB [7 :0]. En mode étendue, les broches du port B sont affectées aux adresses hautes ADDR [15 :8] du bus adresses du MCU. L'état du port B peut être lu à tout moment. Lorsque le port est utilisé en sortie, l'information est maintenue par des verrous internes (latches) au HC 11.

Port C :

Le port C est port d'usage général codé sur 8 bits. Il dispose d'un registre (DDRC) permettant la programmation du sens de transfert des données sur chacune de ses broches. En mode monopuce, les huit bits sont affectés aux entrées/sorties. En mode étendue, le port C est configuré comme bus de données DATA [7 :0].

Le port D :

Le port D est codé sur 6 bits à usage général. Il dispose d'un registre (DDRD) permettant la programmation du sens de transfert des données sur chacune de ses broches. Les six bits peuvent être affectés à des fonctions de communication via les protocoles SCI ou SPI.

Le port E :

Le port E est utilisable en entrée uniquement (8 bits) dont les broches sont partagées avec le multiplexeur du convertisseur ADC interne au HC 11.

Les broches non utilisées par la fonction ADC (selon l'initialisation établie par l'utilisateur) peuvent être utilisées en entrées digitales. Cependant, le port E ne doit pas être lu lorsqu'une séquence de conversion analogique/digitale est en cours.

Le port F :

Le port F est utilisable uniquement en sortie (8 bits). En mode monopuce, les broches sont des entrées à usage général. En mode étendue, le port F est utilisé pour générer les adresses basses ADDR [7 :0] du HC11. Le port F peut être lu à tout moment. Lorsque le port est utilisé en sortie, l'information est maintenue par des verrous internes (latches) au HC 11.

Le port G :

Le port G est un port d'usage général qui permet les entrées/sorties sur 8 bits. Le port G peut être lu à tout moment. Lorsque le port est utilisé en sortie, l'information est maintenue par des verrous internes (latches) au HC 11. En mode étendue les quatre bits [7 :4] du port G peuvent être configurés en validation d'adresse (Chip select).

II-6- Les accumulateurs internes :

Les registres internes du CPU font partie intégrale du microcontrôleur et ne peuvent être adressés comme une location mémoire dans le plan du MPU [37,27,].

La figure 3 donne la représentation de tous les registres du MC68HC11F1

7	ACCUMULATEUR A	0
7	ACCUMULATEUR B	0
15	DOUBLE ACCUMULATEUR D	0
15	REGISTRE D'INDEX X	0
15	REGISTRE D'INDEX Y	0
15	REGISTRE DE PILE SP	0
15	COMPTEUR DE PROGRAMME PC	0
7	CCR	0

Figure II-5: Les registres internes de MC68HC 11

II-6-1- Accumulateurs A, B et D

Les accumulateurs A et B sont des registres d'usage général, codés sur 8 bits, qui contiennent les opérandes ainsi que les résultats d'opérations arithmétiques ou de manipulation de données. Dans le cas de certaines instructions, ces deux registres sont traités comme un seul accumulateur sur 16 bits, le double accumulateur D; A correspond aux poids forts et B correspond aux poids faibles.

I-6-2- Registre d'index X (IX)

Le registre d'index X fournit une valeur d'indexage codée sur 16 bits qui peut être ajoutée à un décalage sur 8 bits, selon les instructions spécifiques, pour définir l'adresse effective d'un périphérique. Le registre X peut être utilisé comme compteur ou comme zone de stockage temporaire dans le cours d'un programme.

II-6-3- Registre d'index Y (IY)

Le registre Y effectue les mêmes fonctions d'indexage que celles définies pour le registre X. cependant, les instructions faisant appel au registre Y nécessitent un octet supplémentaire pour le codage de l'instruction, ainsi qu'un cycle supplémentaire pour l'exécution.

II-6-4- Registre de pile (SP)

Le 68HC11 dispose d'une gestion automatique de la pile (Stack) qui peut être situé dans n'importe quelle zone de l'espace mémoire adressable par le microprocesseur. La taille de la pile peut prendre toute dimension souhaitée, dans la limite de la mémoire RAM disponible. L'adresse de base de la pile doit être définie dès début du programme. la pile est configurée comme une structure sur 8 bits qui croit vers le bas à chaque écriture [27].

II-6-5- Le compteur du programme (PC)

Le compteur de programme est un registre codé sur 16 bits qui contient l'adresse de la prochaine instruction devant être exécutée. Après un reset, le PC est initialisé à partir de l'un des six vecteurs possibles, selon le mode de fonctionnement du MCU et la cause du reset comme l'illustre le **Tableau 3**

Mode de fonctionnement	Broche POR ou Reset	Surveillance Horloge	Chien de garde COP
Normal	\$FFFE-\$FFFF	\$FFFC_ \$FFFD	\$FFFA-\$FFFB
Bootstrap ou Spécial	\$BFFE-\$BFFF	\$BFFC-\$BFFD	\$BFFA-\$BFFB

Tableau 3 : Vecteurs de Reset.**II-6-6- Le registre d'état (CCR)**

Le registre CCR contient cinq indicateurs d'état(C, V, Z, N et H), deux bits (I et X) utilisés pour masquer les interruptions de programme et un bit d'inhibit(S). La figure 4 donne l'affectation des bits de ce registre

II-6-6-1 - Retenue/Transfert(C)

Le bit C est mis à un lorsque l'unité de calcul (ALU) effectue une retenue ou un transfert lors d'une opération d'arithmétique.

II-6-6-2- Dépassement (V)

Le bit de dépassement est mis à un si une opération arithmétique entraîne un dépassement. Dans tous les autres cas, le bit V est mis à zéro.

II-6-6- 3-Zéro (Z)

Le bit zéro est mis à un si le résultat d'opération arithmétique, logique ou la manipulation de données est égal à zéro.

II-6-6- 4- Négative (N)

Le bit N est mis à un si le résultat d'opération arithmétique, logique ou la manipulation de données est une valeur négative (MSB=1).

II-6-6- 5- Masque des interruptions IRQ (I)

Le masque (I) des interruptions du type IRQ est un masque global qui inhibe toutes les sources d'interruptions de ce type. Lorsque le bit I est à un, les interruptions peuvent être, éventuellement, mises en attente, mais le CPU continue ses opérations sans être en mesure de détecter la demande d'interruption jusqu'à mise à zéro du bit I.

II-6-6- 6- Demi-Retenue (H)

Le bit H est mis à un lorsqu'une retenue apparaît entre les bits 3 et 4 d'une opération arithmétique dans le cas d'exécution des instructions ADD, ABA ou ADC. Dans les autres cas le bit H est à zéro. La demi-retenue est utilisée, essentiellement, lors des opérations portant sur un code BCD.

II-6-6-7- Masque des interruptions IRQ(X)

Le bit X inhibe les interruptions provenant de la broche XIRQ. Après un reset d'origine quelconque, le bit X est mis à un par défaut et doit être explicitement positionné à zéro par le programme.

II-6-6- 8- Inhibit Stop(S)

La mise au niveau logique un du bit S interdit la mise en veille du microcontrôleur par l'instruction STOP.

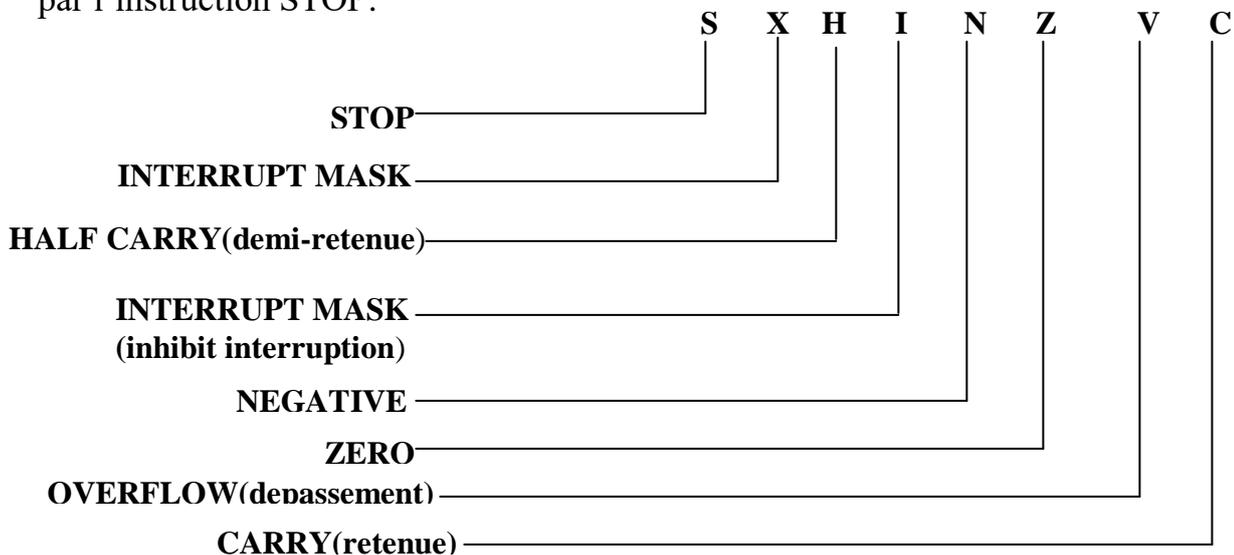


Figure II-6 : Registre d'état

II-7-PLAN MÉMOIRE DU MCU

II-7-1- Allocation des zones mémoire

Les localisations des ressources intégrées dans la puce du HC11F1 sont identiques dans les modes de fonctionnement monopuce ou étendue. Le bloc de 96 octets affectés aux registres commence, par défaut après un reset, à l'adresse \$1000. Ce bloc peut être déplacé au début de n'importe quelle page de 4ko (\$x000) en écrivant la valeur correcte dans le registre INIT après un reset. La figure 5 donne le plan mémoire du HC11F1 [27].

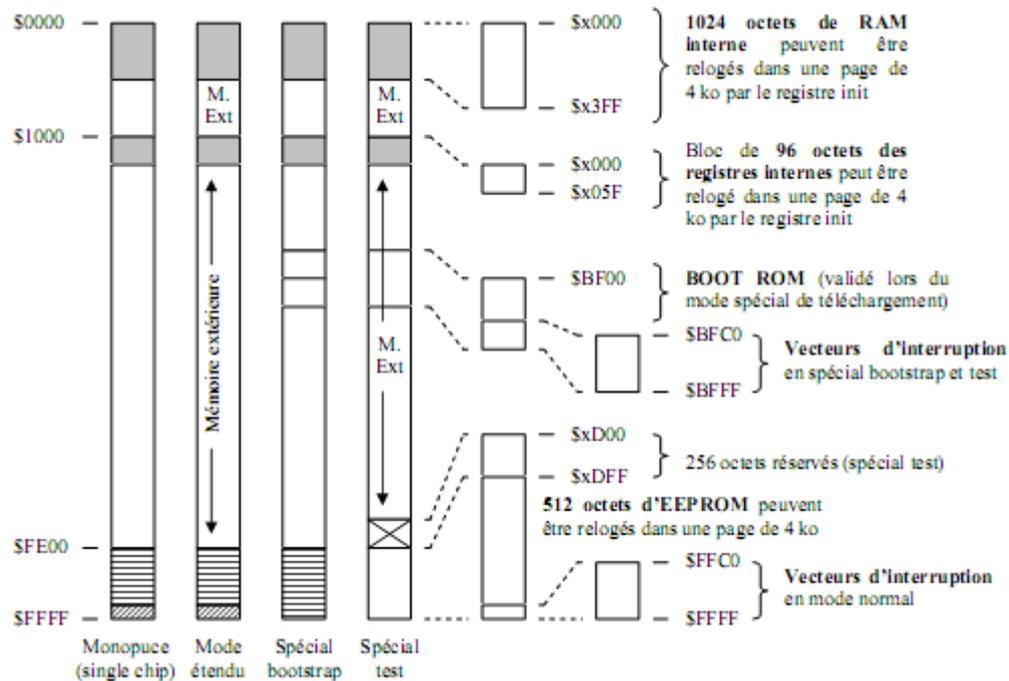


Figure II-7 : Plan mémoire du MC68HC1 IF1

II-7-2- RAM interne

Le MC68HC11F1 comporte 1024 octets de RAM statique qui peut être utilisée pour un programme exécutable, pour le stockage de variables et de données temporaires lors du déroulement du programme. La RAM peut être relogée dans n'importe quelle page de 4 ko dans l'espace des 64ko adressable par le MCU en écrivant la valeur appropriée dans le registre INIT. Et est située par défaut à l'adresse \$0000 après un reset, permettant ainsi l'accès aux octets compris entre \$0000 et \$00FF en mode direct.

INIT

\$103D

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Reset	0	0	0	0	0	0	0	1

II-7-3- ROM de téléchargement (Bootloader ROM)

La ROM contenant le programme de téléchargement est validée dans la zone \$BF00-\$BFFF lors de fonctionnement du MCU en mode bootstrap. Le vecteur de reset est extrait de cette ROM et le MCU exécute le programme qu'elle contient. En mode normale, la ROM est inhibée.

II-7-4- EEPROM

Le MC68HC11F1 contient une EEPROM de 512 octets qui est logée, par défaut après un reset, dans la zone \$FE00-\$FFFF. Il est possible de déplacer l'EEPROM dans un autre espace du plan mémoire en écrivant la valeur requise dans les bits EE[3 :0] du registre CONFIG. En mode monopuce, l'EEPROM est toujours activée dans la zone par défaut (\$FE00-\$FFFF) et ne peut être déplacée.

En mode spécial test, l'EEPROM est inhibée par défaut mais peut être activée par le programme. Pour éliminer le risque d'écriture intempestive dans l'EEPROM et dans le registre CONFIG on utilise les bits du registre BPROT.

CONFIG**\$103F**

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Reset	EE3	EE2	EE1	EE0	-	NOCOP	-	EEON

II-8- Les modes de fonctionnement

Les quatre possibilités de choix de mode de fonctionnement sont établies par les niveaux logiques présents sur les broches MODA et MODB lors de la transition au niveau logique haut de l'entrée reset. Les niveaux logiques MODA et MODB déterminent l'état logique des bits de contrôle SMOD et MDA dans le registre HPRIO [38].

Niveaux des entrées Lors du Reset		Mode de fonctionnement	Etat logiques des bits de contrôle dans HPRIO (verrouillés au Reset)		
MODB	MODA		RBOOT	SMOD	MDA
1	0	Monopuce	0	0	0
1	1	Etendue	0	0	1
0	0	Spécial Bootstrap	1	1	0
0	1	Spécial test	0	1	1

Tableau 4 : Sélection matérielle du mode de fonctionnement du MCU.

HPRIO**\$103C**

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Reset	RBOOT	SMOD	MDA	IRV	PSEL3	PSEL2	PSEL1	PSEL0

II-8-1- Bootstrap

Le mode bootstrap permet le chargement d'un programme via RS232 dans la RAM interne du microcontrôleur. Après le reset ; le μ C démarre le (Bootloader) de 192 octets qui se trouve en ROM de l'adresse \$BF40 à \$BFFF. Ce Bootloader charge les octets du programme arrivant sur la RS232. Ce programme, dont la taille est limitée à 512 octets dans le F1, doit démarrer en \$0000 car le bootloader lancera l'exécution à partir de cette adresse lorsque le chargement du programme sera terminé. Il est préférable de quitter le mode Bootstrap dès que le programme principal commence son exécution; en écrivant la valeur correcte dans le registre HPRI0.

II-8-2- Mono puce

Le mode monopuce établit un fonctionnement dans lequel tout le programme d'application est contenu dans la mémoire interne du μ C. Dans ce mode, le μ C dispose de ses ports en E/S classique. Ce mode peut être établi après le chargement d'un programme (en spécial Bootstrap) par mis à zéro du bit SMOD dans le registre HPRI0. Dans ce mode ; lors d'un reset ; le μ C utilise uniquement les vecteurs établis dans l'EEPROM interne.

II-8-3- Mode TEST

Ce mode permet d'accéder à toutes les possibilités offertes par le μ C. Il convient de bien comprendre le fonctionnement du MPU.

II-8-4- Mode ETENDUE

Dans ce mode, le μ C accède à tout le plan d'adresse de \$0000à \$FFFF. Le mode est utilisé pour implanter une mémoire externe.

II-9- ARCHITECTURE PARALLÈLE

Le MC68HC11F1 dispose de 54 lignes d'E/S, organisées en 7 ports parallèles, selon le mode de fonctionnement choisi. La fonction du port est dépendante du mode de fonctionnement choisi pour le MCU. Le tableau 5 résume la configuration des ports.

Port	Broches D'entrées	Broches De sorties	Broches bidirectionnelles	Fonction Partagées
Port A	-	-	8	Compteur
Port B	-	8	-	Octet haut du bus adresse
Port C	-	-	8	Bus de données
Port D	-	-	6	Interface SCI et SPI
Port E	8	-	-	Entrées du convertisseur A/N
Port F	-	8	-	Octet bas du bus adresse
Port G	-	-	8	Sorties des chip select

Tableau 5 : Configuration des ports d'E/S.

II-9-1- PORT A, données du port A, \$1000

Le port A dispose de huit broches d'E/S bidirectionnelles (DDRA, registre de direction des données, \$1001) qui sont partagées avec le système de timer interne.

II-9-2- PORT B, données du port B, \$1004

En mode monopuce ou bootstrap, les broches du port B sont des sorties à usage général. En mode étendue, le port B est utilisé pour les bits d'adresse [15 :8].

PORTB

\$1004

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PB7	PB6	PB5	PB4	PB3	PB2	PB1	PB0

II-9-3- PORT C, données du port C, \$1006

En mode monopuce ou bootstrap, les broches du port C sont des E/S à usage générale. (DDRC, registre de direction des données, \$1007). En mode étendue, le port C est utilisé pour les DATA(E/S).

PORTC

\$1006

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0

DDRC

\$1007

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DDC7	DDC6	DDC5	DDC4	DDC3	DDC2	DDC1	DDC0

II-9-4- PORT D, données du port D, \$1008

Dans tous les modes de fonctionnement du MCU, les bits [5 :0] du port D peuvent être utilisés comme des E/S à usage général ou affectés aux sous-systèmes SCI et SPI. Après un reset, les broches du port D sont configurées en entrées à haute impédance et les bits du registre DDRD sont à zéro (DDRD, registre de direction des données, \$1009).

II-9-5- PORT E, données du port E, \$100A

Le port E dispose de huit entrées à usage général qui sont partagées avec le convertisseur A/N intégré dans le μ C.

PORTE **\$1004**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PE7	PE6	PE5	PE4	PE3	PE2	PE1	PE0
1	1	1	1	1	1	1	1
AN4	AN6	AN5	AN4	AN3	AN2	AN1	AN0

**Reset
Fonctions
alternées**

II-9-6- PORT F, données du port F, \$1005

En mode monopuce ou bootstrap, les broches du port F sont des sorties à usage général. En mode étendue, le port F est utilisé pour les bits d'adresse [7 :0].

II-9-7- PORT G, données du port G, \$1002

Le port G dispose de huit broches d'E/S bidirectionnelles (DDRG, registre de direction des données, \$1003). En mode étendue, les bits [7 :4] du port G sont partagés avec les Chip Select du μ C.

II-10- la liaison série asynchrone (SCI):

L'interface de communication série est constituée d'un récepteur transmetteur asynchrone universel (UART) qui est l'un des deux sous système E/S série interne au MC68HC11F1. Il est basé sur le format standard NRZ, avec un bit de start ; 8 ou 9 bit de données et un bit de stop. Plusieurs vitesses de communication (baud) sont disponibles et programmable par l'utilisateur. Le récepteur et le transmetteur du système SCI sont indépendants mais utilisent le même format ainsi que la même vitesse de communication. **(Voir Annexe A)**

Le signal est transmis par deux voies de communications (TXD et RXD) associées à un signal commun (SG : Signal grand).

L'utilisateur aura à fournir une interface pour convertir les niveaux RS232 (Typiquement $\pm 12v$) en niveaux logiques 0v et 5v utilisé par le microcontrôleur ; le circuit intégré principal utilisé est donc un MAX 232.

Lors des communications avec l'extérieur, l'interface utilise deux broches du port D: PD0 et PD1. Lorsque l'interface de la communication a été configurée en mode réception, PD0 devient l'entrée de réception de données RXD; lorsqu'elle a été configurée en mode transmission, PD1 devient la sortie transmission de données TXD. Le format utilisé pour les échanges est indiqué sur la figure 6

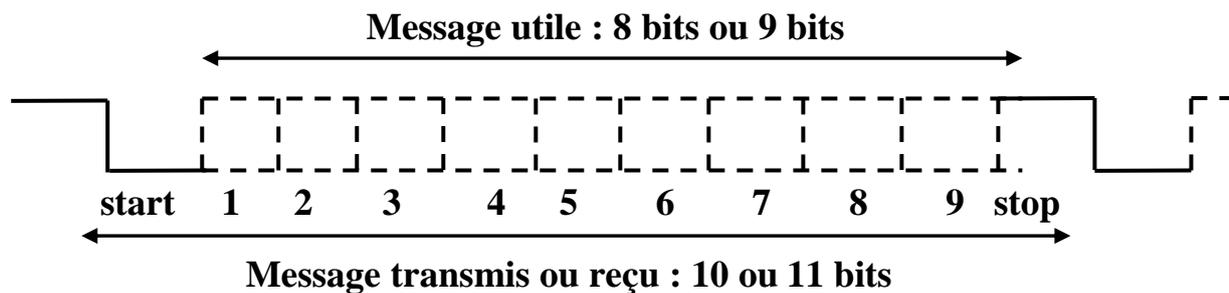


Figure II-8 : Format des données

II-10-1- Format des données

Le format des données sur la liaison série est défini comme suit:

- Une mise à 1 (état veille, IDLE) de la ligne avant émission ou réception d'un caractère.
- Un bit de start (0 logique), transmis ou reçu, qui indique le début de chaque caractère.
- L'octet est transmis ou reçu avec le bit le moins significatif (LSB) en premier.

Le choix de la longueur du caractère est effectué par le bit M dans le registre SCCR1

- Un bit de stop (1 logique) indique la fin d'une trame (une trame consiste en un bit de start, un caractère codé sur 8 ou 9 bits, et un bit de stop).
- Un break qui est défini comme la transmission ou la réception d'un zéro logique pour plusieurs trames consécutives.

II-10-2- Fonctionnement en émission :

Le transmetteur du système SCI inclut un registre de donnée parallèle (SCDR) et un registre à décalage pour la transmission série. Le contenu du registre à décalage ne peut être écrit que par le biais du registre SCDR.

Cette opération de double tamponnage permet le transfert d'un caractère sur le port série pendant que le caractère suivant est en attente dans le registre SCDR. La sortie du registre à décalage est appliquée à la broche TxD tant que la transmission est en cours, ou que le bit TE du registre de contrôle SCCR2 est mis à 1.

II-10-3- Fonctionnement en réception :

Lors des opérations de réception, la séquence de transmission est inversée. Le registre à décalage du port série reçoit les données et les transfère dans le registre parallèle dédié au port série (SCDR) sous la forme d'un mot complet. Cette opération de double tamponnage permet de lire un caractère sur le registre à décalage tandis que le caractère précédent est disponible dans le registre SCDR.

II-10-4- Les registres du port série :

Le système SCI dispose de cinq registres adressables :

- 3 Registres de contrôle :
 - SCCR1 : Registre de contrôle N°1 du SCI.
 - SCCR2 : Registre de contrôle N°2 du SCI.
 - BAUD : Registre de définition Baud du SCI.
- 1 Registre contenant les données du SCI :
 - SCDR : Registre de données du SCI : contient la donnée transmise ou émise.
- 1 Registre d'état du SCI :
 - SCSR : Registre de statut du SCI : condition pour la génération des demandes d'interruptions du système SCI.

SCDR, registre des données du SCI, \$102F :

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	R7/T7	R6/T6	R5/T5	R4/T4	R3/T3	R2/T2	R1/T1	R0/T0
Reset	1	1	1	1	1	1	1	1

R : réception T : transmission

SCCR1, registre de contrôle n°1 du SCI, \$102C :

Les bits du registre SCCR1 permettent de définir la longueur du mot transmis sur le port série ainsi que la méthode devant être utilisée pour effectuer l'activation du port.

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	R8	T8	-	M	WAKE	-	-	-
Reset	0	0	0	0	0	0	0	0

- M: sélection du format de transmission.

0 = 1 bit de start, 8 data bits, 1 bit de stop.

1 = 1 bit de start, 9 data bits, 1 bit de stop.

- R8 : bit 8 dans la réception des données.

Dans le cas où le bit M est à un, le bit R8 contient le neuvième bit dans le caractère reçu.

- T8 : bit 8 dans la transmission des données.

Dans le cas où le bit M est à un, le bit T8 contient le neuvième bit dans le caractère transmis.

SCCR2, registre de contrôle n° 2 du SCI, \$102D :

Les bits du registre SCCR2 permettent de définir les bits de contrôle pour valider ou inhiber les fonctions SCI individuelles.

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	TIE	TCIE	RIE	ILIE	TE	RE	RWU	SBK
Reset	0	0	0	0	0	0	0	0

-TE : validation du transmetteur.

0 = transmetteur inhibé.

1 = transmetteur validé.

- RE : validation du récepteur.

0 = récepteur inhibé.

1 = récepteur validé.

SCSR, registre de statut SCI, \$102E

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	TDRE	TC	RDRF	IDLE	OR	NF	FE	-
Reset	1	1	0	0	0	0	0	0

- RDRF : indicateur d'état du registre de réception de donnée.

0 = SCDR vide.

1 = SCDR plein

- TDRE : indicateur de registre de transmission vide.

0 = SCDR occupé

1 = SCDR vide

- TC : indicateur de fin de transmission.

0 = transmetteur occupé

1 = transmetteur en attente

BAUD, Registre de définition BAUD du SCI, \$102B :

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	TCLR	-	SCP1	SCP0	RCKB	SCR2	SCR1	SCRO
Reset	0	0	0	0	0	U	U	U

- SCP [1 :0] : sélection du pré-diviseur pour le générateur de baud du SCI.

pré-diviseur		Horloge Divisé par	Fréquence du quartz (MHZ)					
SCP1	SCP0	CLOCK	4,00	4,9152	8,00	12,00	16,00	20,00
0	0	1	62500	76800	125000	187500	250000	312500
0	1	3	20833	25600	41667	62500	83332	104165
1	0	4	15625	19200	31250	46875	62500	78125
1	1	13	4800	5907	9600	14423	19200	24000

Tableau 6 : pré-division du générateur de baud

Dans notre application les registres du SCI sont chargés comme suit:

- Le registre SCCR1 est chargé par la valeur \$00.
- Le registre SCCR2 est chargé par la valeur \$0C.
- Le registre de baud est chargé par la valeur \$30.

II-11- Le convertisseur Analogique /Numérique :

L'utilisation de l'électronique implique la prise en compte de grandeurs analogiques que le μC , ne peut traiter directement. Dès lors que les circuits numériques fonctionnent sur une base binaire, il est indispensable de convertir les signaux analogiques en code binaire : c'est le rôle du **convertisseur A/N**.

Le convertisseur A/N intégré dans le HC11F1 est précédé d'un multiplexeur à 8 entrées. Il est programmable à l'aide de deux registres (OPTION et ADCTL) et les résultats sont disponibles dans 4 registres (ADR1, ADR2, ADR3, ADR4).

II-11-1- Les Registres du convertisseur :**II-11-1-1- Registres des résultats de la conversion A/D :**

Ces quatre registres, à lecture seulement, contiennent les résultats des conversions codés sur 8 bits.

ADR1-ADR4**\$1031-\$1034**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
------	------	------	------	------	------	------	------

II-11-1-2-Registre d'option :

Le rôle de ce registre est de contrôler la mise en service du convertisseur A/D

OPTION**\$1039**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADPU	CSEL	IRQE	DLY	CME	FCME	CR1	CR0
0	0	0	1	0	0	0	0

Reset

- Le bit **ADPU** doit être mis à 1 pour valider le fonctionnement du convertisseur. S'il est à 0 le convertisseur est considéré comme inactif.
- Le bit **CSEL** est le CLock select. Pour une horloge E normale ce bit est mis à 0. Par contre si la fréquence de E est trop lente ce bit doit être mis à 1 pour que la cellule RC prévu sur la puce soit mise en service.

II-11-1-3- Registre de contrôle du convertisseur A/N (ADCTL) :

Tous les bits de ce registre peuvent être lus ou écrits, sauf CCF (bit 7), qui est un indicateur à lecture seule, ainsi que le bit 6 qui est toujours à zéro. L'initialisation d'une conversion s'obtient en écrivant dans le registre ADCTL, de même que l'arrêt d'une séquence en cours immédiatement suivie du lancement d'un nouveau cycle.

ADCTL**\$1030**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
$\bar{C}CF$	-	SCAN	MULT	CD	CC	CB	CA
$\bar{1}$	0	1	1	1	1	1	1

Reset

Le bit **MULT** pour multiple chanel.

Si ce bit est à 0 une seule entrée est convertie. Les bits CA/CB et CC définissent cette entrée.

Si ce bit est à 1 quatre entrées d'un même groupe défini par CC sont converties. Si CC=0 il s'agit du 1^{er} groupe : PE0 PE1 PE2 et PE3 si CC=1 alors le 2^{eme} groupe est converti : PE4 PE5 PE6 et PE7.

Le bit **SCAN** s'il est à 1 permet la conversion en contenu. Quand il est à 0 une seule conversion est effectuée.

Le bit **CCF** est le flag qui doit être lu. Il est à 1 quand la conversion est terminée et que les registres de données contiennent des data valides. Pour remettre ce bit à 0 il faut lire une fois le registre ADCTL.

II-11-2- Séquence de conversion :

La séquence de conversion commence un cycle d'horloge E après écriture dans le registre ADCTL dont les bits sélectionnent le canal analogique ainsi que le mode de conversion.

Lorsque la tension d'entrée est égale à V_{rl} , le résultat de la conversion sera \$00 et il sera de \$FF lorsque cette même tension sera égale à V_{rh} (soit généralement, entre 0 et +5v).

Il convient de remarquer qu'il n'y a pas d'indication de dépassement lorsque la tension est supérieur à 5V: le résultat reste \$FF.

Il est recommandé d'utiliser V_{rl} comme 0V et V_{rh} comme référence.

Le multiplexeur permet de sélectionner une entrée analogique parmi 16. seules les 8 premiers canaux correspondent au port E, les quatre suivants sont réservés et les quatre derniers sont des références et des points de test internes au μC .

Le tableau 8 donne les relation entre les bits :CD-CA et les canaux analogiques.

Etats des bits de contrôle CD : CC : CB : CA	Entrée analogique	Résultat contenu dans ADR _x si MULT=1
0000	AN0	ADR1
0001	AN1	ADR2
0010	AN2	ADR3
0011	AN3	ADR4
0100	AN4	ADR1
0101	AN5	ADR2
0110	AN6	ADR3
0111	AN7	ADR4
1000	Réservé	-
1001	Réservé	-
1010	Réservé	-
1011	Réservé	-
1100	V _{rh}	ADR1
1101	V _{rl}	ADR2
1110	V _{rh} /2	ADR3
1111	Réservé	ADR4

Tableau 8 : Sélection des canaux analogiques.

II-12- Programmation du microcontrôleur 68HC11F1 :

La famille des microcontrôleurs HC11 utilise des instructions codées sur 8 bits sur une des 4 pages de codes opératoire possibles (max d'instruction possible=256x4). Chaque instruction identifie une fonction particulière ainsi que le mode d'adressage utilisé. Une instruction complète comprend un prébyte, un code opératoire et jusqu'à 3 opérandes. De ce fait, une instruction occupe de 1 à 5 octets dans la mémoire du système [39]. **(voir Annexe A)**

Le programme en assembleur est le code source, la transformation du code source en code machine peut être réalisé par tout logiciel d'assemblage pour 68HC11. Le code source s'écrit dans un format très particulier. Chaque ligne de commande doit comporter quatre champs, séparer par des espaces ou des tabulations ;

Champ	Contenu
Etiquette	Etiquette (non obligatoire)
Code opératoire	Mnémonique
Opérande	Opérande
Commentaire	Commentaire du programmeur (non obligatoire)

Les symboles utilisables par l'assembleur sont normalisés selon le **tableau 9** :

Caractère	Fonction	Exemple
\$	Expression en code Hexadécimal	\$AF
%	Expression en code Binaire	%01001101
'	Expression en code Ascii	'K
	Rien : Expression en code Décimal	21
#	Préfixe adressage Immédiat par valeur qui suit	#\$AF
<	Préfixe adressage Direct	<\$AF
	Préfixe adressage Extended	\$C0AF
;	Séparateur de commentaires	;Exemple
Espace	Caractère nul	
Tabulation	Caractère nul	

Tableau 9 : symboles normalisés pour l'assembleur

II-12-1- Modes d'adressage du 68HC11F1

Le MCU de la famille des 68HC11 possèdent 6 modes d'adressages : Immédiat, Directe, Etendu, Indexé, Inhérent, et Relatif.

➤ Adressage immédiat (indicateur #) :

L'argument est contenu dans l'octet qui suit le code opératoire. Le nombre d'octet qui suit l'instruction correspond à la taille du registre utilisé pour effectuer la fonction demandée.

Exemple :

LDAA #\$4F ; le registre A est chargé par la valeur hexadécimal 4F.

➤ Adressage direct (indicateur <) :

L'octet bas de l'adresse de l'opérande est contenu dans un seul octet qui suit le code opératoire car l'octet haut de cette adresse est \$00. Cela permet d'accéder directement à l'espace mémoire RAM compris entre \$00 \$FF (l'opérande est à une adresse sur 8 bits). Cette méthode (rapide) doit être utilisée pour accéder aux données les plus fréquentes qu'on aura mises dans l'espace \$0000-\$00FF.

Exemple :

STAA <\$4F ; le contenu du registre A est rangé à l'adresse \$0F.

➤ Adressage étendu :

L'adresse effective de l'argument est contenue dans les deux octets qui suivent le code opératoire. Toute la mémoire dans l'espace adressable est accessible.

Exemple :

STAA \$1000 ; le contenu du registre A est rangé à l'adresse \$1000.

➤ **Adressage indexé :**

Un décalage (offset), codé sur un octet non signé, est ajouté à la contenue dans un des registre d'index (X, Y) pour former l'adresse effective de l'argument. On accède à tout l'espace adressable par le MCU.

Exemple :

LDX #\$1000

STAA 5,X ; le registre A est chargé par l'octet de l'adresse \$1005.

➤ **Adressage inhérent :**

L'opérande est toujours un registre et son nom est codé directement dans le code opératoire de l'instruction.

Exemple :

TAB ; transfert du contenu du registre A vers le registre B.

➤ **Adressage relatif :**

Ce mode est utilisé pour les instructions de branchement et permet de définir un saut du compteur programme (PC). L'utilisation des étiquettes permet de s'affranchir du calcul du saut nécessaire.

Exemple :

LDY #\$FFFF ; la valeur \$FFFF est chargé dans le registre Y

TEMPO DEY ; Y est décrémenté de 1

BNE TEMPO ; si Y différent de 0 alors boucle tempo

END ; si Y=0 alors fin du programme.

II-12-2- Utilisation de PCBUG11 :

Le PCBUG11 est un petit logiciel qui permet de télécharger des programmes que l'utilisateur désire faire exécuter par le 68HC11F1. Ce dernier fonctionne uniquement en mode bootstrap. En effet, en mode bootstrap, il apparait un « boot ROM » en \$BF00-\$BFFF, zone de mémoire morte à laquelle le processeur saute après le reset. Cette mémoire de boot, présente dans la cartographie uniquement en mode bootstrap et spécial test, contient une petite routine qui autorise le téléchargement de 256 octets depuis le port série vers la RAM à partir de l'adresse \$0000. En effet, ce

programme en boot ROM configure la liaison série à 9600 bps, 1bit de start, 8bits de données, 1bit de stop (pas de contrôle ni de parité ni le flux).

Le programme de boot offre également la possibilité de téléchargement des 256 octets à une vitesse de 1200 bps par l'intermédiaire d'une routine interne de la ROM appelée auto baud qui détecte la vitesse du téléchargement grâce à la réception du caractère \$FF. C'est donc à ce moment là que le logiciel PCBUG11 envoie un petit programme de 192 octets environ qui est appelé TALKER.

Comme son nom l'indique, ce petit programme va permettre de communiquer avec l'ordinateur hôte ainsi d'exécuter les commandes de PCBUG11. On sera amené à répondre aux questions suivantes après exécution de PCBUG11 :

- Est-ce que le talker est installé ? N (non).
- Voulez vous utiliser l'interruption XIRQ ? N(non).
- Quel microcontrôleur utilisez-vous ? 68HC11F1.
- Voulez vous charger automatiquement une macro-commande ? N (non).
- Quel port de communication PC utilisez-vous ?1.
- Utilisez-vous un quartz de 8MHz ? O (oui).

Le logiciel PCBUG11 présente l'interface graphique suivante :

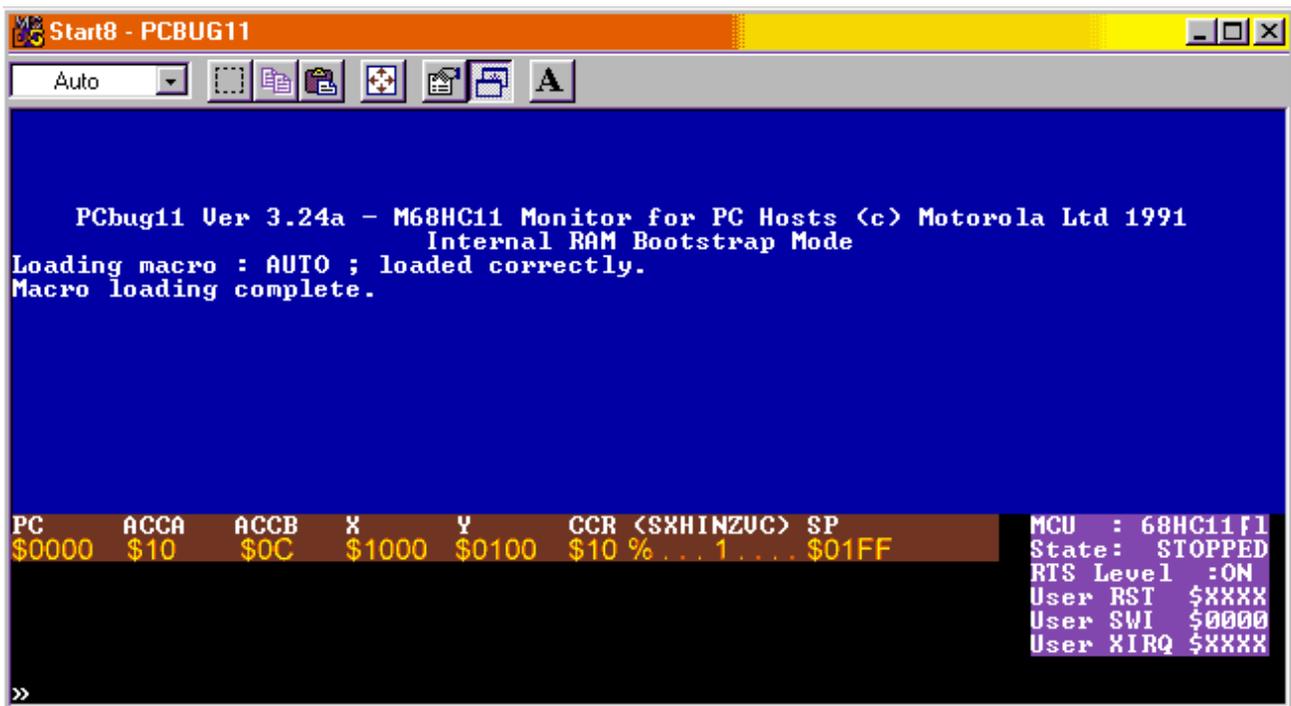


Figure II-9 : le logiciel PCBUG11 en cours d'utilisation

La fenêtre sur fond bleu : est la zone de dialogue où s'affiche le résultat des opérations lancées par l'utilisateur.

La fenêtre sur fond rouge et violet : est la zone centrale au milieu montre l'état des registres du 68HC11F1 et à droite le type de processeur ainsi que le mode de fonctionnement de PCBUG11.

La fenêtre sur fond noir : est réservée à l'utilisateur pour entrer les commandes de PCBUG11. (**Voir annexe B**)

II-12-3- Chargement d'un programme avec PCBUG11 :

Lorsque l'utilisateur désire charger un programme en EEPROM il doit procéder comme suit :

- Effectuer un RESET sur la carte cible en mode bootstrap.
- Exécuter PCBUG11 -E port=1 - (cas d'un 68HC11F1 relié au port série COM1 de l'ordinateur).
- Tapez ms \$1035 \$10 : où \$1035 est l'adresse du registre BPROT.
- Tapez EEPROM \$FE00 \$FFFF si l'EEPROM est située de \$FE00 à \$FFFF.
- Tapez EEPROM ERASE BULK qui permet d'effacer l'EEPROM. Nous pouvons ainsi vérifier si l'opération a été réussie en tapant md \$FE00 \$FFFF : on ne doit voir que des octets \$FF.
- Tapez asm \$FE00 : pour écrire le programme sur fond bleu, puis pressez la touche ESC afin de revenir dans la fenêtre inférieure sur le fond noir.
- Tapez mm \$FFFE dans la fenêtre inférieure sur fond noir suivi de la touche ENTER. La fenêtre supérieure sur fond bleu affiche la ligne suivante : \$FFFE=\$FF>\$_.
- Tapez la valeur FE suivie de la touche ENTER puis la valeur 00, suivie à nouveau de ENTER.
- Pressez la touche ESC afin de revenir dans la fenêtre inférieure sur fond noir.
- Tapez quit et répondez Y à la question posée afin de sortir du programme PCBUG11.

III-1- INTRODUCTION

La grandeur physique objet de la mesure (déplacement, température, vitesse, accélération, débit, pression, etc...) est désignée comme le mesurande et représentée par m ; l'ensemble des opérations expérimentales qui concourent à la connaissance de la valeur numérique du mesurande constitue son mesurage. Lorsque le mesurage utilise des moyens électroniques de traitement du signal, il est nécessaire de produire à partir du mesurande une grandeur électrique qui en soit une représentation aussi exacte que possible. [40]

Ceci signifie que la grandeur électrique et ses variations apportent toute l'information nécessaire à la connaissance du mesurande. Le capteur est le dispositif qui soumis à l'action d'un mesurande non électrique présente une caractéristique de nature électrique (charge, tension, courant ou impédance) désignée par S et qui est fonction du mesurande:

$$\boxed{S = F(m)} \quad [41] \quad (\text{III-1})$$

S : est la grandeur de sortie ou réponse du capteur.

m : est la grandeur d'entrée ou excitation.



III-2- Paramètre des capteurs

Comme beaucoup de composants ou ensembles électroniques, il existe un certain nombre de paramètres électriques communs à tous les capteurs. Ils caractérisent les performances et donc leurs utilisations dans un environnement donné.

- **L'étendue de mesure (E.M)** : cette caractéristique donne la plage de valeur du mesurande pour lesquelles le capteur répond aux spécifications du constructeur. Les limites de cette plage étant m_{\min} et m_{\max} on pose :

$$\boxed{E.M = m_{\max} - m_{\min}} \quad (\text{III-2})$$

- **La sensibilité $S(m)$** : Ce paramètre caractérise l'aptitude du capteur à détecter la plus petite variation de la grandeur à mesurer. Pour une valeur donnée m du mesurande,

cette dernière est égale au quotient de la variation de la sortie électrique par la variation correspondante du mesurande :

$$s(m) = \left(\frac{\Delta s}{\Delta m} \right)_m \quad (\text{III-3})$$

- **La linéarité** : un capteur est dit linéaire ;si dans l'étendue de mesure $S(m)$ est fonction linéaire de m ; sa sensibilité est alors constante dans cette plage de fonctionnement.
- **La rapidité** : c'est le temps de réaction d'un capteur entre la variation de la grandeur physique qu'il mesure et l'instant où l'information prise en compte par la partie commande.
- **La précision** : La précision d'un capteur est caractérisée par l'incertitude absolue obtenue sur la grandeur électrique obtenue en sortie du capteur. Elle s'exprime en fraction de la grandeur physique mesurée.
- **La fidélité** : Un capteur est dit fidèle si le signal qu'il délivre ne varie pas pour une série de mesures concernant la même valeur de la grandeur d'entrée.

III-3- Les grandeurs d'influence :

Sont les grandeurs physiques autres que le mesurande qui sont susceptibles d'affecter la sortie électrique S du capteur.

La grandeur d'influence la plus générale est la température du capteur, les vibrations, la pression, l'humidité, les champs magnétiques peuvent aussi exercer une influence sur la réponse d'un capteur [42,40].

III-4-Choix d'un capteur :

Tous les capteurs présentent deux parties distinctes ; Une première partie qui a pour rôle de détecter un événement et une deuxième partie qui a pour rôle de traduire l'événement en un signal compréhensible d'une manière ou d'une autre par un PC. Pour choisir correctement un capteur, il faudra définir tout d'abord :

- Le type d'événement à détecter.
- La nature d'événement.
- La grandeur de l'événement.
- L'environnement de l'événement.

En fonction de ces paramètres on pourra effectuer un ou plusieurs choix pour un type de détection. D'autres éléments peuvent permettre de cibler précisément le capteur à utiliser:

- Ses performances.
- Son encombrement.
- Sa fiabilité.
- La nature du signal délivré par le capteur (électrique, pneumatique).
- Son prix.

III-5- La chaîne de mesure :

Une chaîne de mesure ou d'acquisition recueille les informations nécessaires à la connaissance et au contrôle d'un procédé; elle délivre ces informations sous une forme appropriée à leur exploitation [43,44].

Un procédé industriel regroupe divers éléments dont les interactions physiques concourent à un but de fabrication ou de transformation, le procédé est instrumenté et piloter à cette fin, l'état d'un procédé est à chaque instant caractérisé par les valeurs de certain nombre de grandeurs physiques variables. Ces valeurs sont les informations que le système d'acquisition doit fournir.

L'analyse pour ses grandeurs fondamentales de l'ensemble complexe d'interaction que constitue un procédé s'obtient par une succession d'opérations instrumentales ayant chacune sa fonction propre.

Une chaîne d'acquisition est formée par l'ensemble ordonné et coordonné des divers dispositifs assurant ces fonctions.

Dans sa structure de base ; Une chaîne d'acquisition doit pouvoir assurer au moyen des dispositifs appropriés les fonctions suivantes :

- Extraction de l'information concernant chacune des grandeurs physiques à connaître et traduction en signale électrique au moyen de capteurs et conditionneurs.
- Traitement analogique du signal destiné en particulier à en éviter la dégradation par le bruit et le parasites : amplification, filtrage.
- Sélection parmi l'ensemble des signaux disponibles de seul signal requis à l'aide de multiplexeur.

- Conversion du signal sous forme numérique adaptée au ordinateur chargé de l'exploiter, au moyen de l'échantillonneur-bloqueur et de convertisseur analogique numérique.

La coordination des opérations précédentes est assurée par un ordinateur qui en outre, peut être chargé de divers traitements sur les signaux numériques qu'il a acquis, traitements destinés à faciliter leur exploitation (linéarisation) ou corriger des défauts de l'appareillage ; **la figure III-1** donne les divers dispositifs assurant ces fonctions.

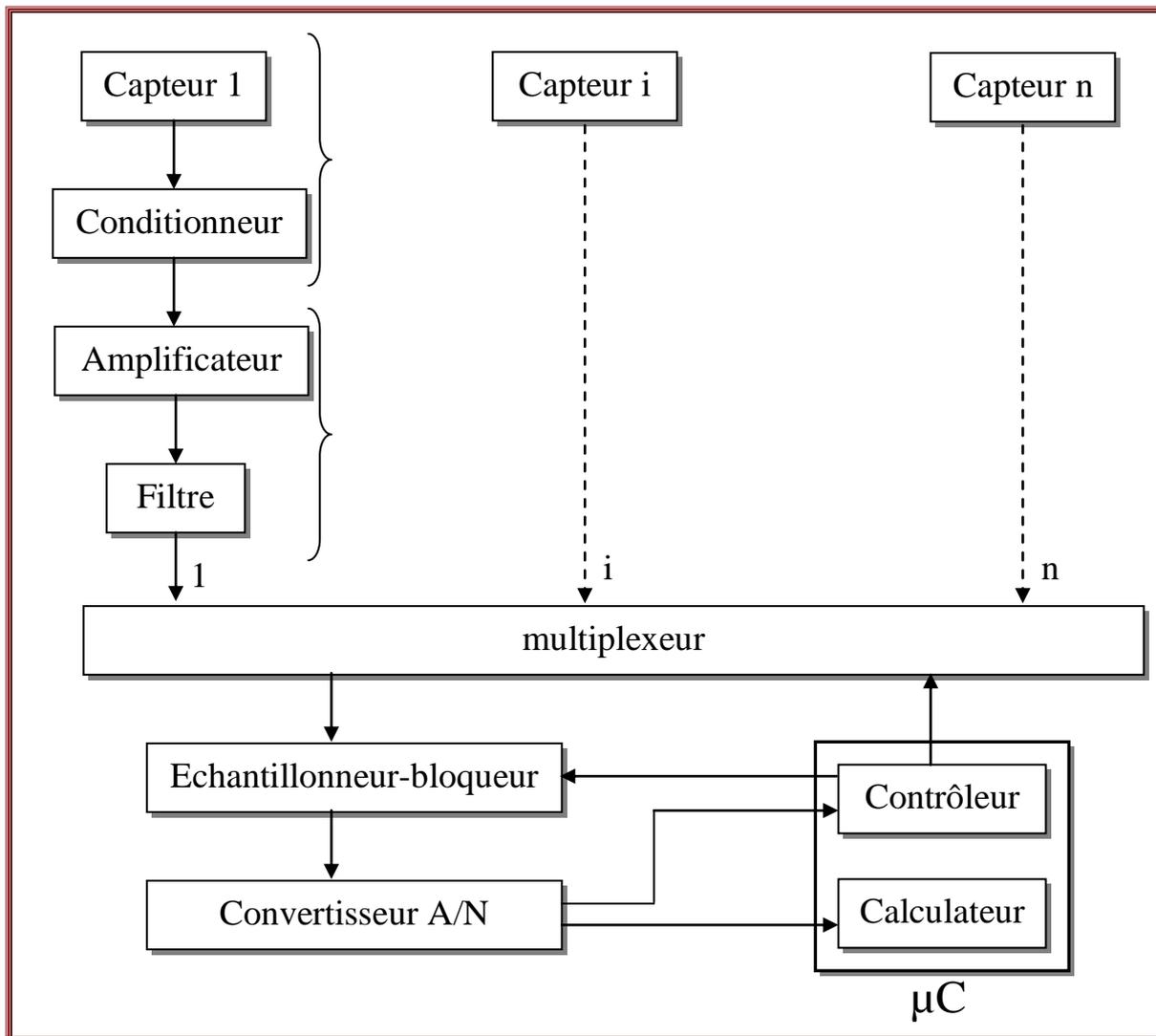


Figure III-1- Structure d'une chaîne d'acquisition

III-6- Classification des capteurs :

Les capteurs en général, peuvent être classés de multiples manières. L'une d'elles consiste par exemple à discerner ceux des capteurs qui se contentent de modifier la grandeur électrique qui leur est appliquée (capteurs passifs) de ceux qui sont capables de générer une grandeur électrique (capteurs actifs). Un autre mode de classement consiste à considérer le type de sortie délivrée par le capteur : numérique ou analogique [40, 45].

III-6-1- Capteur actif

Un capteur actif est généralement fondé dans son principe sur un effet physique qui assure la conversion en énergie électrique de la forme d'énergie propre à la grandeur physique à prélever, énergie thermique, mécanique ou de rayonnement. Les plus importants parmi ces effets sont regroupés sur le **tableau 10**.

La sortie du capteur est équivalente à une source de tension, de courant ou de charges [45].

Les capteurs actifs ont besoin d'un circuit d'adaptation pour fournir un signal électrique de mesure utilisable.

Mesurande	Principe physique utilisé	Grandeur de sortie
Température	Thermoélectricité	Tension
Flux de rayonnement optique	Pyroélectricité photo émission effet photovoltaïque effet photo électromagnétique	Charge Courant Tension Tension
Force Pression Accélération	Piézoélectricité	Charge
vitesse	Induction électromagnétique	Tension
position	Effet hall	Tension

Tableau 10 : principes physiques de base des Capteurs actifs

III-6-2- Capteur passif :

Il s'agit généralement d'impédance (R,L ou C) dont l'un des paramètres déterminants est sensible à la grandeur mesurée. La variation d'impédance résulte :

- Soit d'une variation de dimension du capteur, c'est le principe de fonctionnement d'un grand nombre de capteur de position, potentiomètre, inductance à noyaux mobile, condensateur à armature mobile.
- Soit d'une déformation résultant de force ou de grandeur s'y ramenant, pression accélération (armature de condensateur soumise à une différence de pression, jauge d'extensomètre liée à une structure déformable).

Les capteurs passifs ont besoin d'une source d'excitation pour fournir un signal électrique de mesure, et Certains entre eux ont besoin d'un circuit complexe.

Le tableau 11 donne un aperçu des divers mesurandes susceptibles de modifier les propriétés électriques de matériaux employés pour la réalisation de capteurs passifs.

Mesurande	Caractéristique électrique sensible	Matériaux utilisés
Température	Résistivité	Métaux : platine, nickel, cuivre semi-conducteurs
Flux de rayonnement optique	Résistivité	semi-conducteurs
Déformation	Résistivité Perméabilité magnétique	Alliages nickel /silicium dopé Alliages ferromagnétiques
Position déplacement	Résistivité Réductance/Inductance Capacitif	Matériaux magnétorésistants : bismuth, antimoine d'indium Cuivre Métaux : aluminium
Humidité	Résistivité Constante diélectrique	Chlorure de lithium Alumine, polymères
Niveau	Constante diélectrique	Liquides isolants

Tableau 11 : Principes physiques et matériaux des Capteurs passifs

III-6-3- Capteur analogique :

La sortie est une grandeur électrique dont la valeur est proportionnelle à la grandeur physique mesurée par le capteur. La sortie peut prendre une infinité des valeurs continues. Le signal des capteurs analogiques peut être du type tension, courant, ou charge...etc [40].

III-6-4- Capteur numérique :

La sortie est une séquence d'états logiques qui en se suivant forment un nombre; cette dernière peut prendre une infinité des valeurs discrètes. Le signal des capteurs numériques peut être du type code numérique binaire, train d'impulsions...etc [40].

III-7- Le corps d'épreuve et Capteurs composites :

A pour fonction de transformer la grandeur à mesurer (mesurande) en une grandeur physique secondaire (mesurande secondaire) plus facile à mesurer ; **la figure III-2** donne la structure d'un corps d'épreuve.

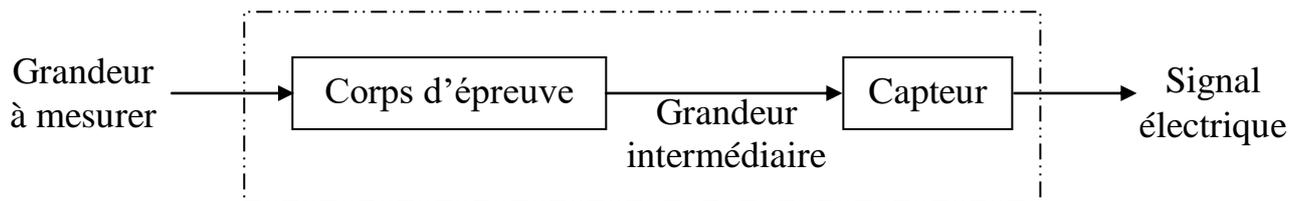


Figure III-2 structure d'un corps d'épreuve

III-8- Les capteurs de position et de déplacement :

Le contrôle du déplacement et de position d'un mobile est un problème couramment rencontré sur un grand nombre de systèmes automatisés.

Les déplacements ou les positions qu'on mesure peuvent être linéaires ou angulaires. Les deux types de mouvement peuvent être convertis l'un dans l'autre grâce à des dispositifs mécaniques, le contrôle de tous ces déplacement se fait par des capteurs de positions [40,42,46].

Ces capteurs sont d'un emploi très général ; d'une part parce que le contrôle des positions et de déplacements est un élément important pour le fonctionnement correct de beaucoup de machines.

Il y a deux méthodes fondamentales utilisée pour le repérage des position et la mesure des déplacements.

Dans la première méthode, la plus fréquemment utilisée, le capteur fournit un signal qui est fonction de la position de l'une de ces parties liée à l'objet mobile et les variations de ce signal traduisent le déplacement ; le groupe le plus important de ce type est constitué à partir d'impédances électriques dont l'une des caractéristiques géométriques ou dimensionnelles est variable avec la position de l'élément mobile.

Dans la seconde methode, d'emploi moins fréquent, le capteur délivre une impulsion à chaque déplacement élémentaire ; les positions et les déplacements sont déterminées par comptage des impulsions émises , ou décomptage selon le sens de déplacement.

On classifie les capteurs de position en deux grandes familles en fonction de la caractéristique électrique de la grandeur de sortie :

III-8-1- Les capteurs de position analogiques :

Ce sont des capteurs généralement basés sur la variation d'impédance d'un dipôle passif. La variation de la grandeur physique à mesurer peut-être liée à :

- la variation de résistance (R).
- la variation de capacité (C).
- la variation d'inductance (L).

III-8-1-1- Les potentiomètres résistifs :

Un potentiomètre est un type de résistance variable à trois bornes, dont une est reliée à un curseur se déplaçant sur une piste résistante terminée par les deux autres bornes [49].

Ce système permet de recueillir, sur la borne reliée au curseur, une tension qui dépend de la position du curseur et de la tension à laquelle est soumise la résistance. Il s'agit d'un capteur dont la simplicité du principe conduit à des réalisations de coût modéré ; le signal de mesure qu'il permet d'obtenir peut être d'un niveau relativement important et il n'exige pas de circuit de traitement spécifique.

III-8-1-1-1- Réalisation :

Un Potentiomètre est constitué d'une résistance fixe R_n sur laquelle peut se déplacer un contact électrique et un curseur ; ce dernier est solidaire mécaniquement de la pièce dont on veut traduire le déplacement et il en est isolé électriquement.

III-8-1-1-2- Types de potentiomètre :

Selon le type de résistance utilisé on distingue:

a- Le potentiomètre à piste conductrice : Il est réalisé à partir d'une matière plastique chargée par une poudre de métal ou de carbone. **Figure III-3.**

La limite de résolution de ce type de potentiomètre dépend de la granulométrie de la poudre conductrice et peut descendre, pour un potentiomètre linéaire, jusqu'à $0,1\mu\text{m}$.

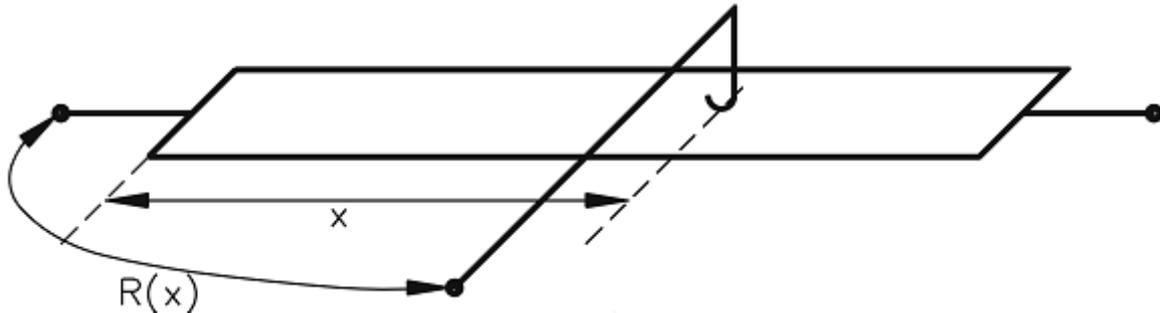


Figure III-3- potentiomètre à piste conductrice

b- Le potentiomètre à résistance bobinée : ce type présente une limite de résolution liée au pas du bobinage : pas linéaire Δx ou pas angulaire $\Delta\theta = \Delta x/r$. **Figure III-4**

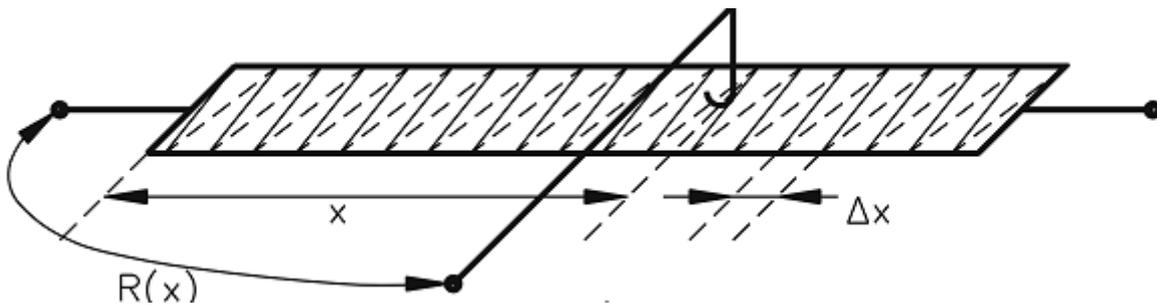


Figure III-4- potentiomètre à piste conductrice

Et selon la forme géométrique de la résistance fixe et donc du mouvement du curseur, on distingue :

a- les potentiomètres de déplacement rectiligne : Ces capteurs sont utilisés pour le contrôle des déplacements de quelques millimètres à plusieurs dizaines de centimètres. **Figure III-5**

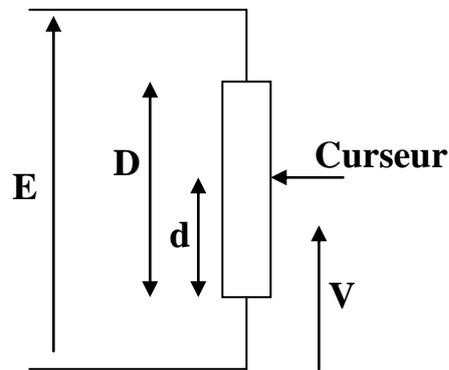


Figure III-5- potentiomètre de déplacement rectiligne

$$V = \frac{R_d}{R_{D-d} + R_d} E = \frac{R_d}{R_D} E = \frac{\rho \frac{d}{S}}{\rho \frac{D}{S}} E = \frac{d}{D} E \tag{III-4}$$

ρ : résistivité du matériau en Ω/m .

D, d : longueurs du conducteur en m.

S : section du conducteur en m^2 .

E : la tension d'alimentation

b- **Les potentiomètres angulaires** : ils ont une étendue de mesure inférieure ou égale à 360° (potentiomètres un tour). Ou dont le mouvement de l'axe dépasse 360° (potentiomètres multi tour ou rotatif). **Figure III-6**

$$V = \frac{\alpha}{\alpha_m} E \tag{III-5}$$

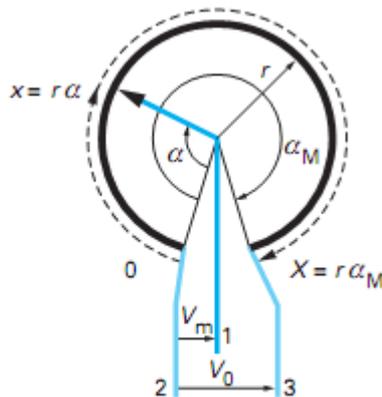


Figure III-6- potentiomètre de déplacement angulaire

Avantages et inconvénient du potentiomètre :

Avantages	Inconvénients
<ul style="list-style-type: none"> - Simplicité. - Peu couteux. - Angle de mesure 10° à 360°. - La sortie est indépendant R est stable par rapport à la température. 	<ul style="list-style-type: none"> - Charge mécanique. - Usure par frottements. - Influence de la source. - Influence de l'appareil de mesure.

III-8-1-2- Les capteurs inductifs :

Les capteurs inductifs permettent de mesurer des déplacements linéaires et angulaires par une modification de la géométrie de leurs conducteurs ou de leur circuit magnétique. Le déplacement que l'on veut mesurer est imposé à un des éléments d'un circuit magnétique entraînant une variation du flux dans un enroulement de mesure.

Lorsque l'élément mobile est un noyau ferromagnétique, en translation ou en rotation ; son déplacement peut être mis en évidence :

- Soit par la modification du coefficient d'auto-induction d'une bobine (inductance variable).
- Soit par le changement du couplage entre les enroulements primaire et secondaire d'un transformateur (transformateur différentiel) [47].

III-8-1-2-1- Capteur de déplacement inductif à entrefer variable:

Le capteur à entrefer variable comprend un circuit magnétique composé d'une bobine et d'un noyau en deux parties. La partie du noyau liée au référentiel fixe porte le bobinage, l'autre élément du noyau est lié à la partie mobile du capteur (**Figure III-7**).

Entre ces deux éléments se trouve une zone de taille variable appelée entrefer où les lignes de champ magnétique circulent dans un milieu (l'air le plus souvent) de perméabilité magnétique différente de celle du noyau.

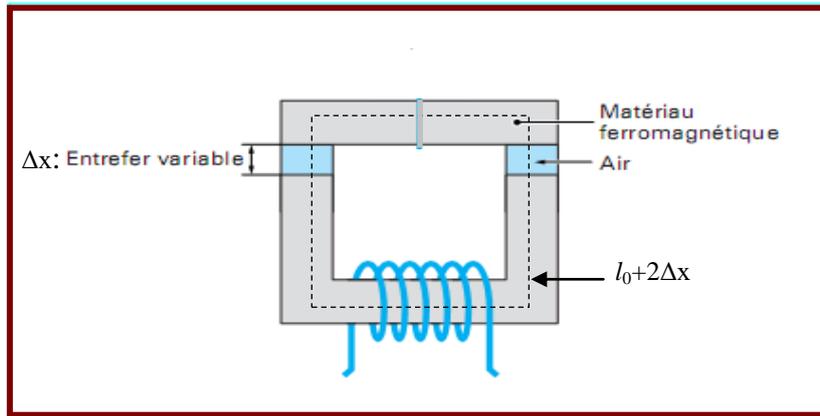


Figure III-7- capteur de déplacement inductif à entrefer variable

Dans ce cas, le coefficient d’auto-induction du circuit magnétique peut s’exprimer sous la forme :

$$L = \frac{\mu_0 N^2 s}{l_0 + 2\Delta x} \tag{III-6}$$

Avec :

μ_0 : perméabilité magnétique du vide , pour l’air usuellement .

s : section droite du circuit magnétique (notation générale).

l_0 : longueur moyenne d’une ligne de force dans l’air.

N : nombre de spires de la bobine.

Avantage et inconvénient des inductances variables :

Avantage	Inconvénient
- mesure sans contact - simple	- non linéaire, sauf en petite variation - mesure de déplacement d’objets ferromagnétiques

III-8-1-2-2-Le transformateur différentiel linéaire :

Le transformateur différentiel, encore appelé LVDT (Linear Variable Differential Transformer) est constitué de trois bobines. La première au milieu forme l’enroulement primaire, et est alimentée par une tension alternative dont la fréquence est de l’ordre de 1 kHz à quelques dizaines de kHz. Les deux autres bobines à gauche et à droite, forment les enroulements secondaires. Selon la position du noyau magnétique plongeur, les couplages entre enroulements primaire et secondaires sont variables.

Ainsi la tension induite dans les enroulements secondaires est une mesure indirecte de la position x du noyau plongeur. Le déplacement maximal peut atteindre des valeurs jusqu'à $\pm 250\text{mm}$. **Figure III-8**

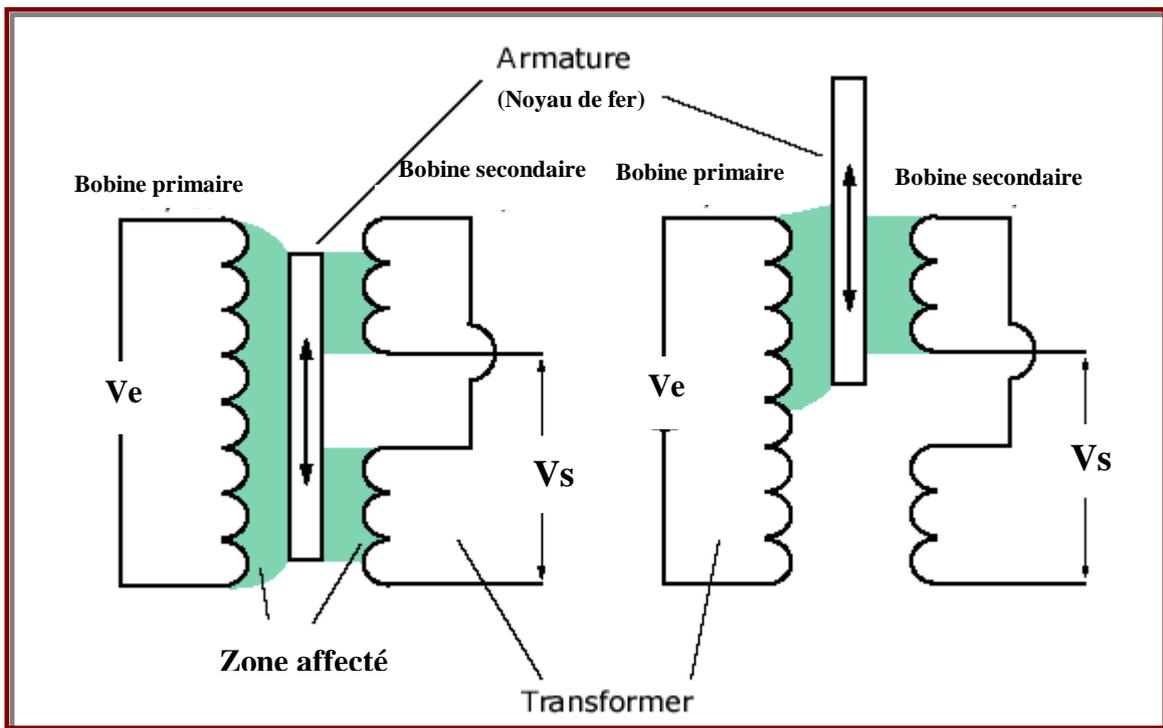


Figure III-8- capteur de position transformateur différentielle

Les avantages du capteur à transformateur différentiel:

- une grande plage d'étendues de mesure (de quelques millimètres à quelques dizaines de centimètres).
- une bonne linéarité, une très fine résolution, un fonctionnement sans liaison mécanique entre la partie fixe et la partie mobile.
- une étanchéité possible qui rend son fonctionnement compatible avec des environnements très sévères.
- un isolement galvanique entre le circuit d'alimentation et le circuit de mesure qui simplifie la réjection des tensions mode commun.

III-8-1-3- Les capteurs capacitifs :

Une capacité, quelle que soit sa forme, se compose de deux armatures en regard séparées par un diélectrique. Le diélectrique est généralement l'air si bien que les performances ne dépendent que des caractéristiques géométriques. Dans le cas d'un capteur de déplacement, l'une de ces armatures (dite armature fixe) est liée au repère de

référence, l'autre (dite armature mobile) est liée au mobile dont le déplacement par rapport au repère fixe constitue le mesurande.

Les capteurs capacitifs sont remarquables par la simplicité de leur constitution qui permet de réalisations robustes et fiables, mais il faut protéger ces capteurs contre tout facteur d'environnement susceptible de réduire l'isolement entre les armatures (poussières, corrosion, humidité...etc) [48,40,45].

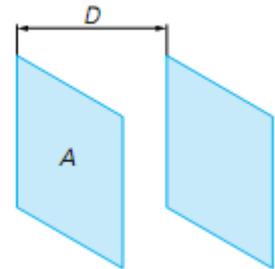
La capacité formée par les deux armatures s'exprime alors sous la forme :

- pour le condensateur plan :

$$C = \frac{\varepsilon_r \varepsilon_0 A}{D}$$

Où :

- ε_0 : permittivité du vide.
- ε_r : permittivité relative du milieu placé entre les armatures
- A et D : respectivement la surface en regard des armatures et leur distance ;

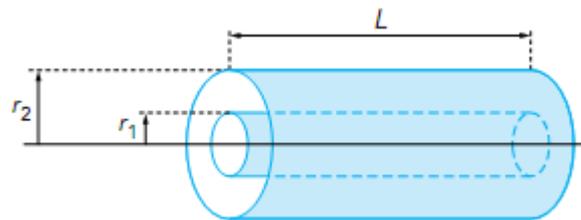


- pour le condensateur cylindrique :

$$C = \frac{2\pi\varepsilon_r\varepsilon_0 L}{\ln \frac{r_2}{r_1}}$$

Où :

- L : enfoncement du cylindre intérieur de rayon r_1 dans le cylindre creux de rayon r_2 ,
- r_1 et r_2 : respectivement les diamètres int et ext du cylindre.



Dans ce cas, la variation de capacité peut s'opérer par variation des surfaces en regard des deux armatures ou par variation de l'espace interarmatures. Toutefois, une autre configuration existe où la partie mobile ne fait pas partie du circuit électrique. Elle est alors chargée par influence et vient former deux capacités avec les armatures du condensateur relié au circuit électrique. Les capteurs capacitifs se décomposent donc en trois sous-familles : les capteurs à surface variable, les capteurs à écartement variable et les capteurs à influence variable.

a- Capteur à surface variable: La variation de surface est réalisée dans un condensateur plan avec une armature tournante ou dans un condensateur cylindrique dont une armature coulisse le long de l'axe. Le condensateur à surface variable a une étendue de mesure supérieure au cm.

b- Capteur à écartement variable : La variation de distance entre les armatures traduit des déplacements rectilignes. Le condensateur à écartement variable ne peut être utilisé que pour des étendues de mesure faibles (en général inférieures au mm). La capacité varie en fonction inverse de la distance.

III-8-2- Les capteurs de position numériques :

Les informations, acquises par les capteurs et délivrées sous forme analogique doivent très fréquemment être traitées par des calculateurs digitaux qui en assurent l'exploitation rapide et précise. Ceci est rendu possible par l'utilisation de convertisseur analogique- numérique qui recevant le signal de capteur, délivrent au calculateur l'information digitalisée. Dans le cas des déplacements, il est cependant possible de concevoir des capteurs qui assurent de façon immédiate la traduction d'une position linéaire ou angulaire en un mot binaire qui la définit. Cependant, comme dans tout dispositif de conversion numérique d'une grandeur, celle-ci se trouve quantifiée, un nombre limité de positions peut être distingué et la résolution est donc toujours finie.

On distingue plusieurs types des capteurs numériques :

III-8-2-1- Capteur à effet Hall :

L'effet Hall se manifeste par l'apparition d'une différence de potentiel V_h perpendiculairement aux lignes de courant d'un conducteur placé dans un champ d'induction B . la tension de Hall V_h dépend de la direction et de la valeur de B [50].

$$V_h = K_h * B * I_0$$

III-7

Avec : K_h : constante de Hall qui dépend du matériau utilisé.

L'effet Hall est la conséquence de la force qui s'exerce sur les charges électriques en mouvement.

Le capteur à effet Hall est constitué par :

- 1) La sonde : plaquette généralement semi-conductrice parcourue par un courant, aux bornes de laquelle est mesurée la tension Hall.
- 2) Un aimant : qui produit un champ d'induction B dont la valeur sur la sonde dépend de sa position ; il en est donc de même de la tension V_h .

L'un des éléments, sonde ou aimant est fixe l'autre étant lié à l'objet mobile; afin d'éviter les problèmes inhérent aux liaisons électriques à des circuits mobiles sièges de signaux à bas niveaux, c'est généralement la sonde qui est fixe; dans ce cas, pour ne pas perturber le mouvement de l'objet, la masse de l'aimant doit être relativement faible, ce qui limite la plage dans laquelle l'induction est mesurable et réduit donc l'étendue de mesure.

L'intérêt de ce type de capteur est de permettre des mesures de positions et de déplacement à travers une paroi non ferromagnétique. **Figure III-9**

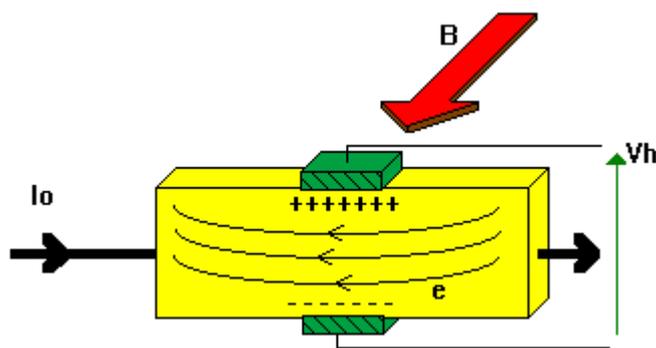


Figure-III-9- Capteur à effet Hall

III-8-2-2- Codeurs absolus et incrémentaux :

La mesure du déplacement peut être réalisée de manière absolue ou incrémentale. Le codage absolu permet de connaître à la fois le déplacement relatif et la position, tandis que le codage incrémental ne fournit d'information que sur le déplacement relatif. La connaissance de la position nécessite alors une initialisation du système de mesure par rapport à une position de référence [40,51].

III-8-2-2-1- Codeurs absolus :

Le codeur absolu fournit une information de position absolue, le déplacement étant mesuré comme une variation de position. Le sens du déplacement est directement déterminé par le signe de la variation de position. Ce sont pour les déplacements linéaires des règles ou pour les déplacements angulaires des disques qui sont divisés en N surface égales (bande pour les règles, secteur pour les disques) à l'intérieur desquelles se trouve matérialiser le mot binaire associer a la position a traduire, selon un code et une technologie déterminées.

La limite de résolution de ces systèmes est liée à la finesse minimale des traits de codage compatibles avec le système de lecture. La lecture des codes est opérée par transmission les structures de codeurs angulaire et linéaire. Pour un codeur angulaire, la taille du capteur intervient également : plus le diamètre du disque codeur est grand et plus la résolution angulaire du capteur est fine.

Les codages utilisés sont le code binaire, le code Gray et le code Gray à excédent **(Figure III-10)**.

- Le codage binaire représente les nombres sous forme de puissances de 2, le changement simultané de valeur pour plusieurs bits lors du passage d'une position à la position consécutive est ici une source potentielle d'erreurs.
- Le code Gray découle de ce constat, il a pour propriété de ne faire changer qu'un seul bit à la fois entre deux positions consécutives.
- Le code Gray à excédent est utilisé pour coder un nombre d'états inférieur à celui disponible compte tenu du nombre de digits utilisés.

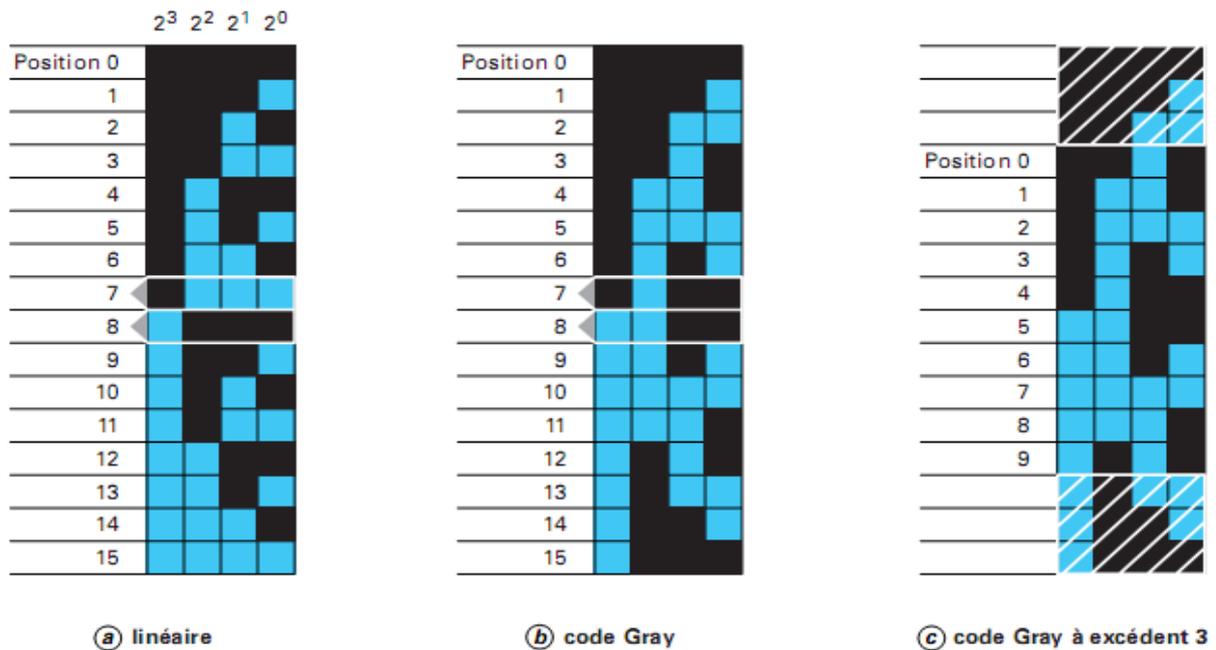


Figure III-10- codages utilisés

Avantages et inconvénients des codeurs absolus :

Avantages	Inconvénients
<ul style="list-style-type: none"> - Il est insensible aux coupures du réseau: la position du mobile est directement contenue dans le code envoyé en parallèle au système de traitement. - L'information de position est donc disponible dès la mise sous tension. - Si le système de traitement «saute» une information de position délivrée par le codeur, la position réelle du mobile ne sera pas perdue car elle restera valide à la lecture suivante 	<ul style="list-style-type: none"> - Il est de conception électrique et mécanique plus complexe aussi son coût sera plus élevé. - Les informations de position sont délivrées « en parallèle » ; son utilisation mobilisera donc un nombre important d'entrées du système de traitement.

III-8-2-2-2- Codeurs incrémentaux :

Le capteur incrémental (relatif) délivre une impulsion à chaque déplacement élémentaire. Leur fonctionnement est basé sur le déplacement de structures périodiques par rapport à des capteurs à sortie binaire. Ces structures, associées avec des capteurs appropriés, peuvent être une règle transparente munie de plages opaques, une pièce portant des bossages ferromagnétiques périodiques ou une plaque comportant des plages conductrices. Les positions et les déplacements sont déterminés par comptage des impulsions émises, ou décomptage selon le sens du déplacement (figure III-11).

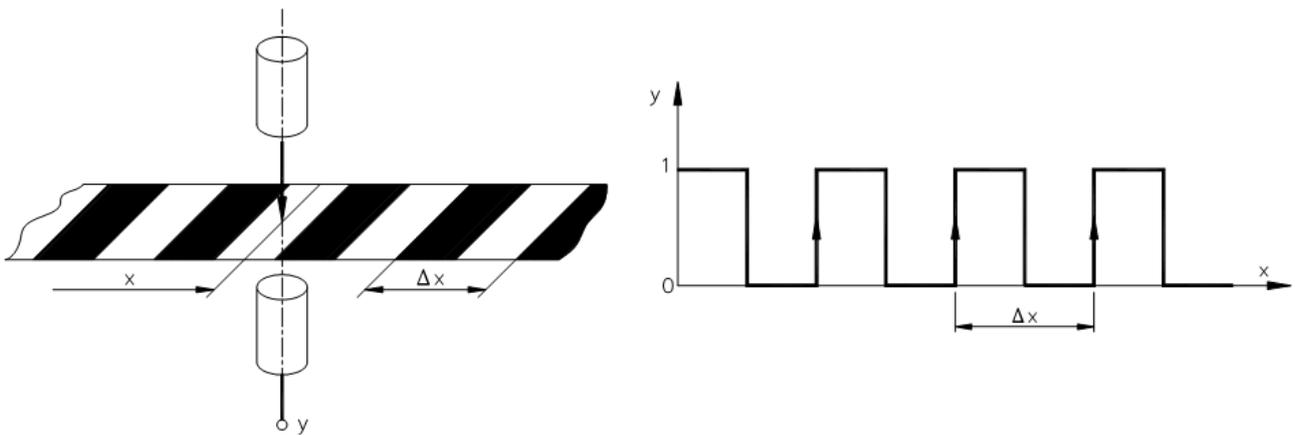


Figure III-11- principe du capteur incrémental

Dans le cas où le capteur est diphasé les deux pistes concentriques (disques) ou parallèles (règles) sont chacune divisées en N surfaces élémentaires égales, alternativement opaques et translucides.

Dans le cas des disques une troisième piste, avec une unique surface élémentaire translucide est quelquefois ajoutée afin de permettre le comptage du nombre de tours ou la remise à zéro du compteur. Lorsque le déplacement peut s'effectuer dans les deux sens, les déplacements élémentaires doivent être additionnés ou soustraits suivant le sens. La détection du sens du mouvement suppose le doublement de la structure périodique sous forme de deux structures décalées d'un quart de période spatiale ou le décalage de deux capteurs à sortie binaire (**figure III-12**).

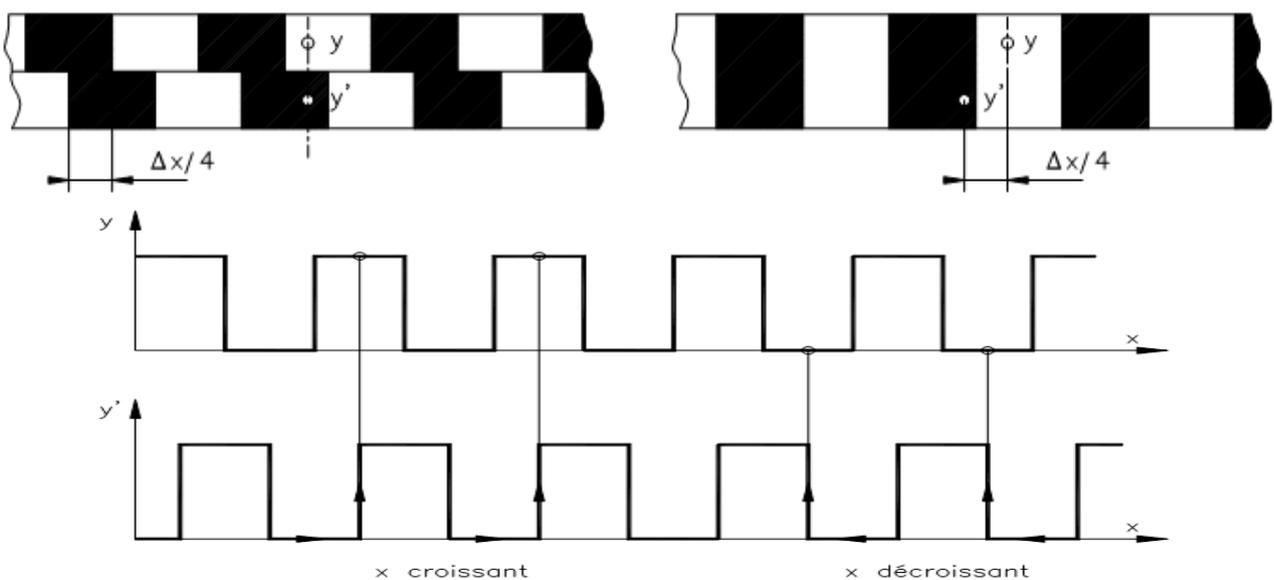


Figure III-12- capteur incrémental diphasé

III-9- Conclusion :

Suite à cette étude approfondie sur les capteurs de position on a à choisir le capteur à effet Hall et le codeur incrémental pour une raison que le premier à une sortie en tension linéaire par rapport au déplacement seulement l'exploitation de cette sortie par un microcontrôleur nécessite l'intégration dans le système d'un convertisseur analogique/numérique par contre ; les signaux numériques issues du codeur incrémental sont directement exploitables par le microcontrôleur et ont aussi le même avantage de la linéarité les capteurs de type magnétiques et capacitifs en plus de l'encombrement ont une sortie alternative modulée ce qui rend l'exploitation du signal de la position très difficile sans un bloc de modulation et un bloc de convertisseur analogique/numérique. Les capteurs résistif bien que très simple à intégrer ont le désavantage majeurs des bruits et nécessite un convertisseur analogique/numérique.

De ce fait, notre option sur le codeur incrémental rectiligne semble bien adéquate vu que le capteur lui-même est facile à intégrer, que ses sorties numérique sont directement exploitables par le μC est essentiellement le capteur est de nature linéaire.

IV-1 : Introduction :

Dans ce chapitre, on présente le travail pratique pour aboutir à la lévitation d'un électro-aimant, ainsi que pour déceler la relation entre les courants maximaux et les distances de décollages de l'électroaimant. D'autre part pour donner la relation entre le pourcentage de la PWM et l'entrefer dans le point où se fait la lévitation.

Pour effectuer tout ça il est nécessaire de réaliser :

- Un Châssis.
- Une carte d'alimentation en PWM.
- Une carte d'interface pour le codeur incrémentale.
- Une carte microcontrôleur 68HC11 F1.

Après la réalisation des cartes on a chargé le microcontrôleur avec un programme à base du langage assembleur pour la configuration, ainsi la conception d'un autre à base du langage Qbasic pour l'exécution.

IV-2: Description du Châssis :

Pour donner toutes les composantes qui rentrent dans la composition de notre projet on a présenté un schéma descriptif qui constitue le châssis et toutes autres composantes du système. **Figure (IV-1).**

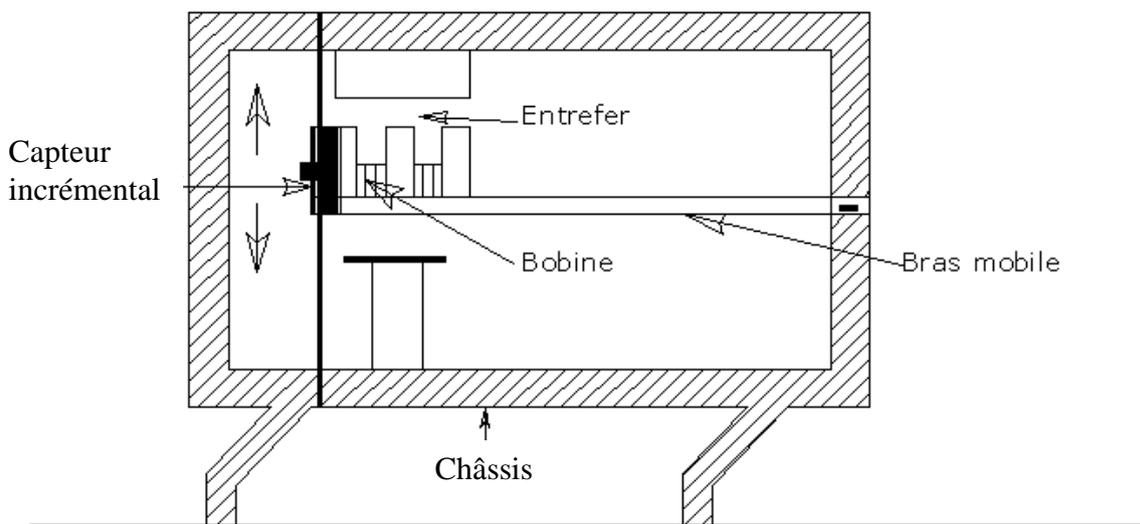


Figure IV-1: Schéma descriptif du système

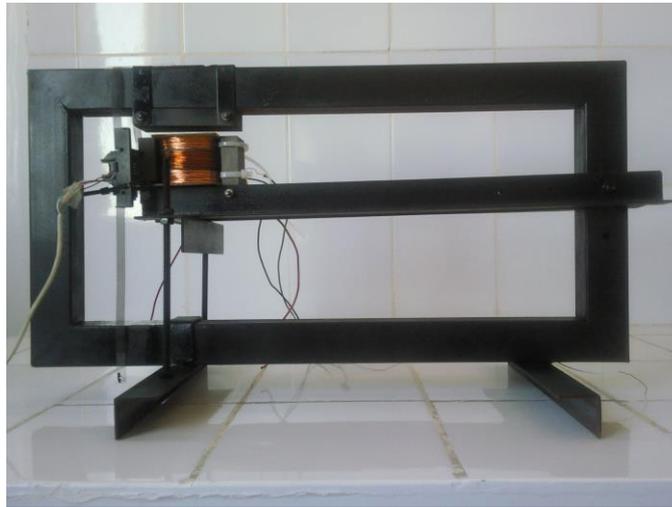


Figure IV-2: Schéma du système

IV-3: Alimentation par PWM :

C'est l'alimentation la plus couramment utilisée « pulse width modulation », dont l'équivalent français peu courant est MLI « Modulation en largeur d'impulsion ». En conversion d'énergie, il s'agit d'une technique de commande de la puissance de sortie utilisée principalement dans les alimentations à découpage et les convertisseurs de puissance. Elle est mise en œuvre par un circuit spécifique ou via une implémentation logicielle sur microcontrôleur. La technique consiste à générer un signal périodique dont la variation du rapport cyclique met en conduction plus ou moins longtemps, les transistors, ce qui se traduit par une variation de la puissance transmise par le convertisseur, tout en gardant une fréquence de découpage fixe [53,54].

Le générateur de PWM délivre un signal rectangulaire, la fréquence de ce signal est fixée mais son rapport cyclique (n) est réglable; Voir **Figure (IV-3)**.

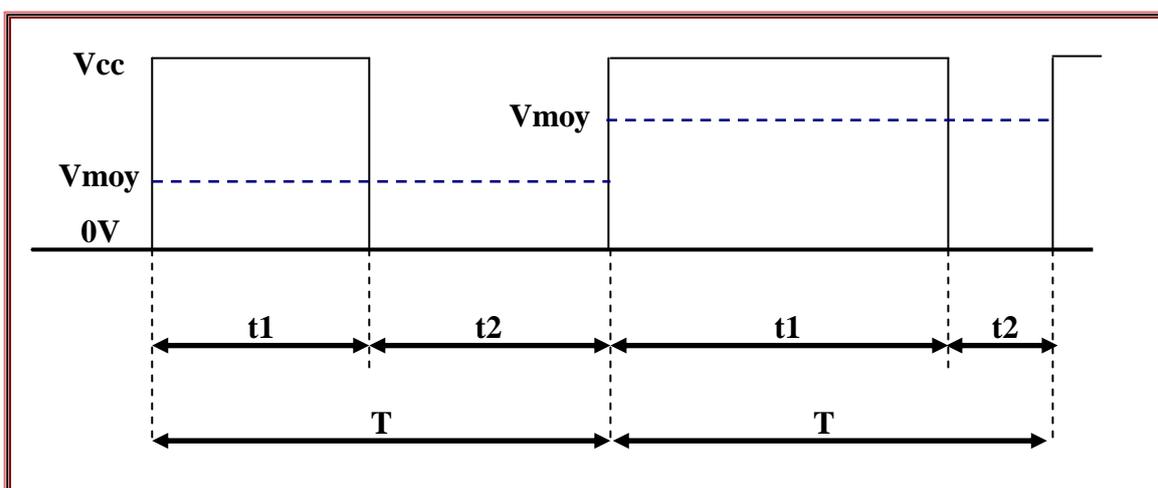


Figure-IV-3: La modulation de largeur d'impulsion

Où t_1 : est la largeur du niveau logique 1.

t_2 : est la largeur du niveau logique 0.

T : la période de la PWM ($T=t_1+t_2=\text{constante}$).

IV-3-1: Le rapport cyclique :

Le rapport cyclique (n) se définit comme le rapport entre la durée d'application de la tension pleine (le temps où il trouve à l'état (1)) rapporté au temps total d'un cycle. Un cycle n'étant constitué par définition que d'un état (1) suivi d'un état (0), la somme des temps des deux états étant constante.

Le rapport cyclique se donne par la formule suivante :

$$n = \frac{t_1}{T} \quad [55] \quad (\text{IV-1})$$

Et la tension moyenne appliquée au système est proportionnelle au rapport cyclique

La formule (IV-2) donne la relation :

$$V_{\text{moy}} = \frac{t_1}{T} V_{cc} = n V_{cc} \quad (\text{IV-2})$$

IV-3-2: Les applications de la PWM :

La PWM est utilisée dans une large variété d'applications et les usages les plus fréquents sont :

- La conversion numérique-analogique.
- Les amplifications de class D, en Audio.
- Les alimentations à découpage, variateur de vitesse, et plus généralement tous les dispositifs d'électronique de puissance.
- La possibilité de faire la transmission des données.

IV-3-3: Types de PWM :

La modulation en largeur d'impulsion PWM peut être numérique ou analogique, le concept est toutefois identique, dans la méthode analogique il s'agit de comparer un ou plusieurs signaux en dent de scie ou de forme triangulaire à une grandeur de commande. Dans la méthode numérique il s'agit d'utiliser soit des EPROM programmables ou bien la programmation d'un microcontrôleur en faisant usage d'un circuit responsable de la génération d'une PWM et cette dernière c'est la méthode qu'on a choisie pour notre cas.

IV-3-3-1: La méthode analogique :

C'est la plus classique. Elle consiste à comparer la modulante (le signal à synthétiser) à une porteuse généralement triangulaire [56]. Le signal de sortie vaut 0 si la modulante est plus grande que la porteuse, et 1 sinon ; le signal de sortie change donc d'état à chaque intersection de la modulante et de la porteuse, ce dernier est un signal rectangulaire, de fréquence fixe égale à la fréquence du signal triangulaire. Mais la largeur d'impulsion dépend de l'amplitude de la tension d'entrée (la modulante). La **Figure (IV-4)** dévoile ce principe [57].

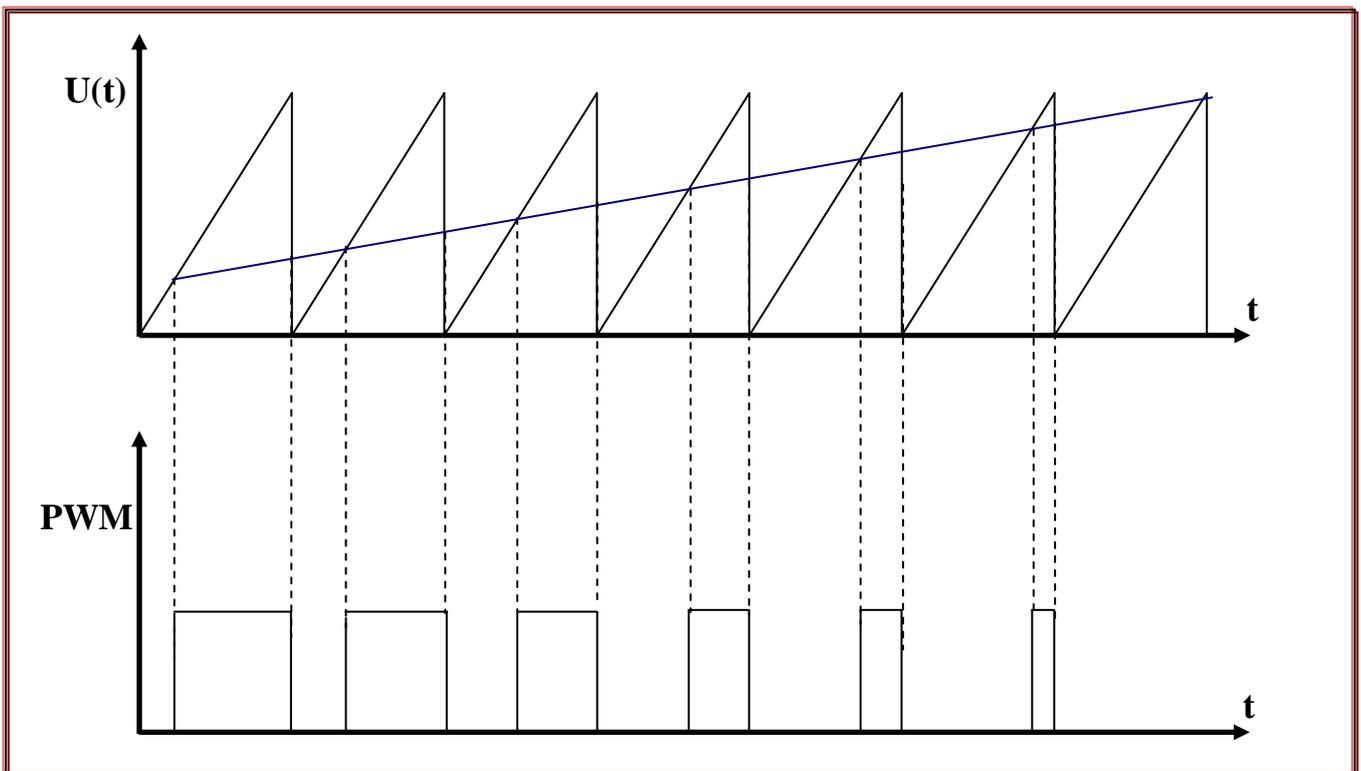


Figure-IV-4: PWM par comparaison de dent de scie et tension d'entrée

Cette méthode se prête bien à une réalisation analogique ; cette dernière nécessite un générateur de signal triangulaire qui est d'abord un générateur de fonction qui peut délivrer un grand nombre de formes différentes; dans cette réalisation en utilisant un comparateur avec le signal délivré par le générateur triangulaire sur l'entrée non inverseuse et un signal modulant sur l'entrée inverseuse. Il existe de nombreux circuits intégrés dédiés. Et voici un schéma bloc qui montre comment en réalise cette technique :

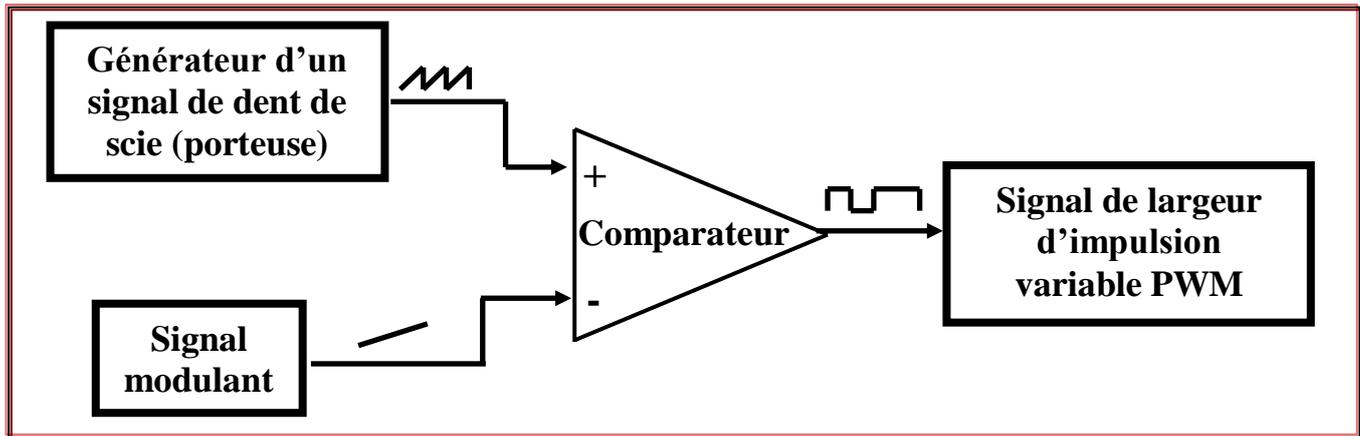


Figure-IV-5: Schéma bloc de la génération de la PWM par méthode analogique

IV-3-3-2: La méthode numérique :

Dans cette méthode c'est par une technique numérique que la PWM est générée, elle se présente comme un signal numérique de deux niveaux logiques 1 et 0, dont les largeurs sont variables par programmation.

IV-3-3-2-1 : Les avantages de la PWM numérique :

Nous avons choisis la méthode de la PWM numérique pour les avantages suivants :

- Le système peut être commandé par une sortie numérique d'un microcontrôleur.
- La PWM numérique offre un bon rapport cyclique (de 0% jusqu'à 100%).
- Elle est compatible avec les composants de puissance (relais, transistor de puissance...) qui sont utilisés en commutation uniquement (c'est-à-dire en tout ou rien) pour des raisons inhérentes à leur structure.
- Amélioration considérable du rendement énergétique.

IV-3-3-2-2: Réalisation pratique de générateur de PWM numérique :

Le générateur de PWM utilisé est spécialement conçu pour avoir un taux de modulation numériquement contrôlable. Notre conception repose sur l'utilisation d'une horloge qui est construite autour de NE555 pour produire des impulsions ayant une fréquence de 40KHz ces impulsions sont appliquées à l'entrée du compteur de type 4040 qui contient 8 bits. Les sorties de ce dernier sont appliquées à deux comparateurs de 4 bits chacun à base du 7485 montés en cascade, la comparaison binaire entre les 8 bits du compteur et les 8 bits du PORT F du microcontrôleur génère un signal rectangulaire dont le rapport cyclique est en fonction du poids des 8 bits du PORT F (consigne). Le signal obtenu à la

sortie A<B du comparateur est modulé en largeur d'impulsion (PWM) et est appliqué au système à travers un circuit de protection (optocoupleur).

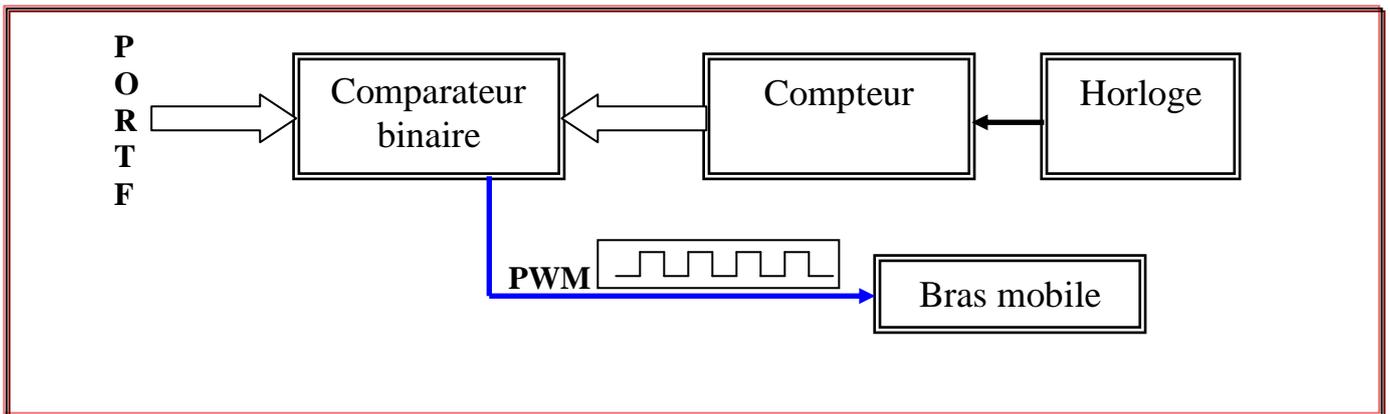


Figure-IV-6: Schéma fonctionnel du générateur de PWM

IV-3-3-2-3: Détermination du rapport cyclique :

Les facteurs qui entrent en jeu pour déterminer le rapport cyclique sont les suivant :

- La fréquence de sortie de l'horloge pour déterminer la période de PWM (T_{PWM}).
- Les 8 bits du PORT F du microcontrôleur pour donner la valeur de t_1 après la comparaison de ces derniers avec les 8 bits de sortie du compteur.

$$T_{PWM} = T_{NE555} * 256 \tag{IV-3}$$

Où :

$$T_{NE555} = \ln 2 * (R_1 + 2 * R_2) * C_1 \tag{IV-4}$$

Avec :

$$R_1 = 1K\Omega, \quad R_2 = 1.3K\Omega, \quad C_1 = 10\eta f$$

$$n = \frac{t_1}{T_{PWM}} \tag{IV-5}$$

Et puisque le générateur de PWM est contrôlé par 8 bits, il n'y aura que 256 valeurs de rapport cycliques possibles : 0%, (1/255)*100%, (2/255)*100% , , (255 /255)*100%.

La **figure IV-7** donne le circuit de la carte de l'alimentation PWM :

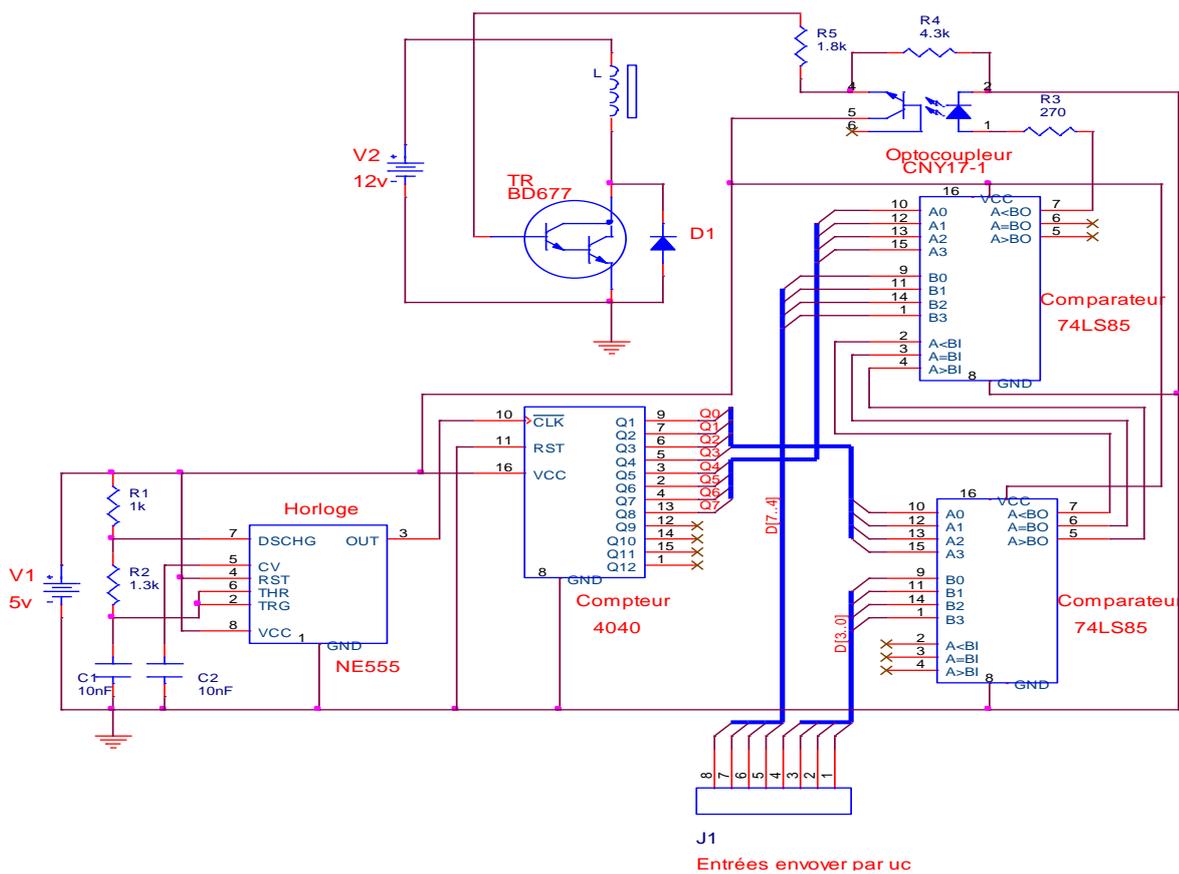


Figure IV-7 : Circuit de la carte alimentation PWM

Et la **figure IV-8** donne la carte d'alimentation PWM après la réalisation

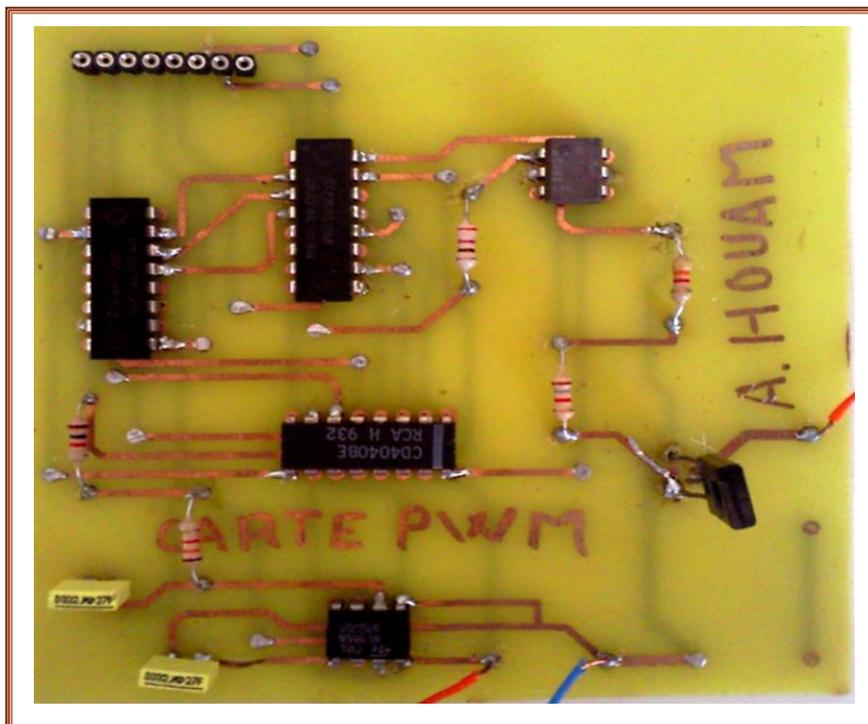


Figure IV-8 : La carte d'alimentation PWM

IV-4: Réalisation pratique de la carte d'interface pour le capteur optique (codeur incrémental en règle) :

Comme nous avons cités dans le troisième chapitre, le capteur utilisé dans ce projet est un capteur de déplacement incrémentale linéaire qui se déplace en deux sens.

Le capteur a quatre files, 2 files (noire ; rouge) sont de l'alimentation, les deux autre sont des sortie des signaux carrés déphasés d'un quart de période.

Le microcontrôleur ne peut pas comprendre ces derniers signaux ou détecter le sens de déplacement ; c'est pour cela une interface d'adaptation entre le capteur et la carte de microcontrôleur dite carte capteur est nécessaire.

Dans la réalisation de cette dernière carte on a utilisés les composants suivants :

- Une bascule D (7474) : pour la détermination du sens de déplacement.
- Porte logique (OR) de référence (74LS32) et un compteur synchrone intégré à chargement synchrone (programmable) et réversible (compteur/décompteur) de référence (74LS193) pour effectuer les opérations de comptage et décomptage des impulsions.

La **figure IV-9** représente le circuit de la carte interface pour le capteur qui est réalisé à l'aide du logiciel de schématisation des cartes et des imprimés (ORCAD).

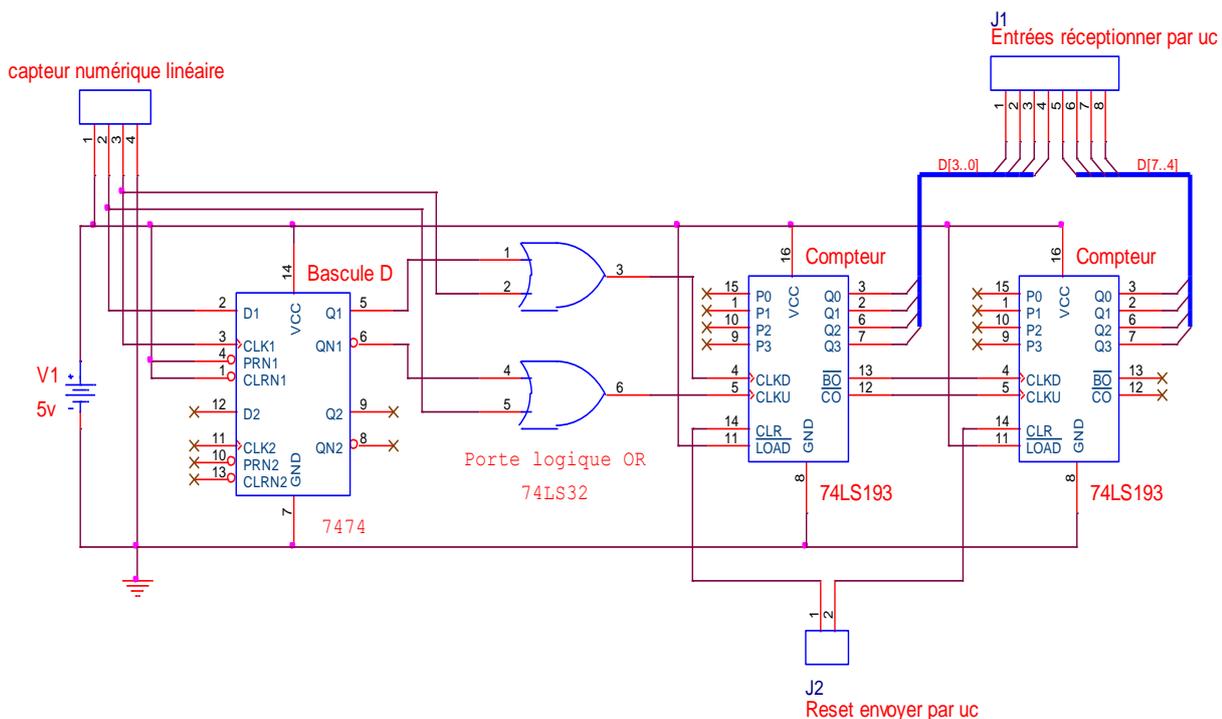


Figure IV-9 : Circuit de la carte interface pour le capteur numérique

Et la **Figure IV-10** donne la carte d'interface après la réalisation

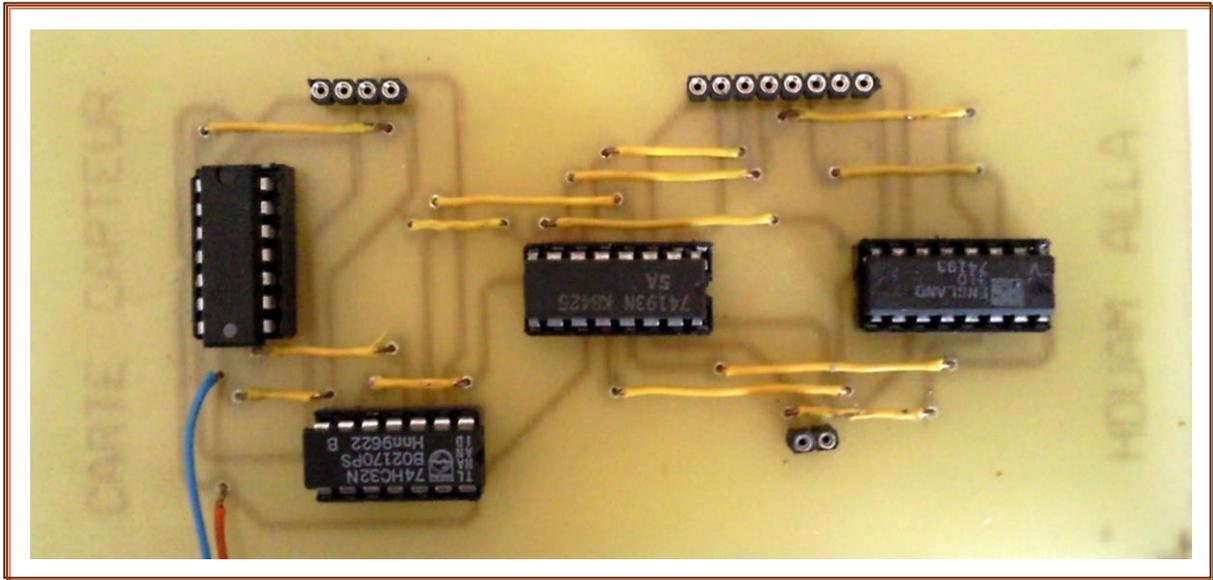


Figure IV-10: La carte d'interface après la réalisation

IV-5: Réalisation pratique de la carte microcontrôleur :

Le montage est réalisé sur une carte principale autonome comportant une alimentation redressée et stabilisée à 5V par un régulateur (7805), et la led D annonce la présence de cette alimentation; un quartz X_1 de 8Mhz avec une résistance R_1 et deux condensateurs C_1 , C_2 constituent l'horloge indispensable au fonctionnement du μC . Un circuit de RESET composé de R_4 et C_4 pour la mise en service, et complété par la résistance R_5 et la touche RST pour une initialisation manuelle. Le cavalier JM détermine le mode de fonctionnement «bootstrap en phase de programmation ou monochip» ; en son absence la résistance R_3 force le montage en mode monochip. La liaison série RS232 avec le PC est assurée par le traditionnel MAX 232 et les condensateurs C_5 à C_8 . Deux ports de sorties uniquement (F et B), et quatre autres ports bidirectionnels (A, C, D, G), et un port E pour la conversion A/N. La protection entre le μC et l'extérieur est confiée à des résistances de $1K\Omega$ (R_8 , R_9 , et R_{18} à R_{71}), les ports bidirectionnels sont forcés au +5V par des réseaux de résistances de $10 K\Omega$ (RES_1 à RES_4).

Dans notre projet on a utilisé le PORT F comme port de sélection du taux de PWM, et le PORT C configuré en entrée uniquement pour la réception des sorties du capteur.

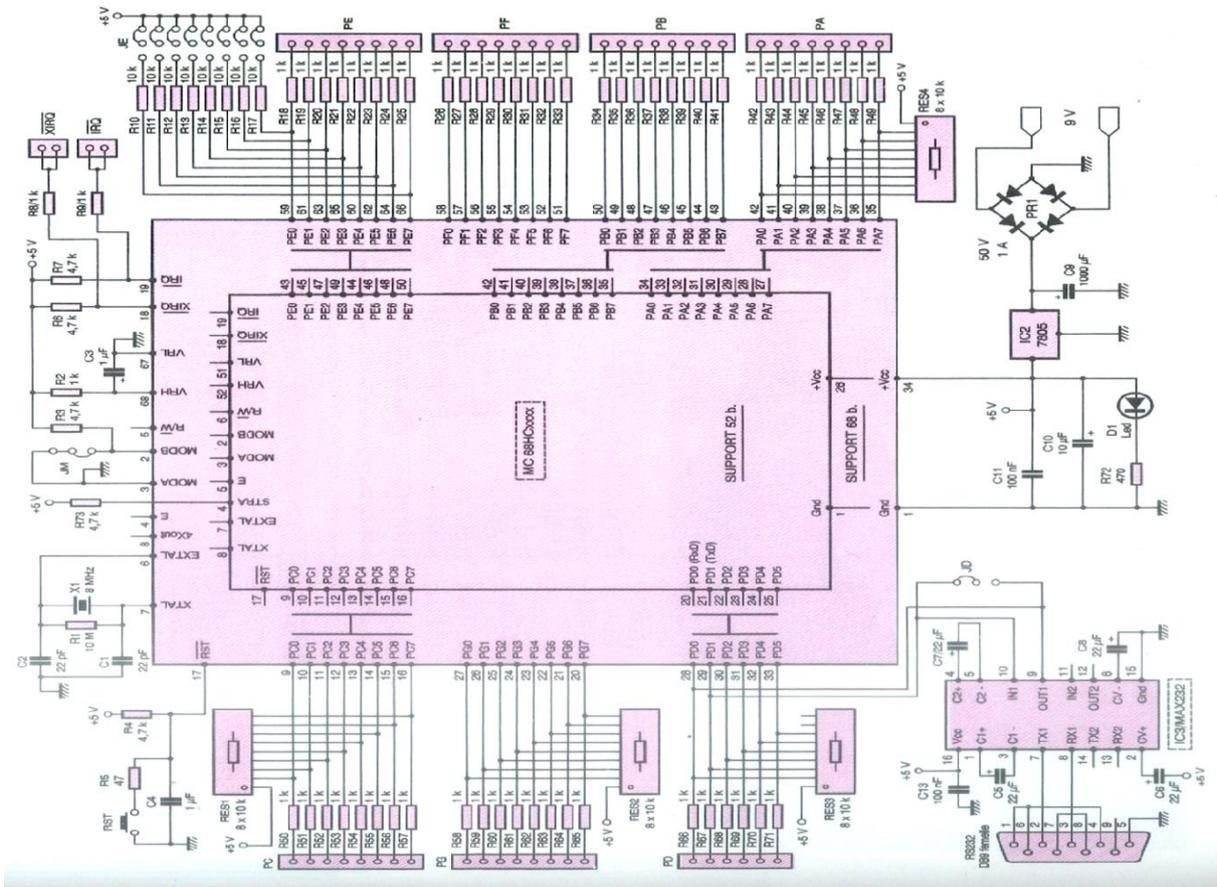


Figure IV-11 : circuit de la carte microcontrôleur

Et la Figure IV-12 donne la carte de microcontrôleur

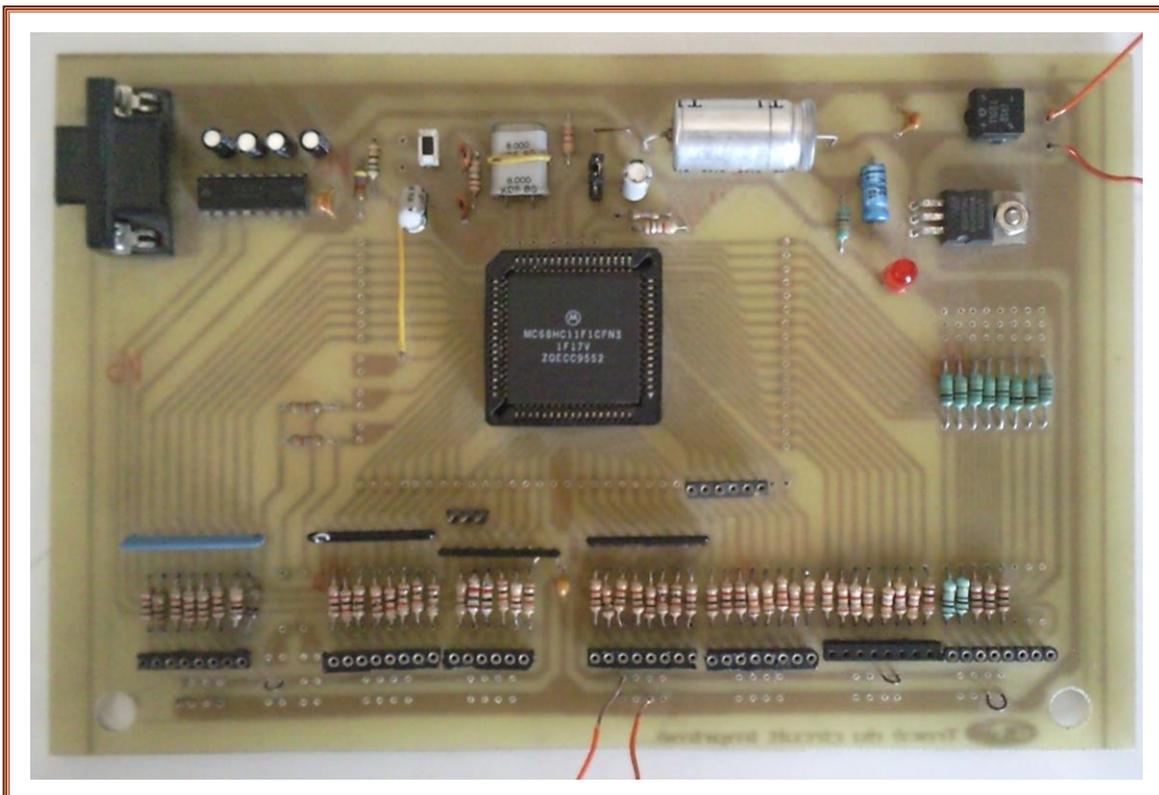


Figure IV-12: carte microcontrôleur

IV-6: Programmation du microcontrôleur 68HC11 F1

Après la réalisation des cartes et le montage du système (châssis+cartes) il est nécessaire de construire deux programmes. Le premier à base du langage assembleur et le deuxième à base de Qbasic (voir Annexe E).

Pour pouvoir construire ces deux programmes on suit les étapes qui le montre l'organigramme ci-dessous.

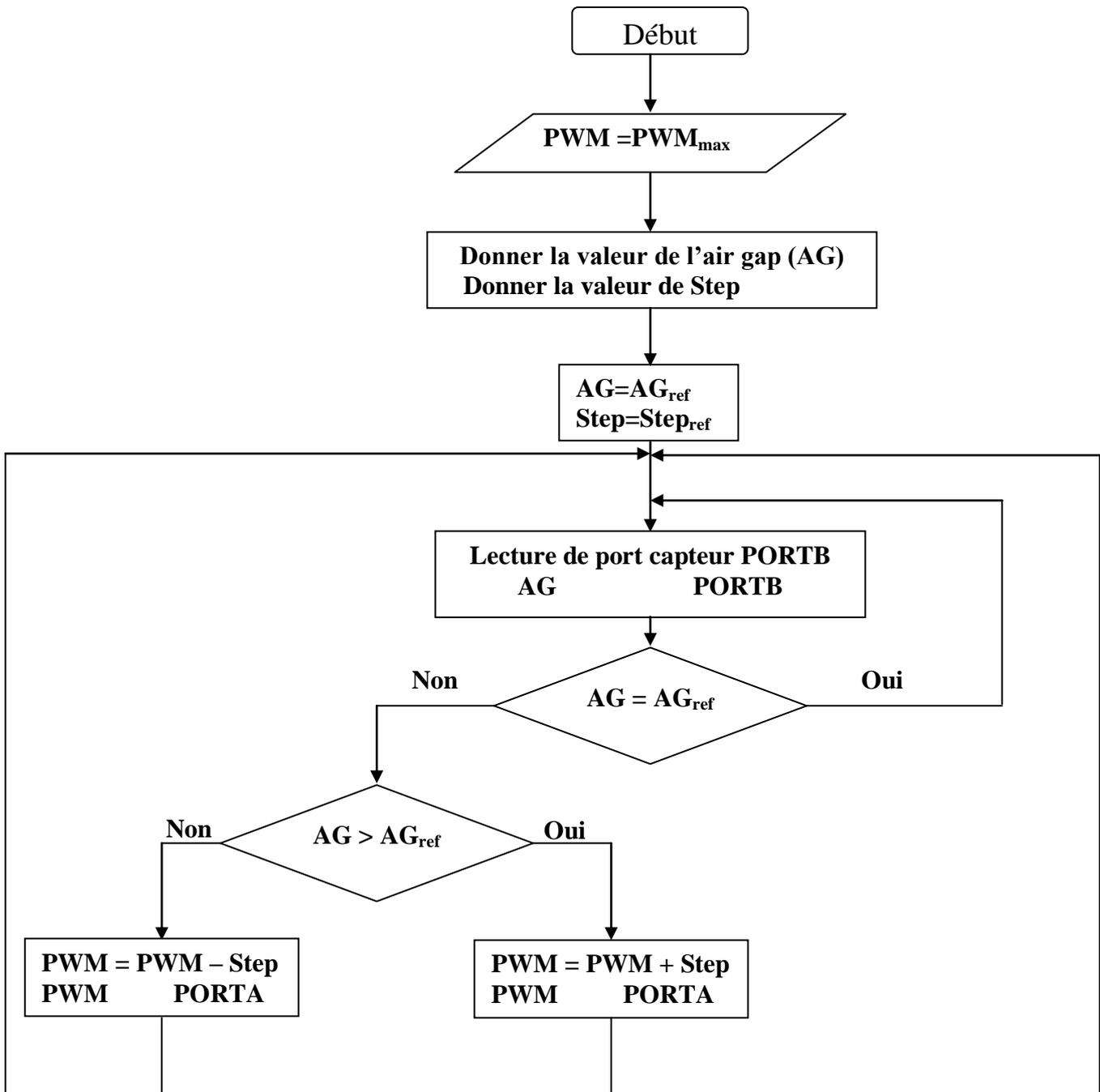


Figure IV-13: Organigramme du système

IV-7: Résultats et interprétations :**a) Résultats :**

Avant que nous interprétions les résultats obtenus, il faut d'abord donner les facteurs qui entrent en jeu pour aboutir à ces résultats.

Le premier test qu'on a fait a pour but de trouver la relation entre l'entrefer et le pourcentage de PWM de décollage de l'électroaimant. Le **Tableau 12** donne les valeurs obtenues et la **Figure IV-14** montre la linéarité de cette fonction.

PWM _{max} %	11,1	22,2	33,3	44,4	55,6	66,7	77,8	88,9	100
AG _{max} (mm)	1,25	2,5	3,75	5	6,25	7,5	8,75	10	11,25

Tableau 12 : Variation de l'entrefer en fonction de PWM_{max} de décollage.

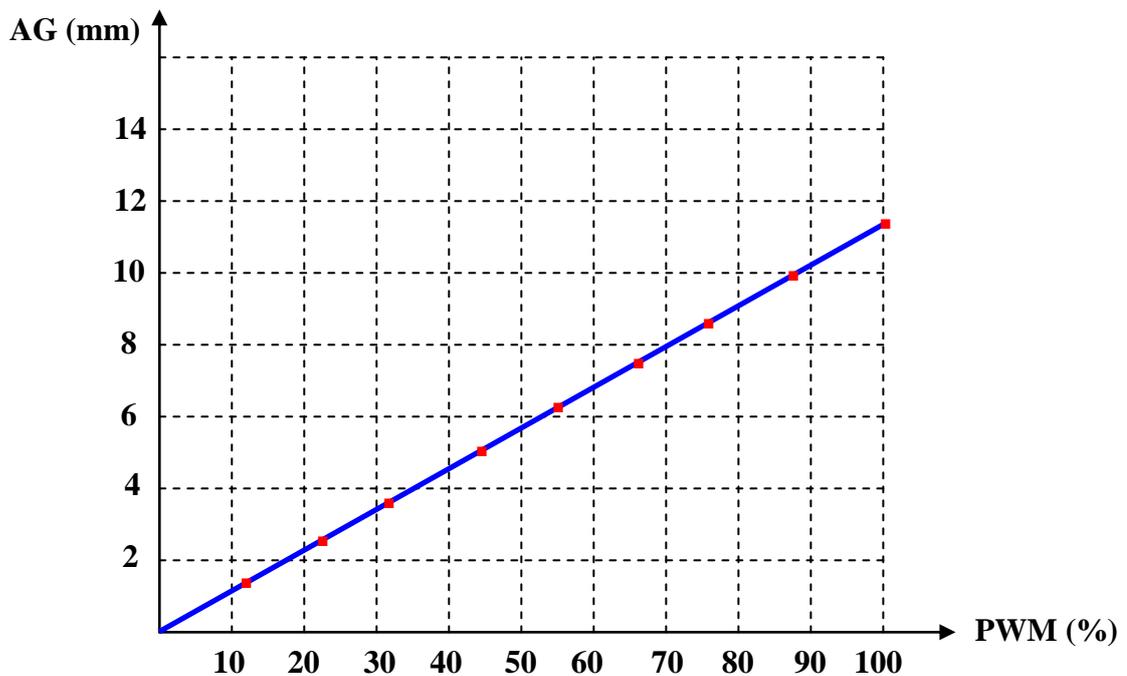


Figure-IV-14: les conditions de décollage

Le deuxième test qui est l'objectif de notre travail est l'exécution du programme pour mettre l'électroaimant en équilibre (suspendu), ainsi la représentation de la variation de l'entrefer en fonction de temps. Pour mener ces résultats on a utilisé un oscilloscope dont l'échelle est calculée comme suit :

L'axe des abscisses: 1 carré \rightarrow 5 μ S

L'axe des ordonnées: 1 carré \rightarrow 3mm

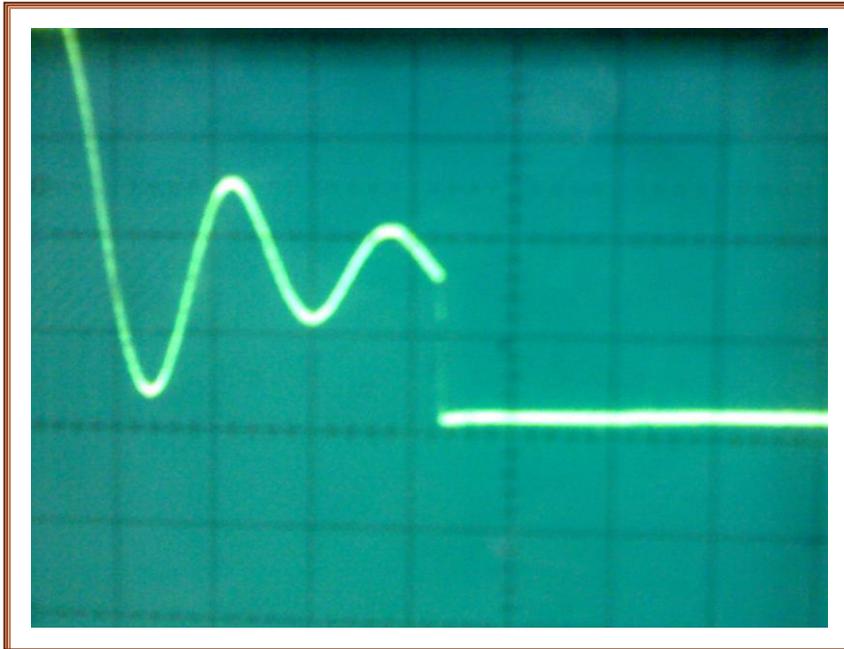
Le programme va commencer l'exécution par la lecture des deux valeurs (AG et Step) et l'électroaimant décolle et stabilise à la valeur de (AG) par l'intermédiaire du Step donné.

Les résultats obtenus sont donnés aux graphes (A,B,C,D,E,F).

Grappe A :

AG = 10 mm

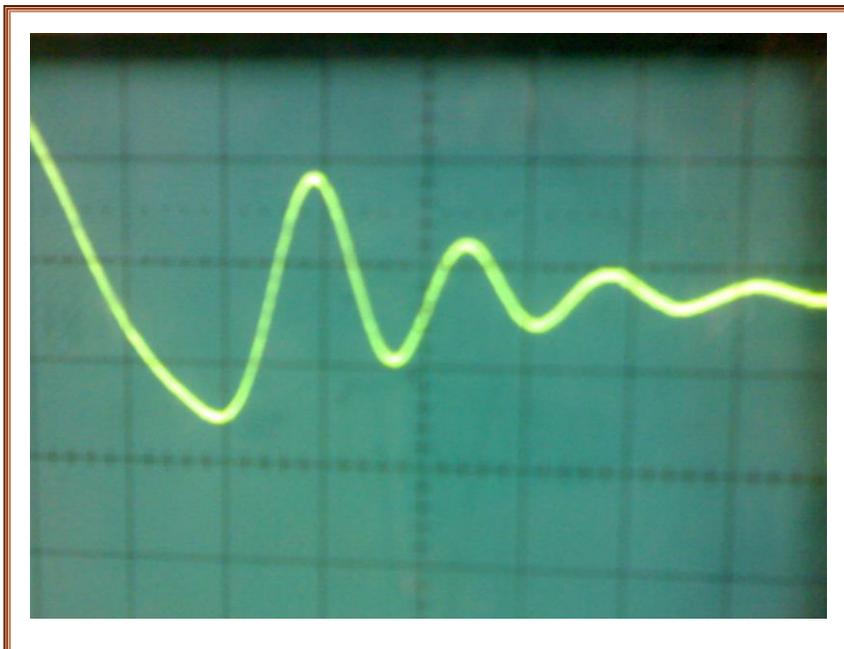
Step = 10%



Grappe B:

AG = 10 mm

Step = 3 %



Graphe C:

AG = 3 mm

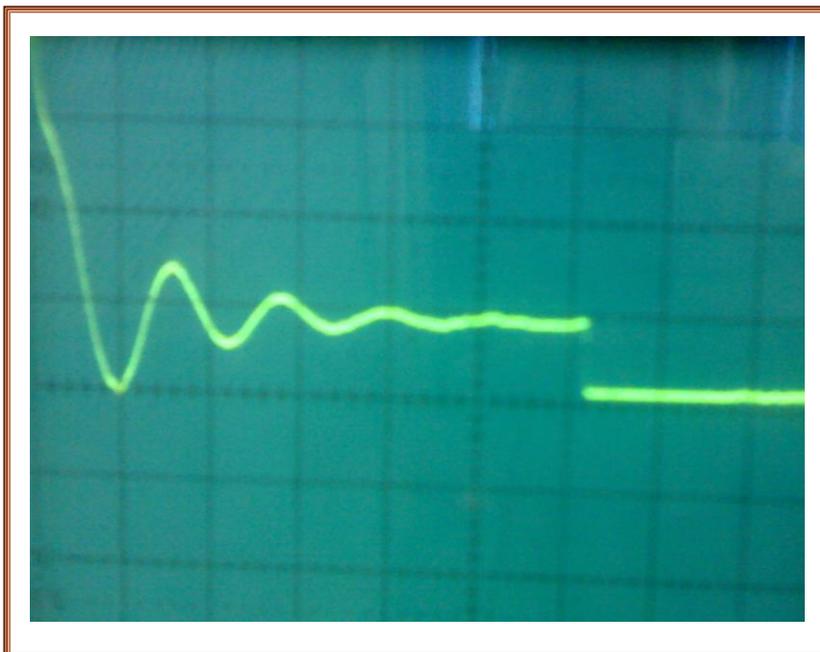
Step = 10 %



Graphe D:

AG = 3 mm

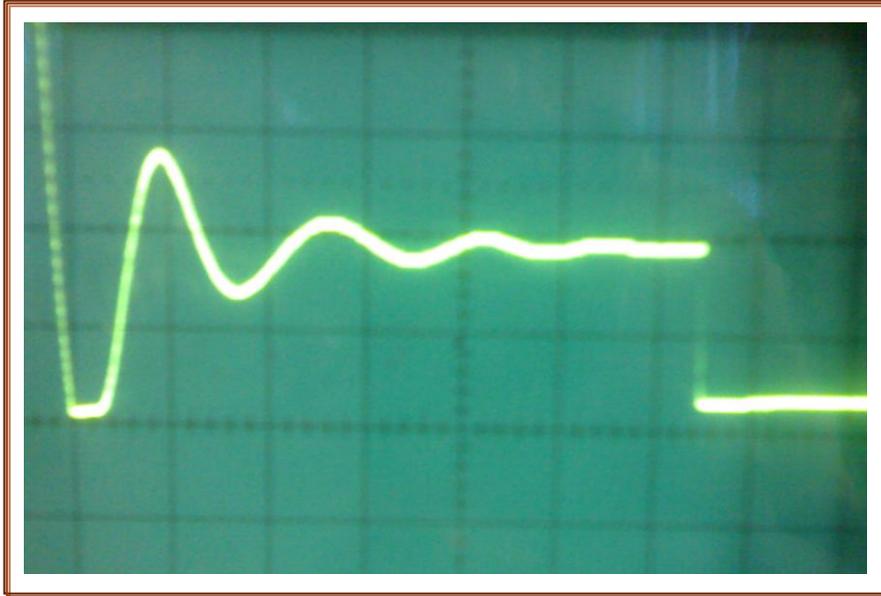
Step = 3 %



Graphe E:

AG = 6 mm

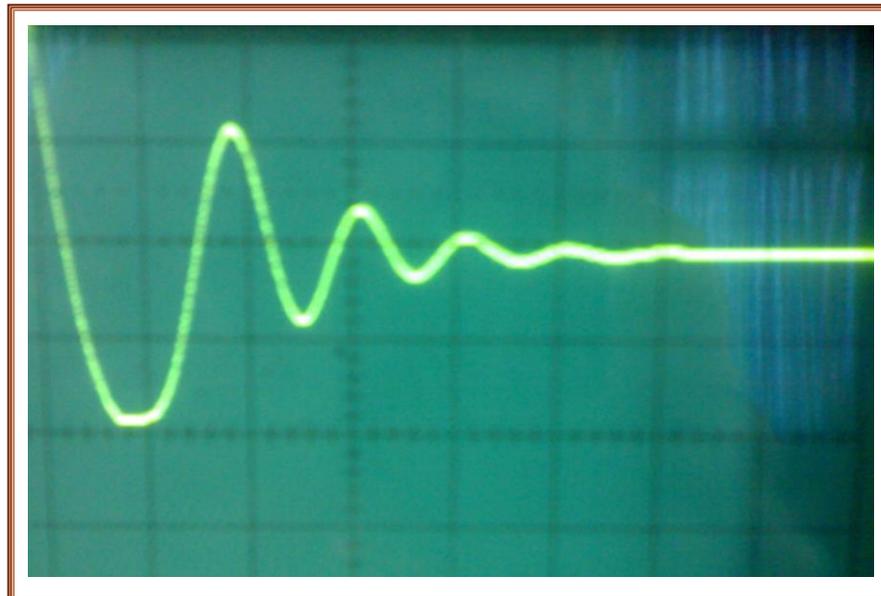
Step = 8 %



Graphe F:

AG = 6 mm

Step = 5 %



b) Interprétations :

Les résultats obtenus par l'oscilloscope montrent la variation de l'entrefer en fonction de temps.

1^{er} cas :

Dans les deux graphes (A et B) on a fixé la valeur de l'entrefer à une valeur très grande (10mm) en variant la valeur du step; on constate que si le step est grand (10%) (graphe A); la réponse du système reste instable et l'électroaimant revient rapidement à l'état initial.

Par opposition si on donne un step de (3%) (graphe B) on observe une réponse plus stable que celui de graph A mais reste toujours incapable de faire la stabilité du système.

2^{eme} cas :

Dans le cas des graphes (C et D) qu'on a choisi un entrefer très petit (3mm) ; en variant le step 10% pour le graphe C et 3% pour le graphe D on constate que le système reste toujours instable et l'électroaimant va chuter rapidement (graphe C) et plus lentement (graphe D).

3^{eme} cas :

Dans le cas des graphes (E et F) où l'entrefer choisis est de 6 mm ; en variant la valeur du step ; 8% pour le graphe E et 5% pour le graphe F.

On constate que les réponses des deux graphes sont acceptables d'un point de vue recherche de point de stabilité ; mais le graphe F donne la meilleur réponse car pendant cette période l'électroaimant ne chute plus.

D'après l'interprétation des graphes nous pouvons dire que pour effectuer la lévitation de l'électroaimant il faut donner une valeur moyenne de l'entrefer pour éviter le problème de chute brusque dans le cas des grands entrefers et le collage dans le cas inverse. Ainsi que le choix de petit steps pour aboutir facilement au point d'équilibre.

IV-8: Conclusion :

On à évoquer dans ce chapitre la partie pratique de ce mémoire ; qui est basée sur la réalisation des cartes électroniques et la construction des programmes ; l'exécution de ces dernier permet de faire léviter l'électroaimant.

Enfin la représentation des graphes qui donne la variation de l'entrefer en fonction de temps.

L'interprétation de ces graphes nous à amener à conclure que si l'entrefer est moyen (environ de 6mm) et le pas d'incrémentation ou décrémentation (step) est petit le système donne une meilleur réponse.

Conclusion générale

La lévitation magnétique supprimant les contacts physiques à été vue comme une solution radicale au problème de l'interaction rai/voie des trains à grande vitesse.

La méthode de suspension électromagnétique, utilisant des électroaimants alimentés par le courant continu, peut réduire le cout d'infrastructure pour son exploitation. En revanche le système résultant est instable et son point d'équilibre forme un nœud instable.

Le présent travail à été entrepris dans le but de réaliser un système électronique qui constitue d'un châssis ; un capteur, et trois cartes électroniques pour aboutir à la lévitation d'un électroaimant.

L'instabilité de ce système nous a imposé d'utiliser des capteurs et contrôleurs.

On a fait une étude complète sur les capteurs de position et on a choisi le codeur incrémental vue que les sorties de ce dernier sont des sortie numérique et exploitables directement par le microcontrôleur ; ce qui donne l'avantage d'éviter la conversion analogique numérique et par conséquent augmenter le temps de réponse du système.

Aussi bien l'utilisation de condensateur pour but de filtrer le signal de PWM ou la diminution de période de cette dernière donne la possibilité de fournir une réponse très rapide.

On a construit deux programmes le premier à base du langage assembleur pour la configuration du matériel et le deuxième à base de Qbasic pour l'exécution

Enfin nous avons terminé notre travail par les résultats que nous avons obtenus et ont permis de mettre plus particulièrement en évidence les points suivant :

- On a atteint un pas très important pour stabiliser l'électroaimant
- la présentation graphique de variation de l'entrefer en fonction du courant de décollage et on observe que la fonction est linéaire, la linéarité de cette

dernière nous a donnée la possibilité de choisir n'importe quelle valeur de PWM comme une valeur de référence.

- La présentation de variation de l'entrefer en fonction du temps c.-à-d. la réponse du système ; et l'interprétation des graphes donne la particularité du graphe E qui est donne une meilleur réponse et par conséquent la stabilité du système.

Travaux futures :

- L'utilisation du DSP (Digital Signal Processor) au lieu d'utiliser le microcontrôleur car le DSP est un microprocesseur optimisé pour les calculs. Son application principale est le traitement du signal numérique (filtrage, extraction de signaux, etc.) et il possède une fonction principale qui est la fonction MAC (Multiply and Accumulate), c'est-à-dire une multiplication suivie d'une addition et d'un stockage du résultat contrairement au microcontrôleur qui ne peut pas faire.
- Car le mouvement de l'électroaimant est un mouvement accéléré il faut ajouter deux autres capteurs (capteur d'accélération et capteur de vitesse) au codeur incrémentale pour assurer le contrôle du mouvement de l'électroaimant.
- Pour éliminer le fait de l'hystérésis de l'électroaimant il faut minimiser le nombre de spires de l'électroaimant et en utilisant des grandes valeurs de courant.

Annexe-A-

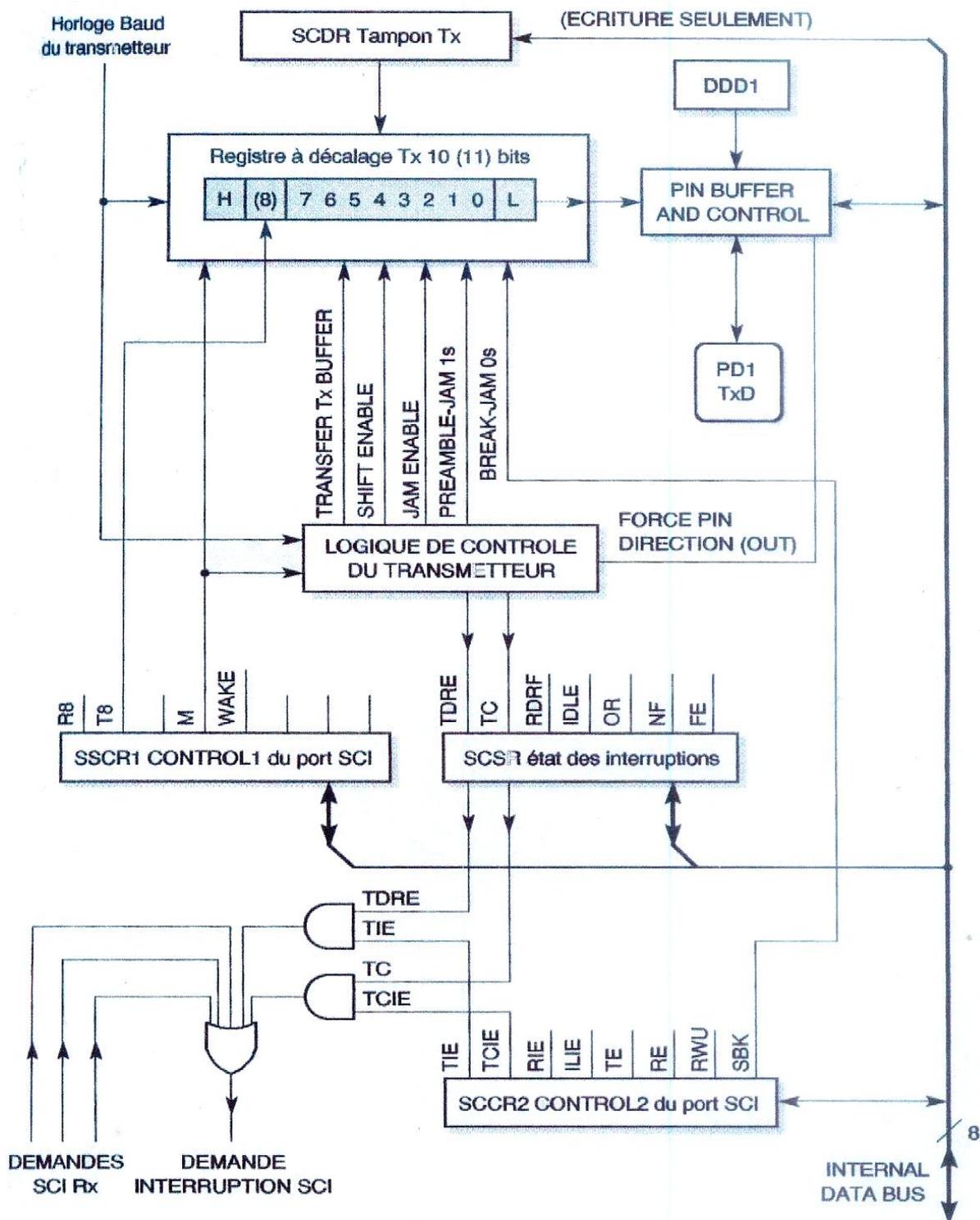
1- Les caractéristiques électriques du MC68HC11F1 :

VDD=5V±5% VSS=0V

Caractéristiques	symbole	min	max	Unité
Tension de sortie (I=10μA)	V _{OL}	-----	0,1	V
	V _{OH}	V _{DD} -0,1	-----	V
Tension d'entrée d'état haut	V _{IH}	0,7 x V _{DD}	V _{DD} +0,3	V
Tension d'entrée d'état bas	V _{IL}	V _{SS} - 0,3	0,2 x V _{DD}	V
Fréquence d'horloge	E	Continue	2	MHz
Largeur du signal d'horloge	T _{CYC}	500	-----	Ns
Courant d'alimentation à 2 MHz	I _{DD}	-----	27	mA

Annexe-A-

2-2- Synoptique du transmetteur SCI :



Annexe-A-

2-3- Brochage du port série à 9 broches :

Broche	Signal	Description	E/s
1	CD	Détection de porteuse	entrée
2	RD	Réception de données	entrée
3	TD	Emission de données	Sortie
4	DTR	Terminale de données prêt	Sortie
5	SG	Masse de signal	
6	DSR	Données prêtes	Entrée
7	RTS	Requête d'émission	Sortie
8	CTS	Prêt pour l'émission	Entrée
9	RI	Indicateur d'appel	Entrée

2-4- Brochage du port série à 25 broches :

Broche	Signal	Description	E/S
1	GND	Masse de châssis	
2	TD	Emission de données	Sortie
3	RD	Réception de données	Entrée
4	RTS	Requête d'émission	Sortie
5	CTS	Prêt pour l'émission	Entrée
6	DSR	Données prêtes	Entrée
7	SG	Masse de signal	
8	CD	Détection de porteuse	Entrée
9	Réservé	+ Retour de boucle de courant de transmission	Sortie
11	Non assigné	- Données de boucle de courant de transmission	Sortie
18	Non assigné	+ Données de boucle de courant de transmission	Entrée
20	DTR	Terminal de données prêt	Sortie
22	RI	Indicateur d'appel	Entrée
25	Non assigné	+ Retour de boucle de courant de transmission	Entrée

Annexe-A-

3- Les registres internes du MC68HC11F1 :

ADDR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	Label
\$1000	PA7	PA6	PA5	PA4	PA3	PA2	PA1	PA0	PORTA
\$1001	DDA7	DDA6	DDA5	DDA4	DDA3	DDA2	DDA1	DDA0	DDRA
\$1002	PG7	PG6	PG5	PG4	PG3	PG2	PG1	PG0	PORTG
\$1003	DDG7	DDG6	DDG5	DDG4	DDG3	DDG2	DDG1	DDG0	DDRG
\$1004	PB7	PB6	PB5	PB4	PB3	PB2	PB1	PB0	PROTB
\$1005	PF7	PF6	PF5	PF4	PF3	PF2	PF1	PF0	PORTF
\$1006	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0	PORTC
\$1007	DCC7	DDC6	DDC5	DDC4	DDC3	DDC2	DDC1	DDC0	DDRC
\$1008	0	0	PD5	PD4	PD3	PD2	PD1	PD0	PORTD
\$1009	0	0	DDD5	DDD4	DDD3	DDD2	DDD1	DDD0	DDRD
\$100A	PE7	PE6	PE5	PE4	PE3	PE2	PE1	PE0	PORTE
\$100B	FOC1	FOC2	FOC3	FOC4	FOC5	0	0	0	CFORC
\$100C	OC1M7	OC1M6	OC1M5	OC1M4	OC1M3	0	0	0	OC1M
\$100D	OC1D7	OC1D6	OC1D5	OC1D4	OC1D3	0	0	0	OC1D
\$100E	Bit15	14	13	12	11	10	9	Bit8	TCNT (high)
\$100F	Bit7	6	5	4	3	2	1	Bit0	TCNT (low)
\$1010	Bit15	14	13	12	11	10	9	Bit8	TIC1 (high)
\$1011	Bit7	6	5	4	3	2	1	Bit0	TIC1 (low)
\$1012	Bit15	14	13	12	11	10	9	Bit8	TIC2 (high)
\$1013	Bit7	6	5	4	3	2	1	Bit0	TIC2 (low)
\$1014	Bit15	14	13	12	11	10	9	Bit8	TIC3 (high)
\$1015	Bit7	6	5	4	3	2	1	Bit0	TIC3 (low)
\$1016	Bit15	14	13	12	11	10	9	Bit8	TOC1 (high)
\$1017	Bit7	6	5	4	3	2	1	Bit0	TOC1 (low)
8\$101	Bit15	14	13	12	11	10	9	Bit8	TOC2 (high)
\$1019	Bit7	6	5	4	3	2	1	Bit0	TOC2 (low)
\$101A	Bit15	14	13	12	11	10	9	Bit8	TOC3 (high)
\$101B	Bit7	6	5	4	3	2	1	Bit0	TOC3 (low)
\$101C	Bit15	14	13	12	11	10	9	Bit8	TOC4 (high)
\$101D	Bit7	6	5	4	3	2	1	Bit0	TOC4 (low)
\$101E	Bit15	14	13	12	11	10	9	Bit8	TI4/O5(high)
\$101F	Bit7	6	5	4	3	2	1	Bit0	TI4/O5 (low)
\$1020	OM2	OL2	OM3	OL3	OM4	OL4	OM5	OL5	TCTL1
\$1021	EDG4B	EDG4A	EDG1B	EDG1A	EDG2B	EDG2A	EDG3B	EDG3A	TCTL2
\$1022	OC1I	OC2I	OC3I	OC4I	I4/O5I	IC1I	IC2I	IC3I	TMSK1
\$1023	OC1F	OC2F	OC3F	OC4F	I4/O5F	IC1F	IC2F	IC3F	TFLG1
\$1024	TOI	RTII	PAOVI	PAII	0	0	PR1	PR0	TMSK2
\$1025	TOF	RTIF	PAOVF	PAIF	0	0	0	0	TFLG2

Annexe-A-

ADDR	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	Label
\$1026	0	PAEN	PAMOD	PEDGE	0	I4/O5	RTR1	RTR0	PACTL
\$1027	Bit7	6	5	4	3	2	1	Bit0	PACNT
\$1028	SPIE	SPE	DWOM	MSTR	CPOL	CPHA	SPR1	SPR0	SPCR
\$1029	SPIF	WCOL	0	MODF	0	0	0	Bit0	SPSR
\$102A	Bit7	6	5	4	3	2	1	Bit0	SPDR
\$102B	TCRL	0	SCP1	SCP0	RCKB	SCR2	SCR1	SCR0	BAUD
\$102C	R8	T8	0	M	WAKE	0	0	0	SCCR1
\$102D	TIE	TCIE	RIE	ILIE	TE	RE	RWU	SBK	SCCR2
\$102E	TDRE	TC	RDRF	IDLE	OR	NF	FE	0	SCSR
\$102F	Bit7	6	5	4	3	2	1	Bit0	SCDR
\$1030	CCF	0	SCAN	MULT	CD	CC	CB	CA	ADCTL
\$1031	Bit7	6	5	4	3	2	1	Bit0	ADR1
\$1032	Bit7	6	5	4	3	2	1	Bit0	ADR2
\$1033	Bit7	6	5	4	3	2	1	Bit0	ADR3
\$1034	Bit7	6	5	4	3	2	1	Bit0	ADR4
\$1035	0	0	0	PTCON	BPRT3	BPRT2	BPRT1	BPRT0	BPROT
\$1036									Reserved
\$1037									Reserved
\$1038	GWOM	CWOM	CLK4X	0	0	0	0	0	OPT2
\$1039	ADPU	CSEL	IRQE	DLY	CME	FCME	CR1	CR0	OPTION
\$103A	Bit7	6	5	4	3	2	1	Bit0	COPRST
\$103B	ODD	EVEN	0	BYTE	ROW	ERASE	EELAT	EPPGM	PPROG
\$103C	RBOOT	SMOD	MDA	IRV	PSEL3	PSEL2	PSEL1	PSEL0	HPRIO
\$103D	RAM3	RAM2	RAM1	RAM0	REG3	REG2	REG1	REG0	INIT
\$103E	TILOP	0	OCCR	CBYP	DISR	FCM	FCOP	0	TEST1
\$103F	EE3	EE2	EE1	EE0	1	NOCOP	1	EEON	CONFIG
\$1040									Reserved
To									
\$105B									Reserved
\$105C	IO1SA	IO1SB	IO2SA	IO2SB	GSTHA	GSTHB	PSTHA	PSTHB	CSSTRH
\$105D	IO1EN	IO1PL	IO2EN	IO2PL	GCSPR	PCSEN	PSIZA	PSIZB	CSCTL
\$105E	GA15	GA14	GA13	GA12	GA11	GA10	0	0	CSGADR
\$105F	IO1AV	IO2AV	0	GNPOL	GAVLD	GSIZA	GSIZB	GSIZC	CSGSIZ

Annexe-A-

4- Tableaux des instructions :

Annexe-A-

Mnemonic	Operation	Description	Addressing Mode	Instruction			Condition Codes								
				Opcode	Operand	Cycles	S	X	H	I	N	Z	V	C	
BGT (rel)	Branch if > Zero	? Z + (N ⊕ V) = 0	REL	2E	rr	3	—	—	—	—	—	—	—	—	
BHI (rel)	Branch if Higher	? C + Z = 0	REL	22	rr	3	—	—	—	—	—	—	—		
BHS (rel)	Branch if Higher or Same	? C = 0	REL	24	rr	3	—	—	—	—	—	—	—		
BITA (opr)	Bit(s) Test A with Memory	A • M	A	IMM	85	ii	2	—	—	—	—	Δ	Δ	0	—
			A	DIR	95	dd	3								
			A	EXT	B5	hh ll	4								
			A	IND,X	A5	ff	4								
			A	IND,Y	A5	ff	5								
BITB (opr)	Bit(s) Test B with Memory	B • M	B	IMM	C5	ii	2	—	—	—	—	Δ	Δ	0	—
			B	DIR	D5	dd	3								
			B	EXT	F5	hh ll	4								
			B	IND,X	E5	ff	4								
			B	IND,Y	E5	ff	5								
BLE (rel)	Branch if Δ Zero	? Z + (N ⊕ V) = 1	REL	2F	rr	3	—	—	—	—	—	—	—		
BLO (rel)	Branch if Lower	? C = 1	REL	25	rr	3	—	—	—	—	—	—	—		
BLS (rel)	Branch if Lower or Same	? C + Z = 1	REL	23	rr	3	—	—	—	—	—	—	—		
BLT (rel)	Branch if < Zero	? N ⊕ V = 1	REL	2D	rr	3	—	—	—	—	—	—	—		
BMI (rel)	Branch if Minus	? N = 1	REL	2B	rr	3	—	—	—	—	—	—	—		
BNE (rel)	Branch if not = Zero	? Z = 0	REL	26	rr	3	—	—	—	—	—	—	—		
BPL (rel)	Branch if Plus	? N = 0	REL	2A	rr	3	—	—	—	—	—	—	—		
BRA (rel)	Branch Always	? 1 = 1	REL	20	rr	3	—	—	—	—	—	—	—		
BRCLR(opr) (msk) (rel)	Branch if Bit(s) Clear	? M • mm = 0	DIR	13	dd mm rr	6	—	—	—	—	—	—	—	—	
			IND,X	1F	ff mm rr	7									
			IND,Y	18 1F	ff mm rr	8									
BRN (rel)	Branch Never	? 1 = 0	REL	21	rr	3	—	—	—	—	—	—	—		
BRSET(opr) (msk) (rel)	Branch if Bit(s) Set	? (M) • mm = 0	DIR	12	dd mm rr	6	—	—	—	—	—	—	—	—	
			IND,X	1E	ff mm rr	7									
			IND,Y	18 1E	ff mm rr	8									
BSET (opr) (msk)	Set Bit(s)	M + mm ⇒ M	DIR	14	dd mm	6	—	—	—	—	Δ	Δ	0	—	
			IND,X	1C	ff mm	7									
			IND,Y	18 1C	ff mm	8									
BSR (rel)	Branch to Subroutine	See Figure 3-2	REL	8D	rr	6	—	—	—	—	—	—	—		
BVC (rel)	Branch if Overflow Clear	? V = 0	REL	28	rr	3	—	—	—	—	—	—	—		
BVS (rel)	Branch if Overflow Set	? V = 1	REL	29	rr	3	—	—	—	—	—	—	—		
CBA	Compare A to B	A - B	INH	11	—	2	—	—	—	—	Δ	Δ	Δ	Δ	
CLC	Clear Carry Bit	0 ⇒ C	INH	0C	—	2	—	—	—	—	—	—	—	0	
CLI	Clear Interrupt Mask	0 ⇒ I	INH	0E	—	2	—	—	—	0	—	—	—	—	
CLR (opr)	Clear Memory Byte	0 ⇒ M	EXT	7F	hh ll	6	—	—	—	—	0	1	0	0	
			IND,X	6F	ff	6									
			IND,Y	18 6F	ff	7									
CLRA	Clear Accumulator A	0 ⇒ A	A	INH	4F	—	2	—	—	—	—	0	1	0	0
CLRB	Clear Accumulator B	0 ⇒ B	B	INH	5F	—	2	—	—	—	—	0	1	0	0
CLV	Clear Overflow Flag	0 ⇒ V	INH	0A	—	2	—	—	—	—	—	—	0	—	
CMPA (opr)	Compare A to Memory	A - M	A	IMM	81	ii	2	—	—	—	—	Δ	Δ	Δ	Δ
			A	DIR	91	dd	3								
			A	EXT	B1	hh ll	4								
			A	IND,X	A1	ff	4								
			A	IND,Y	18 A1	ff	5								
CMPB (opr)	Compare B to Memory	B - M	B	IMM	C1	ii	2	—	—	—	—	Δ	Δ	Δ	Δ
			B	DIR	D1	dd	3								
			B	EXT	F1	hh ll	4								
			B	IND,X	E1	ff	4								
			B	IND,Y	18 E1	ff	5								

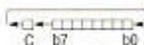
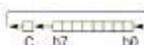
Annexe-A-

Mnemonic	Operation	Description	Addressing Mode	Instruction			Condition Codes									
				Opcode	Operand	Cycles	S	X	H	I	N	Z	V	C		
COM (opr)	Ones Complement Memory Byte	SFF – M ⇒ M	EXT		73	hh ll	6	—	—	—	—	Δ	Δ	0	1	
					63	ff	6									
				18	63	ff	7									
COMA	Ones Complement A	SFF – A ⇒ A	A	INH		43	—	2	—	—	—	—	Δ	Δ	0	1
COMB	Ones Complement B	SFF – B ⇒ B	B	INH		53	—	2	—	—	—	—	Δ	Δ	0	1
CPD (opr)	Compare D to Memory 16-Bit	D – M : M + 1	IMM		1A	83	jj kk	5	—	—	—	—	Δ	Δ	Δ	Δ
					DIR	1A	93	dd	6							
					EXT	1A	B3	hh ll	7							
					IND,X	1A	A3	ff	7							
					IND,Y	CD	A3	ff	7							
CPX (opr)	Compare X to Memory 16-Bit	IX – M : M + 1	IMM		8C	jj kk	4	—	—	—	—	Δ	Δ	Δ	Δ	
					DIR	9C	dd	5								
					EXT	BC	hh ll	6								
					IND,X	AC	ff	6								
					IND,Y	CD	AC	ff	7							
CPY (opr)	Compare Y to Memory 16-Bit	IY – M : M + 1	IMM		18	8C	jj kk	5	—	—	—	—	Δ	Δ	Δ	Δ
					DIR	18	9C	dd	6							
					EXT	18	BC	hh ll	7							
					IND,X	1A	AC	ff	7							
					IND,Y	18	AC	ff	7							
DAA	Decimal Adjust A	Adjust Sum to BCD		INH		19	—	2	—	—	—	—	Δ	Δ	Δ	Δ
DEC (opr)	Decrement Memory Byte	M – 1 ⇒ M	EXT		7A	hh ll	6	—	—	—	—	Δ	Δ	Δ	—	
					IND,X		6A	ff	6							
				18	6A	ff	7									
DECA	Decrement Accumulator A	A – 1 ⇒ A	A	INH		4A	—	2	—	—	—	—	Δ	Δ	Δ	—
DECB	Decrement Accumulator B	B – 1 ⇒ B	B	INH		5A	—	2	—	—	—	—	Δ	Δ	Δ	—
DES	Decrement Stack Pointer	SP – 1 ⇒ SP		INH		34	—	3	—	—	—	—	—	—	—	—
DEX	Decrement Index Register X	IX – 1 ⇒ IX		INH		09	—	3	—	—	—	—	—	Δ	—	—
DEY	Decrement Index Register Y	IY – 1 ⇒ IY		INH	18	09	—	4	—	—	—	—	—	Δ	—	—
EORA (opr)	Exclusive OR A with Memory	A ⊕ M ⇒ A	A	IMM	88	ii	2	—	—	—	—	Δ	Δ	0	—	
				DIR	98	dd	3									
				EXT	B8	hh ll	4									
				IND,X	A8	ff	4									
				IND,Y	18	A8	ff	5								
EORB (opr)	Exclusive OR B with Memory	B ⊕ M ⇒ B	B	IMM	C8	ii	2	—	—	—	—	Δ	Δ	0	—	
				DIR	D8	dd	3									
				EXT	F8	hh ll	4									
				IND,X	E8	ff	4									
				IND,Y	18	E8	ff	5								
FDIV	Fractional Divide 16 by 16	D / IX ⇒ IX; r ⇒ D		INH		03	—	41	—	—	—	—	—	Δ	Δ	Δ
IDIV	Integer Divide 16 by 16	D / IX ⇒ IX; r ⇒ D		INH		02	—	41	—	—	—	—	—	Δ	0	Δ
INC (opr)	Increment Memory Byte	M + 1 ⇒ M	EXT		7C	hh ll	6	—	—	—	—	Δ	Δ	Δ	—	
					IND,X		6C	ff	6							
					IND,Y	18	6C	ff	7							
INCA	Increment Accumulator A	A + 1 ⇒ A	A	INH		4C	—	2	—	—	—	—	Δ	Δ	Δ	—
INCB	Increment Accumulator B	B + 1 ⇒ B	B	INH		5C	—	2	—	—	—	—	Δ	Δ	Δ	—
INS	Increment Stack Pointer	SP + 1 ⇒ SP		INH		31	—	3	—	—	—	—	—	—	—	—
INX	Increment Index Register X	IX + 1 ⇒ IX		INH		08	—	3	—	—	—	—	—	Δ	—	—

Annexe-A-

Mnemonic	Operation	Description	Addressing Mode	Instruction			Condition Codes							
				Opcode	Operand	Cycles	S	X	H	I	N	Z	V	C
INY	Increment Index Register Y	$Y + 1 \Rightarrow Y$	INH	18 08	—	4	—	—	—	—	—	Δ	—	—
JMP (opr)	Jump	See Figure 3-2	EXT IND,X IND,Y	18 7E	hh ll	3	—	—	—	—	—	—	—	—
				6E	ff	3	—	—	—	—	—	—	—	
				6E	ff	4	—	—	—	—	—	—	—	—
JSR (opr)	Jump to Subroutine	See Figure 3-2	DIR EXT IND,X IND,Y	18 9D	dd	5	—	—	—	—	—	—	—	—
				BD	hh ll	6	—	—	—	—	—	—	—	
				AD	ff	6	—	—	—	—	—	—	—	
				AD	ff	7	—	—	—	—	—	—	—	
LDAA (opr)	Load Accumulator A	$M \Rightarrow A$	A IMM A DIR A EXT A IND,X A IND,Y	18 86	ii	2	—	—	—	—	Δ	Δ	0	—
				96	dd	3	—	—	—	—	—	—	—	
				B6	hh ll	4	—	—	—	—	—	—	—	
				A6	ff	4	—	—	—	—	—	—	—	
				A6	ff	5	—	—	—	—	—	—	—	
LDAB (opr)	Load Accumulator B	$M \Rightarrow B$	B IMM B DIR B EXT B IND,X B IND,Y	18 C6	ii	2	—	—	—	—	Δ	Δ	0	—
				D6	dd	3	—	—	—	—	—	—	—	
				F6	hh ll	4	—	—	—	—	—	—	—	
				E6	ff	4	—	—	—	—	—	—	—	
				E6	ff	5	—	—	—	—	—	—	—	
LDD (opr)	Load Double Accumulator D	$M \Rightarrow A, M + 1 \Rightarrow B$	IMM DIR EXT IND,X IND,Y	18 CC	jj kk	3	—	—	—	—	Δ	Δ	0	—
				DC	dd	4	—	—	—	—	—	—	—	
				FC	hh ll	5	—	—	—	—	—	—	—	
				EC	ff	5	—	—	—	—	—	—	—	
				EC	ff	6	—	—	—	—	—	—	—	
				EC	ff	6	—	—	—	—	—	—	—	
LDS (opr)	Load Stack Pointer	$M : M + 1 \Rightarrow SP$	IMM DIR EXT IND,X IND,Y	18 8E	jj kk	3	—	—	—	—	Δ	Δ	0	—
				9E	dd	4	—	—	—	—	—	—	—	
				BE	hh ll	5	—	—	—	—	—	—	—	
				AE	ff	5	—	—	—	—	—	—	—	
				AE	ff	6	—	—	—	—	—	—	—	
LDX (opr)	Load Index Register X	$M : M + 1 \Rightarrow IX$	IMM DIR EXT IND,X IND,Y	18 CE	jj kk	3	—	—	—	—	Δ	Δ	0	—
				DE	dd	4	—	—	—	—	—	—	—	
				FE	hh ll	5	—	—	—	—	—	—	—	
				EE	ff	5	—	—	—	—	—	—	—	
				EE	ff	5	—	—	—	—	—	—	—	
				EE	ff	6	—	—	—	—	—	—	—	
LDY (opr)	Load Index Register Y	$M : M + 1 \Rightarrow IY$	IMM DIR EXT IND,X IND,Y	18 CE	jj kk	4	—	—	—	—	Δ	Δ	0	—
				DE	dd	5	—	—	—	—	—	—	—	
				FE	hh ll	6	—	—	—	—	—	—	—	
				EE	ff	6	—	—	—	—	—	—	—	
				EE	ff	6	—	—	—	—	—	—	—	
LSL (opr)	Logical Shift Left		EXT IND,X IND,Y	18 78	hh ll	6	—	—	—	—	Δ	Δ	Δ	Δ
				68	ff	6	—	—	—	—	—	—	—	
				68	ff	7	—	—	—	—	—	—	—	
LSLA	Logical Shift Left A		A INH	48	—	2	—	—	—	—	Δ	Δ	Δ	Δ
				58	—	2	—	—	—	—	—	—	—	
LSLB	Logical Shift Left B		B INH	58	—	2	—	—	—	—	Δ	Δ	Δ	Δ
				05	—	3	—	—	—	—	—	—	—	
LSLD	Logical Shift Left Double		INH	05	—	3	—	—	—	—	Δ	Δ	Δ	Δ
				74	hh ll	6	—	—	—	—	—	0	Δ	Δ
LSR (opr)	Logical Shift Right		EXT IND,X IND,Y	18 74	hh ll	6	—	—	—	—	0	Δ	Δ	Δ
				64	ff	6	—	—	—	—	—	—	—	
				64	ff	7	—	—	—	—	—	—	—	
LSRA	Logical Shift Right A		A INH	44	—	2	—	—	—	—	0	Δ	Δ	Δ
				54	—	2	—	—	—	—	—	—	—	
LSRB	Logical Shift Right B		B INH	54	—	2	—	—	—	—	0	Δ	Δ	Δ
				04	—	3	—	—	—	—	—	—	—	
LSRD	Logical Shift Right Double		INH	04	—	3	—	—	—	—	0	Δ	Δ	Δ
MUL	Multiply 8 by 8	$A * B \Rightarrow D$	INH	3D	—	10	—	—	—	—	—	—	Δ	
NEG (opr)	Two's Complement Memory Byte	$0 - M \Rightarrow M$	EXT IND,X IND,Y	18 70	hh ll	6	—	—	—	—	Δ	Δ	Δ	Δ
				60	ff	6	—	—	—	—	—	—	—	
				60	ff	7	—	—	—	—	—	—	—	
NEGA	Two's Complement A	$0 - A \Rightarrow A$	A INH	40	—	2	—	—	—	—	Δ	Δ	Δ	Δ
NEGB	Two's Complement B	$0 - B \Rightarrow B$	B INH	50	—	2	—	—	—	—	Δ	Δ	Δ	Δ

Annexe-A-

Mnemonic	Operation	Description	Addressing Mode	Instruction			Condition Codes									
				Opcode	Operand	Cycles	S	X	H	I	N	Z	V	C		
NOP	No operation	No Operation	INH	01	—	2	—	—	—	—	—	—	—	—	—	—
ORAA (opr)	OR Accumulator A (Inclusive)	$A + M \Rightarrow A$	A IMM	8A	ii	2	—	—	—	—	Δ	Δ	0	—		
			A DIR	9A	dd	3										
			A EXT	BA	hh ll	4										
			A IND,X	AA	ff	4										
			A IND,Y	AA	ff	5										
ORAB (opr)	OR Accumulator B (Inclusive)	$B + M \Rightarrow B$	B IMM	CA	ii	2	—	—	—	—	Δ	Δ	0	—		
			B DIR	DA	dd	3										
			B EXT	FA	hh ll	4										
			B IND,X	EA	ff	4										
			B IND,Y	EA	ff	5										
PSHA	Push A onto Stack	$A \Rightarrow \text{Stk}, SP = SP - 1$	A INH	36	—	3	—	—	—	—	—	—	—	—	—	
PSHB	Push B onto Stack	$B \Rightarrow \text{Stk}, SP = SP - 1$	B INH	37	—	3	—	—	—	—	—	—	—	—	—	
PSHX	Push X onto Stack (Lo First)	$IX \Rightarrow \text{Stk}, SP = SP - 2$	INH	3C	—	4	—	—	—	—	—	—	—	—	—	
PSHY	Push Y onto Stack (Lo First)	$IY \Rightarrow \text{Stk}, SP = SP - 2$	INH	18 3C	—	5	—	—	—	—	—	—	—	—	—	
PULA	Pull A from Stack	$SP = SP + 1, A \Leftarrow \text{Stk}$	A INH	32	—	4	—	—	—	—	—	—	—	—	—	
PULB	Pull B from Stack	$SP = SP + 1, B \Leftarrow \text{Stk}$	B INH	33	—	4	—	—	—	—	—	—	—	—	—	
PULX	Pull X From Stack (Hi First)	$SP = SP + 2, IX \Leftarrow \text{Stk}$	INH	38	—	5	—	—	—	—	—	—	—	—	—	
PULY	Pull Y from Stack (Hi First)	$SP = SP + 2, IY \Leftarrow \text{Stk}$	INH	18 38	—	6	—	—	—	—	—	—	—	—	—	
ROL (opr)	Rotate Left		EXT	79	hh ll	6	—	—	—	—	Δ	Δ	Δ	Δ		
			IND,X	69	ff	6	—	—	—	—	Δ	Δ	Δ	Δ		
			IND,Y	69	ff	7	—	—	—	—	Δ	Δ	Δ	Δ		
ROLA	Rotate Left A		A INH	49	—	2	—	—	—	—	Δ	Δ	Δ	Δ		
ROLB	Rotate Left B		B INH	59	—	2	—	—	—	—	Δ	Δ	Δ	Δ		
ROR (opr)	Rotate Right		EXT	76	hh ll	6	—	—	—	—	Δ	Δ	Δ	Δ		
			IND,X	66	ff	6	—	—	—	—	Δ	Δ	Δ	Δ		
			IND,Y	66	ff	7	—	—	—	—	Δ	Δ	Δ	Δ		
RORA	Rotate Right A		A INH	46	—	2	—	—	—	—	Δ	Δ	Δ	Δ		
RORB	Rotate Right B		B INH	56	—	2	—	—	—	—	Δ	Δ	Δ	Δ		
RTI	Return from Interrupt	See Figure 3-2	INH	3B	—	12	Δ	↓	Δ							
RTS	Return from Subroutine	See Figure 3-2	INH	39	—	5	—	—	—	—	—	—	—	—	—	
SBA	Subtract B from A	$A - B \Rightarrow A$	INH	10	—	2	—	—	—	—	Δ	Δ	Δ	Δ		
SBCA (opr)	Subtract with Carry from A	$A - M - C \Rightarrow A$	A IMM	82	ii	2	—	—	—	—	Δ	Δ	Δ	Δ		
			A DIR	92	dd	3										
			A EXT	B2	hh ll	4										
			A IND,X	A2	ff	4										
			A IND,Y	A2	ff	5										
SBCB (opr)	Subtract with Carry from B	$B - M - C \Rightarrow B$	B IMM	C2	ii	2	—	—	—	—	Δ	Δ	Δ	Δ		
			B DIR	D2	dd	3										
			B EXT	F2	hh ll	4										
			B IND,X	E2	ff	4										
			B IND,Y	E2	ff	5										
SEC	Set Carry	$1 \Rightarrow C$	INH	0D	—	2	—	—	—	—	—	—	—	1		
SEI	Set Interrupt Mask	$1 \Rightarrow I$	INH	0F	—	2	—	—	—	1	—	—	—	—		
SEV	Set Overflow Flag	$1 \Rightarrow V$	INH	0B	—	2	—	—	—	—	—	—	1	—		
STAA (opr)	Store Accumulator A	$A \Rightarrow M$	A DIR	97	dd	3	—	—	—	—	Δ	Δ	0	—		
			A EXT	B7	hh ll	4										
			A IND,X	A7	ff	4										
			A IND,Y	A7	ff	5										

Annexe-A-

Mnemonic	Operation	Description	Addressing Mode	Instruction			Condition Codes								
				Opcode	Operand	Cycles	S	X	H	I	N	Z	V	C	
STAB (opr)	Store Accumulator B	$B \Rightarrow M$	B DIR	D7	dd	3	—	—	—	—	Δ	Δ	0	—	
			B EXT	F7	hh ll	4	—	—	—	—	—	—	—	—	
			B IND,X	E7	ff	4	—	—	—	—	—	—	—	—	
			B IND,Y	E7	ff	5	—	—	—	—	—	—	—	—	
STD (opr)	Store Accumulator D	$A \Rightarrow M, B \Rightarrow M + 1$	DIR	DD	dd	4	—	—	—	—	Δ	Δ	0	—	
			EXT	FD	hh ll	5	—	—	—	—	—	—	—	—	
			IND,X	ED	ff	5	—	—	—	—	—	—	—	—	
			IND,Y	ED	ff	6	—	—	—	—	—	—	—	—	
STOP	Stop Internal Clocks	—	INH	CF	—	2	—	—	—	—	—	—	—		
STS (opr)	Store Stack Pointer	$SP \Rightarrow M : M + 1$	DIR	9F	dd	4	—	—	—	—	Δ	Δ	0	—	
			EXT	BF	hh ll	5	—	—	—	—	—	—	—	—	
			IND,X	AF	ff	5	—	—	—	—	—	—	—	—	
			IND,Y	AF	ff	6	—	—	—	—	—	—	—	—	
STX (opr)	Store Index Register X	$IX \Rightarrow M : M + 1$	DIR	DF	dd	4	—	—	—	—	Δ	Δ	0	—	
			EXT	FF	hh ll	5	—	—	—	—	—	—	—	—	
			IND,X	EF	ff	5	—	—	—	—	—	—	—	—	
			IND,Y	EF	ff	6	—	—	—	—	—	—	—	—	
STY (opr)	Store Index Register Y	$IY \Rightarrow M : M + 1$	DIR	18	DF	dd	5	—	—	—	—	Δ	Δ	0	—
			EXT	18	FF	hh ll	6	—	—	—	—	—	—	—	
			IND,X	1A	EF	ff	6	—	—	—	—	—	—	—	
			IND,Y	18	EF	ff	6	—	—	—	—	—	—	—	
SUBA (opr)	Subtract Memory from A	$A - M \Rightarrow A$	A IMM	80	ii	2	—	—	—	—	Δ	Δ	Δ	Δ	
			A DIR	90	dd	3	—	—	—	—	—	—	—	—	
			A EXT	B0	hh ll	4	—	—	—	—	—	—	—	—	
			A IND,X	A0	ff	4	—	—	—	—	—	—	—	—	
			A IND,Y	18	A0	ff	5	—	—	—	—	—	—	—	
SUBB (opr)	Subtract Memory from B	$B - M \Rightarrow B$	A IMM	C0	ii	2	—	—	—	—	Δ	Δ	Δ	Δ	
			A DIR	D0	dd	3	—	—	—	—	—	—	—	—	
			A EXT	F0	hh ll	4	—	—	—	—	—	—	—	—	
			A IND,X	E0	ff	4	—	—	—	—	—	—	—	—	
			A IND,Y	18	E0	ff	5	—	—	—	—	—	—	—	
SUBD (opr)	Subtract Memory from D	$D - M : M + 1 \Rightarrow D$	IMM	83	jj kk	4	—	—	—	—	Δ	Δ	Δ	Δ	
			DIR	93	dd	5	—	—	—	—	—	—	—	—	
			EXT	B3	hh ll	6	—	—	—	—	—	—	—	—	
			IND,X	A3	ff	6	—	—	—	—	—	—	—	—	
			IND,Y	18	A3	ff	7	—	—	—	—	—	—	—	
SWI	Software Interrupt	See Figure 3-2	INH	3F	—	14	—	—	—	1	—	—	—		
TAB	Transfer A to B	$A \Rightarrow B$	INH	16	—	2	—	—	—	—	Δ	Δ	0	—	
TAP	Transfer A to CC Register	$A \Rightarrow \text{CCR}$	INH	06	—	2	Δ	↓	Δ	Δ	Δ	Δ	Δ	Δ	
TBA	Transfer B to A	$B \Rightarrow A$	INH	17	—	2	—	—	—	—	Δ	Δ	0	—	
TEST	TEST (Only in Test Modes)	Address Bus Counts	INH	00	—	*	—	—	—	—	—	—	—	—	
TPA	Transfer CC Register to A	$\text{CCR} \Rightarrow A$	INH	07	—	2	—	—	—	—	—	—	—	—	
TST (opr)	Test for Zero or Minus	$M - 0$	EXT	7D	hh ll	6	—	—	—	—	Δ	Δ	0	0	
			IND,X	6D	ff	6	—	—	—	—	—	—	—	—	
			IND,Y	18	6D	ff	7	—	—	—	—	—	—	—	
TSTA	Test A for Zero or Minus	$A - 0$	A	INH	4D	—	2	—	—	—	—	Δ	Δ	0	0
TSTB	Test B for Zero or Minus	$B - 0$	B	INH	5D	—	2	—	—	—	—	Δ	Δ	0	0
TSX	Transfer Stack Pointer to X	$SP + 1 \Rightarrow IX$	INH	30	—	3	—	—	—	—	—	—	—	—	
TSY	Transfer Stack Pointer to Y	$SP + 1 \Rightarrow IY$	INH	18	30	—	4	—	—	—	—	—	—	—	
TXS	Transfer X to Stack Pointer	$IX - 1 \Rightarrow SP$	INH	35	—	3	—	—	—	—	—	—	—	—	
TYS	Transfer Y to Stack Pointer	$IY - 1 \Rightarrow SP$	INH	18	35	—	4	—	—	—	—	—	—	—	
WAI	Wait for Interrupt	Stack Regs & WAIT	INH	3E	—	**	—	—	—	—	—	—	—	—	
XGDX	Exchange D with X	$IX \Rightarrow D, D \Rightarrow IX$	INH	8F	—	3	—	—	—	—	—	—	—	—	
XGDY	Exchange D with Y	$IY \Rightarrow D, D \Rightarrow IY$	INH	18	8F	—	4	—	—	—	—	—	—	—	

Annexe-B-

1- Description de quelques commandes de PCBUG11 :

- **ASM addr** : permet la décompilation et l'édition en ligne du code téléchargé en mémoire à l'adresse addr.
- **BF addr1 addr2 byte|Word** : permet de remplir un bloc de mémoire commençant à addr1 et terminant par addr2 avec la valeur byte|word.
- **BR addr [macroname]** : Cette fonction permet de placer des points d'arrêt permettant ainsi à l'utilisateur de déboguer son programme. Cette fonction est utilisable seulement si on a répondu No à la question "do you wish use the XIRQinterrupt ?" Au lancement de PCBUGI 1. Le programme doit être également implanté dans une zone de mémoire accessible en écriture puisque PCBUG1 I place une instruction SWI (interruption logicielle) à l'adresse du point d'arrêt décalant ainsi tout le reste du programme en mémoire. Le paramètre [macroname] est facultatif, il permet d'exécuter une macro préalablement chargée lors d'un point d'arrêt.
- **EEPROM 0|addr1 addr2**: permet de supprimer une plage EEPROM (paramètre 0) ou bien de la configurer en spécifiant l'adresse de départ et d'arrivée.
- **EEPROM ERASE [bulk]** : permet d'effacer partiellement ou dans son intégralité la EEPROM dont l'étendue est définie grâce à EEPROM addr1 addr2.
- **G addr** : exécute le programme à l'adresse addr.
- **HELP** : affiche toutes les fonctions de PCBUG1 I ainsi qu'un commentaire.
- **LOADS filename** : permet de charger un fichier s19 en mémoire.
- **MD startaddr [endaddr]**: visualise la plage de mémoire de startaddr à endaddr.
- **MM addr** : modifie le contenu de la case mémoire à l'adresse addr.
- **NOBR addr** : supprime le point d'arrêt placé à l'adresse addr.
- **QUIT Y**: quitte le logiciel PCI3UG1 1.
- **RD** : rafraîchit l'affichage des registres dans la fenêtre centrale.
- **RESTART** : permet de relancer PCBUG1 1 si une erreur de communication est apparue (on peut aussi utiliser CONTROL R).

Annexe-B-

La liste complète de toutes les instructions ainsi que leur mode d'emploi est disponible dans le manuel de PCBUGI 1.

2- Quelques remarques :

Remarque 1 :

Si vous obtenez au centre de l'écran différents messages sur un fond rouge, c'est qu'un problème de transmission s'est produit. Enfoncez les touches Ctrl R et si vous obtenez "Communication fault" sortez du programme en tapant quit et répondez Y à la question. Assurez-vous que votre câble RS232 est bien un prolongateur avec chacune des broches reliées unes à unes dans le même ordre. Pensez à effectuer un RESET matériel de quelques instants avant de relancer PCBIJG lien interrompant quelques secondes l'alimentation. Relancez le PCBUG1 1.

Remarque 2:

Le logiciel doit se lancer normalement et ne doit pas indiquer de messages d'erreurs. Si une erreur apparaît à ce moment là, il y a plusieurs sources de problèmes possibles : le 68HC11F1 est mal configuré (non bootstrap), le MAX232 n'est pas opérationnel (niveaux de 10 V inexistant), PCBUG1 1 ne supporte pas un ordinateur de plus de 200MHz, si PCBUG1 I est exécuté sous Windows 95/98, il peut être nécessaire de diminuer la sensibilité d'attente de pbugl 1.exe dans propriétés->divers.

Remarque 3:

Si la programmation de la mémoire EEPROM n'est pas correcte, il est possible soit qu'elle ne se trouve pas aux adresses \$F000 à \$FFFF soit que le registre de protection en écriture et effacement BPROT (présent sur le 68HC11F1) ait été configuré pour protéger la LEPR0M. Pour résoudre ce problème, il faut, après avoir lancé PCBUG1I, taper ms \$1035 \$10 où \$1035 est l'adresse du registre BPROT. Si la EEPROM n'est pas présente dans la cartographie mémoire, c'est que le "CONFIG register" est mal configuré : attention, ce registre se programme comme une case de mémoire EEPROM.

Annexe-B-

Remarque 4:

Pour transférer un programme assembleur (par exemple : sasa.S 19) dans l'EEPROM du microcontrôleur, utilisez la commande suivante:

Loads sasa(sans l'extension S19). Pressez la touche ENTER. Attendez la fin du transfert...

Lorsque la programmation s'est achevée, vous devez obtenir dans la fenêtre supérieure sur fond bleu les deux lignes suivantes :

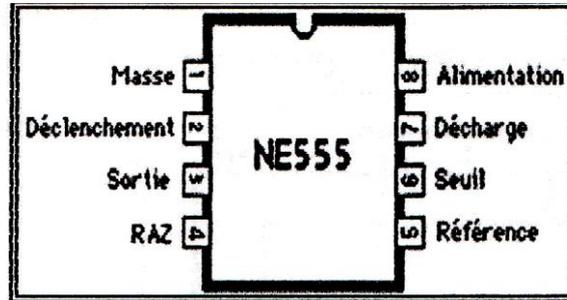
- Total bytes loaded: \$xxxx.
- Total bytes programmed : \$yyyy.

Avec \$xxxx égal à la valeur \$yyyy, donc le programme est chargé.

Annexe-C-

Brochage des circuits utilisés :

1- brochage de NE555 :

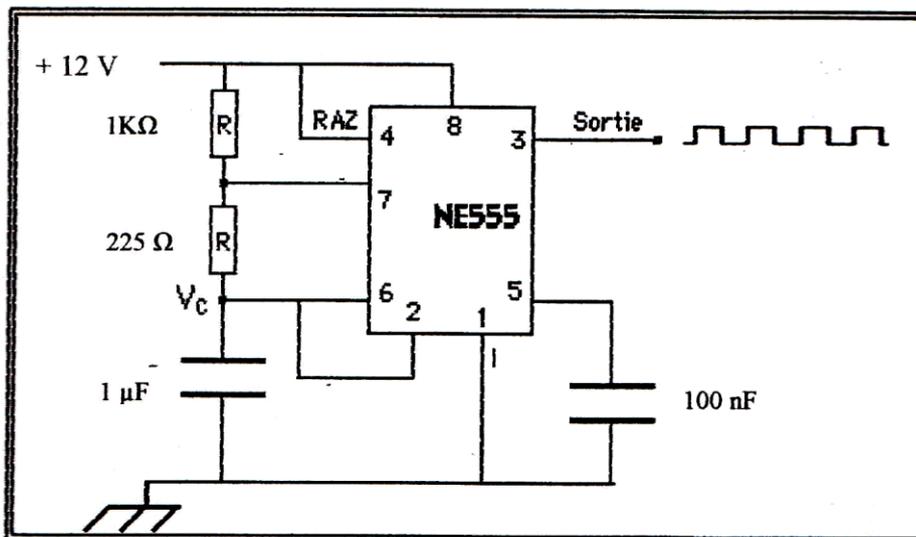


La fréquence de montage astable (ci-dessous) est fixée par R1, R2 et C1 tel que

$$T=0.69 (R1+2R2).C1$$

Avec $R1=1k\Omega$; $R2=225\Omega$; $C1= 1\mu F$

On obtient une fréquence : $f=40KHZ$.



Annexe-C-

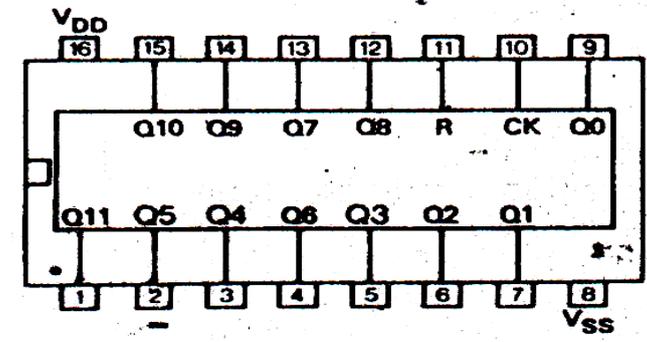
2- brochage du compteur 4040 :

Le 4040 est un compteur binaire avec 12 sorties

Q0 ... Q11 : les sorties.

Vdd, Vss : alimentation

Ck : horloge

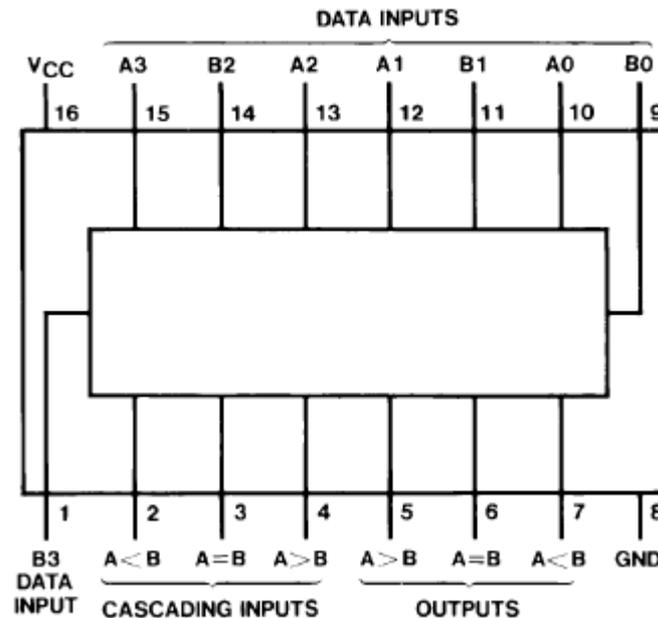


3- brochage du comparateur 74LS78 :

Le circuit 74LS85 est un comparateur de grandeurs binaires à 4 bits.

A : (A0, A1, A2, A3) ; B (B0, B1, B2, B3) : les entrées de comparaison.

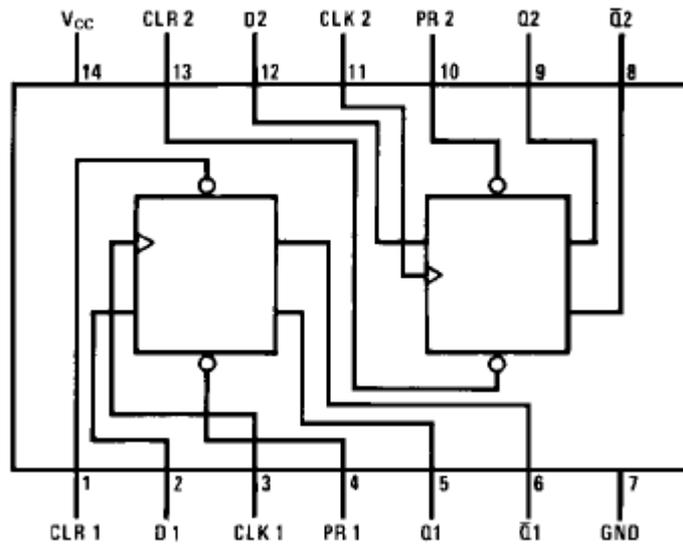
A < B ; A > B ; A = B : les sorties.



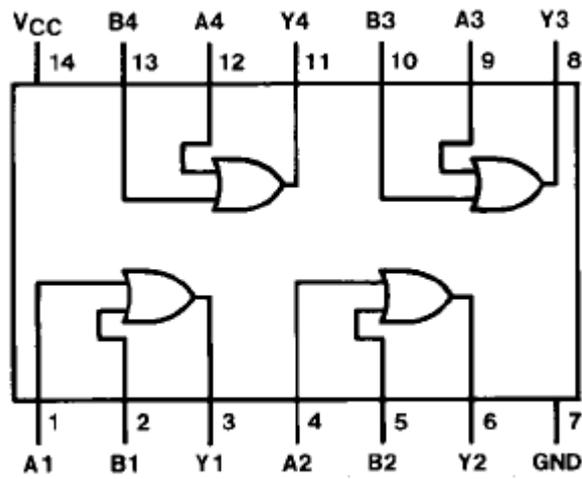
Remarque: deux comparateur peut on monter en cascade grâce au pin d'entrée cascade (2, 3, 4).

Annexe-C-

6- brochage de bascule D 74LS74 :

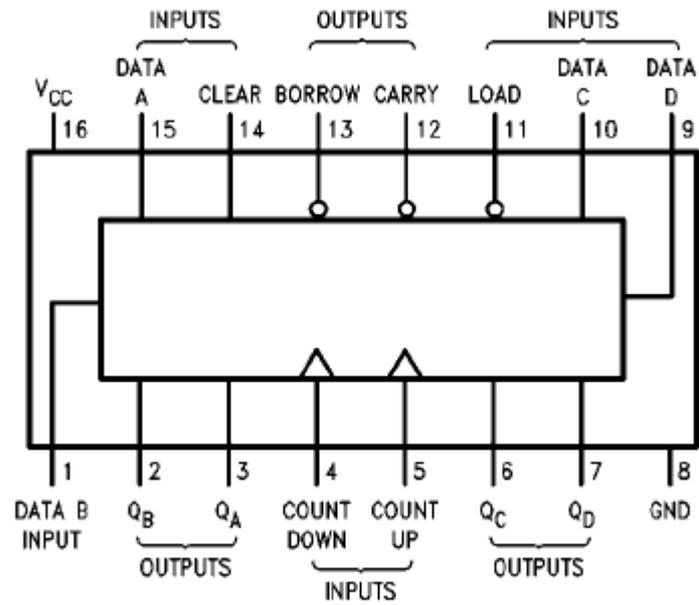


7- brochage de porte logique OR 74LS32 :



Annexe-C-

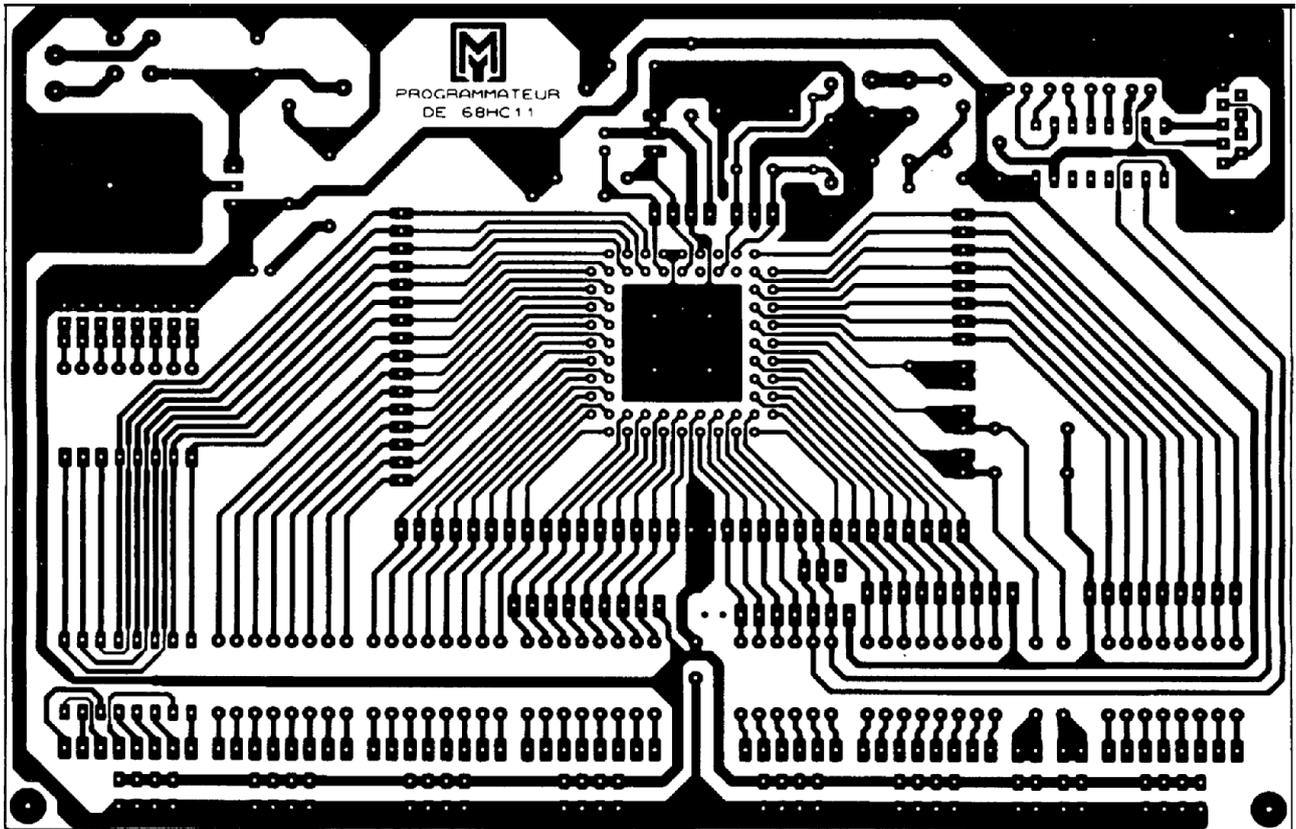
8- brochage du compteur 74LS193 :



Annexe-D-

Les circuits imprimés réalisés :

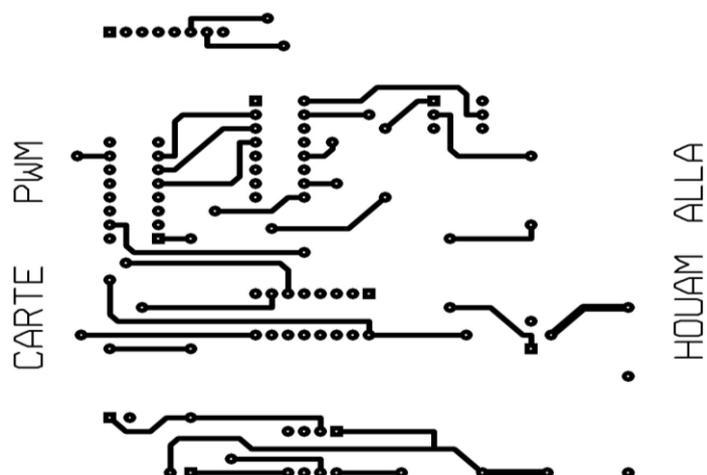
1- circuit imprimé de la carte de microcontrôleur 68HC11F1 :



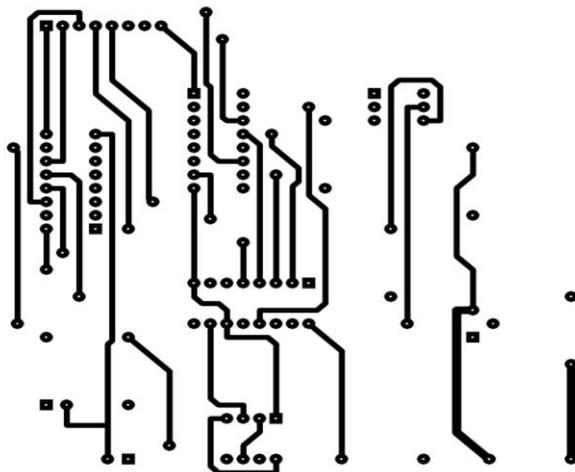
Annexe-D-

2- circuit imprimé de la carte PWM :

2-1- couche TOP:



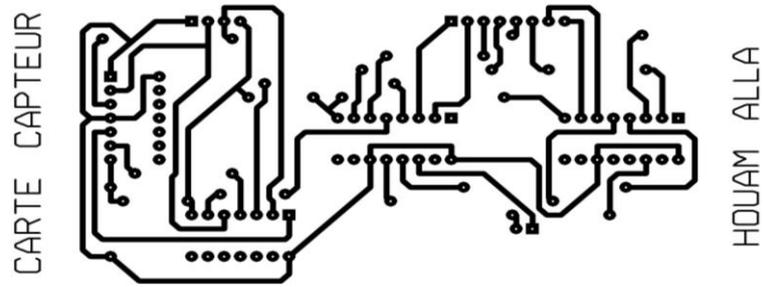
2-2- couche BOT:



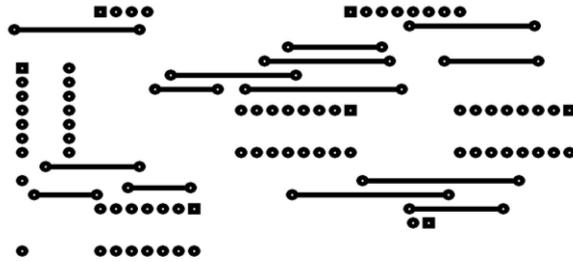
Annexe-D-

3- circuit imprimé de la carte capteur :

3-1- couche TOP:



2-2- couche BOT:



Programme assembleur

JMP	\$ FE6C
LDAB	\$ 06,X
CMPB	\$ 00,Y
BLE	\$ FE,14
SUBA	\$ 01,Y
BCC	\$ FE1D
LDAA	#\$ 00
JMP	\$ FE1D
BEQ	\$ FE1F
ADDA	\$ 01,Y
BCC	\$ FE1D
LDAA	#\$ FF
STAA	\$ 04,X
RTS	
LDAB	\$ 06,X
CMPB	#\$ 00
BEQ	\$ FE2E
CMPB	\$ 03,Y
BEQ	\$ FE30
JMP	\$ FEBF
CLRB	
RTS	
LDAB	\$ 04,X
INCB	
STAB	\$ 04,Y
CMPB	#\$ FF
BNE	\$ FE2E
LDAB	#\$ 01
RTS	
CLRB	
RTS	
LDAB	\$ 04,Y
INCB	
STAB	\$ 04,Y
CMPB	#\$ FF
BNE	\$ FE2E
LDAB	#\$ 01
RTS	
CLRB	
STAB	\$ 05,X

COMB	
STAB	\$ 05,X
CLRB	
STAB	\$ 05,X
RTS	
BRCLR	\$ 2E, X, # \$ 20,\$ FE4F
LDAB	\$ 2F,X
RTS	
BSR	\$ FE03
LDAB	\$ 02,Y
CMPB	# \$ 00
BEQ	\$ FE48
BSR	\$ FE20
CMPB	# \$ 00
BEQ	\$ FE48
CLRA	
STAA	\$ 04,X
BSR	\$ FE20
CMPB	# \$ 01
BNE	\$ FE61
BSR	\$ FE3E
JMP	\$ FE48
LDS	\$ 03FF
LDX	# \$ 1000
LDY	# \$ 0000
CLR	\$ 2C, X
LDD	# \$ 300C
STAA	\$ 2B,X
STAB	\$ 2D,X
LDD	# \$ 1000
STD	\$ 00,Y
LDD	# \$ 0000
STD	\$ 02,Y
CLRA	
STAA	\$ 04,X
BSR	\$ FE48
CMPB	# \$ 00
BNE	\$ FE9C
BSR	\$ FE48
STAB	\$ 00,Y
JMP	\$ FE8E

Annexe-E-

Programme du Qbasic

```
OPEN "COM1:9600,n,8,1,bin" FOR RANDOM AS #1
DIM CMD AS STRING * 1
DIM CHX AS STRING * 1
DIM VLD AS SINGLE
Debut:
CLS
PRINT "+-----+"
PRINT "|                MENU DE COMMUNICATION                |"
PRINT "+-----+"
PRINT "|
PRINT "| 1 - D,finir le AirGap                                |"
PRINT "| 2 - D,finir le Step                                    |"
PRINT "| 3 - Activer le d,blocage Automatique                    |"
PRINT "| 4 - D,sactiver le d,blocage Automatique                |"
PRINT "| 5 - Quitter                                             |"
PRINT "|
PRINT "| Quel est votre choix [1, 2, 3, 4, 5]                  |"
PRINT "+-----+"
CHX = INPUT$(1)
SELECT CASE CHX
CASE "1":
    PRINT "+-----+"
    PRINT "|
    PRINT "+-----+"
    LOCATE 14, 3
    INPUT "Donnez l'Air-Gap voulus (0.0mm - 12.0mm): ", VLD
    PRINT #1, CHR$(0)
    CMD = CHR$(INT(VLD * 5))
    PRINT #1, CMD
    GOTO Debut
CASE "2":
    PRINT "+-----+"
    PRINT "|
    PRINT "+-----+"
    LOCATE 14, 3
    INPUT "Donnez le Step en (%): ", VLD
    PRINT #1, CHR$(1)
    CMD = CHR$(INT(VLD * 255 / 100))
    PRINT #1, CMD
    GOTO Debut
CASE "3":
```

```
    PRINT #1, CHR$(3)
    GOTO Debut
CASE "4":
    PRINT #1, CHR$(2)
    GOTO Debut
CASE "5":
    GOTO Fin
CASE ELSE
    GOTO Debut
END SELECT
Fin:
```

Bibliographie

- [1]: M. Boukhelef ; ‘Etude, conception et réalisation d’un capteur de micro et nano-forces’; thèse de doctorat: Laboratoire d’automatique de Besançon; pages 35-42 ; 2003.
- [2]: M. Aliashghary, A. Jalilvand: ‘Hybrid control of magnetic levitation system based on new intelligent sliding mode control’. Journal of applied science vol (14); pp 2561-2568 ; mai 2008.
- [3]: C-sheing-lio ; S-jie-zhang : ‘Neural network based robust nonlinear control for à magnetic levitation system’: international journal of innovative; vol (4),
- [4]: S.Jin; ‘commande et asservissement en lévitation d’un micro-actionneur magnétique bistable’ ; thèse de doctorat ; page 64 ; 2004.
- [5]: ‘magnetic levitation technology and its application in exploration project’; vol 46 pp 105-110; February 2006.
- [6]: F. Barrot; ‘acceleration and inclination sensor based on magnetic levitation’; thèse de doctorat; EPLF; pages 72-76; 2008.
- [7]: Earnshaw, S., On the. Nature of the molecular forces which regulate the constitution of the luminiferous ether. Trans. Camb. Phil.Spc., 7, pp. 97-112.
- [8]: R.Hedjar; ‘Etude et simulation de la lévitation magnétique’; thèse de magistère; pages 4 :15 ; université de Blida; 1992.
- [9]: C.Navau, A.Sanchez; ‘influence of superconducting properties on magnetic levitation force’; physica c; vol 282-287; page 2653; august 1997.
- [10]G. Fuchs ‘Magnetic Levitation: Superconducting Bearings Encyclopedia of Materials’; Science and Technology, Pages 1-5, 2008.
- [11]A. Sanchez, C. Navau: ‘Levitation force between a superconductor and a permanent magnet with cylindrical symmetry’ Physica C: Superconductivity, Vol 364-365, Pages 360-362, November 2001.
- [12]: Q He, and all: ‘Levitation force relaxation under reloading in a HTS Maglev system Physica C: Superconductivity, Volume 469, Issues 2-3, Pages 91-94; February 2009.
- [13]: S. Bhadrakumari, P. Predeep ; ‘Magnetic levitation force measurement on HTSC ceramic/thermoplastic polymer composites ’; Science and Technology, Volume 68, Issues 15-16, December 2008, Pages 3230-3233.
- [14]: A. Aldo, A. Ruffer; ‘integrated electromagnetic levitation and guidance system for the suissmetro-project’ suiss federal institute of technology, 1999.
- [15]: Sintayehu challa; ‘Magnetic levitation on a steel ball’; thèse de magistère; pages15 :31 ; université d’Addiss Ababa ; Avril 2007.
- [16]: Baran, W., Optimizing a permanent magnet suspension system for high speed ground transport. Zeitschrift, fur angewandt Physik, 32;3, pp. 216-18(1971)
- [17]: [fr.wikipedia.org/ train_à_sustentation_magnetique](http://fr.wikipedia.org/train_à_sustentation_magnetique).
- [18]: L. Johnson; ‘magnétique lévitation for transportation’; thèse de doctorat; Argonne national laboratory; 2001.
- [19]: M.Zayadine; ‘Etude de réglage en position de la sustentation magnétique par attraction’ ; thèse EPFL ; n° 1508 ; lausanne ;1996.

- [20]: <http://www.O-keating.com/hsr/maglev.htm>
- [21]: J.Paddition, M. Goudall; 'suspension control system comparison and trends'; Maglev'98, Fuji; Japan; 1998.
- [22]: D. Arrigo, A. Ruffer; 'design of an integrate magnetic levitation and guidance system', EPE; Lausanne; 1999.
- [23]: S.Colombi, A. Ruffer ; 'stratégie de réglage pour la sustentation et le guidage magnétique des véhicules de suissmetro' ; Lausanne ;1998.
- [24]: M.Zayadine, Zayadine ; 'Active control of magnetic suspension system'; pp :281.294; Herms;Paris.
- [25]: G. Fuchs; 'Magnetic Levitation: Superconducting Bearings'; Encyclopedia of Materials: Science and Technology, 2008, Pages 1-5
- [26]: T. Wildi ; 'Electrotechnique' ; 4^{eme} édition ; De boeck ; page 189-192
- [27]: M. Bairanzade; 'initiation au microcontrôleur 68HC11'; ETSF.
- [28]: www.gotronic.fr/catalog/livre/68HC11.htm.
- [29]: fr.wikipedia.org/wiki/microcontrôleur.
- [30]:www.forum.futurasciences.com/electronique/224622/difference_entre_microcontrôleur_et_microprocesseur.
- [31]: <http://www.chez.com/68HC11.htm>.
- [32]: www.Laii-univ-poitiers.fr/bachelier/reserve_doc/68HC11.pdf.gz.
- [33]: www.d.menesplier.free.fr/68HC11.doc
- [34]: C. Cazaubon ; 'Les microcontrôleurs et leurs programmations' ;Masson.
- [35]: <http://projetaurore.assos.univ-fcompte.fr/ancien/hc11/HC11/A2D.ASM>.
- [36]:www.commencamarche.net/forum/affich-5422118-programmation-microcontrolleur-68HC11.htm.
- [37]: B.Kainka ; 'programmation des microcontrôleurs'; publitronic/Elektot.
- [38]: www.emp.edu.dz/fc_liste_des_stages_fichiers/auo4.pdf.
- [39]: P.Gueulle ; 'Basic pour microcontrôleurs et PC' ; ETSF ;Dunod paris ;1999.
- [40]:G. Asch et collaborateurs ; 'les capteurs en instrumentation industrielle' ; 5^{eme} édition ; Dunod.
- [41]: T. Gazinszky, J. Bánkuti; 'Critical current calculations in high temperature superconductors from levitation force measurements Superlattices and Microstructures'; Volume 21; Issue 3; April 1997; Pages 397-401.
- [42]: Technique de l'ingénieur ; 'capteurs et actionneurs intelligents' ; rubrique : technologie et asservissement ; S7520 ; 2005.
- [43]: Technique de l'ingénieur ; 'essai de vibration' ; chap : chaine d'acquisition ; 2000.
- [44]: G. Asch ; 'Acquisition des données du capteur à l'ordinateur' ; Edition : Dunod – collection ETSF -, Paris, 2000.
- [45]: technique de l'ingénieur ; 'Mesure des vitesses et circuit associés' ; ref :R1810.
- [46]: technique de l'ingénieur ; 'capteur de déplacement' ; ref : R1800.
- [47]: T. Duval ; 'Généralités sur les capteurs'; Edition: Dunod–collection ETSF, Paris, 2000.
- [48]: A. Bruere ; 'Les applications de la mesure capacitive' ; Edition : ATI– électronique ; 2000.

- [49] :technique de l'ingénieur ; 'capteur tachymetrique d'évenement ou de position' ; rubrique : grandeur mécanique ; ref :R1810 ; 1993.
- [50] :www.forum.futurasciences.com/electronique/40225-calculer-vitesse-capteur_effet_hall
- [51] : N. Ichinose, T. Kobayashi ; 'guide pratique des capteurs' ; Edition : Masson.
- [52] : technique de l'ingénieur ; 'onduleur de tension' ; ref :d3176 ; nov 1998.
- [53] : www.wikipedia.org/wiki/PWM.
- [54] : www.cpemma.co.uk/PWM.htm.
- [55] : technique de l'ingénieur ; 'composants de l'électronique en traction ferroviaire' ;ref : d5530 ; nov 2004.
- [56] : http://fr.tech-faq.com/pulse_widh_modulation.html.
- [57] : technique de l'ingénieur ; 'L'electronique de puissance' ; chap : découpage de l'énergie électrique ; ref : e 3060 ; nov 2006.

Résumé :

Au cours des années passées la lévitation magnétique était qu'un jeu de sorcellerie et de magie que font distraire les gens, en revanche actuellement le phénomène est devenu plus applicatif car cette dernière est utilisée dans le domaine d'industrie lourde. Le succès réalisé par ce phénomène revient essentiellement à sa capacité d'éliminer les forces de frottement en élevant la vitesse des éléments mobiles et minimiser l'usure des pièces.

Les avantages de ce phénomène ont mené certains intéressés de l'exploiter pour construire des nouveaux trains atteignant une vitesse d'environ 500km/h.

Dans le présent travail, on a procédé a un système électronique qui se constituer d'un châssis, trois cartes électronique et un capteur.

L'objectif de ce travail est d'aboutir à la suspension d'un électroaimant et pour révéler la relation entre le pourcentage de la PWM et l'entrefer.

Abstract

In past years the magnetic levitation was a game of sorcery and magic that people are distracted, but now the phenomenon has become more application since it is used in the field of heavy industry. The success achieved by this phenomenon is primarily to its ability to eliminate the friction forces by raising the speed of moving parts and minimizing wear.

The advantages of this phenomenon has led some stakeholders to use it to build new trains reaching speeds of around 500km / h.

In this study, we conducted an electronic system consisting of a chassis, three maps and an electronic sensor.

The objective of this work is to achieve the suspension of an electromagnet and to reveal the relationship between the percentage of the PWM and the air gap.

ملخص

في السنوات الماضية، لم تكن ظاهرة الرفع المغناطيسي سوى أداة للترفيه و التسلية و الإبهار كرفع الأشخاص و الأشياء.

لكن في الوقت الحالي أصبحت هذه الظاهرة أكثر عملية حيث تم استعمالها في مجال الصناعات الثقيلة. فالنجاح الباهر الذي حققته هذه الظاهرة بفضل قدرتها على حذف قوي الإحتكاك و التالي زيادة السرعة بالنسبة للعناصر المتحركة و تقليص التآكل بالنسبة للقطع.

إيجابيات هذه الظاهرة أدت ببعض المتخصصين إلى الإهتمام إلى إستعمالها في تصنيع القطارات الحديثة التي وصلت سرعتها إلى 500 كلم/سا.

في بحثنا هذا قمنا بإنجاز نظام إلكتروني يتكون من هيكل، لاقط، و ثلاث بطاقت رقمية (بطاقة مراقبة، بطاقة التحكم باللاقط، و بطاقة تغذية).

الهدف الرئيسي من هذا البحث هو تحقيق مبدأ الرفع المغناطيسي و كذلك إستخراج العلاقة بين شدة التيار و الفجوات الموافقة و بالتالي استنتاج الافضل في ما بينهم.